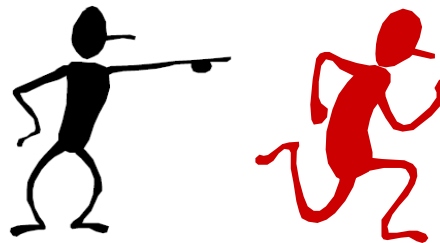


**6<sup>η</sup> ενότητα:**  
**ΑΚΟΛΟΥΘΙΑΚΑ ΚΥΚΛΩΜΑΤΑ CMOS**



# Περιεχόμενα 6<sup>ης</sup> ενότητας

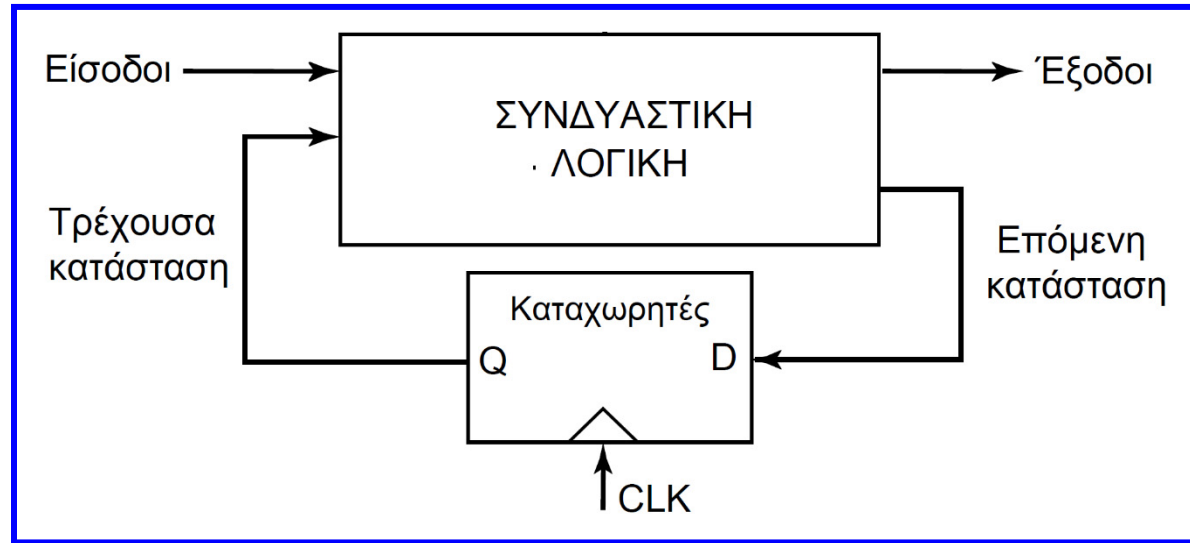
- Εισαγωγή στα ακολουθιακά κυκλώματα
- Στοιχεία μνήμης (μανδαλωτές και καταχωρητές)
- Στατικοί μανδαλωτές (latches) SR και D
- Στατικοί μανδαλωτές με πολυπλέκτες
- Στατικοί ακμοपुरοδοτούμενοι καταχωρητές κυρίου-υπηρέτη (master-slave)
- Χρονισμός στατικών καταχωρητών
- Δυναμικά στοιχεία μνήμης
- Δυναμικοί καταχωρητές με πύλες διέλευσης
- Χρονισμός δυναμικών καταχωρητών
- Ψευδοστατικοί καταχωρητές
- Δυναμικοί καταχωρητές C<sup>2</sup>MOS (clocked CMOS)
- Μανδαλωτές και καταχωρητές μοναδικής φάσης ρολογιού (TSPC)
- Βελτιστοποίηση σύγχρονων ακολουθιακών κυκλωμάτων με διοχέτευση (pipelining)
- Υλοποίηση δομών διοχέτευσης με δυναμικούς μανδαλωτές, μανδαλωτές C<sup>2</sup>MOS και λογική NORA-CMOS
- Συμπεράσματα

# Εισαγωγή στα ακολουθιακά κυκλώματα

- Στα συνδυαστικά κυκλώματα, η έξοδος μίας λογικής μονάδας είναι συνάρτηση μόνο των τρεχουσών τιμών εισόδου.
- Ωστόσο, στα περισσότερα ψηφιακά συστήματα απαιτείται αποθήκευση της πληροφορίας της κατάστασής τους, με αποτέλεσμα να είναι αναγκαία η χρησιμοποίηση **ακολουθιακών (sequential) κυκλωμάτων**.
- Σε αυτά τα κυκλώματα, η έξοδος δεν εξαρτάται μόνο από τις τρέχουσες τιμές των εισόδων, αλλά εξαρτάται επίσης και από τις προηγούμενες τιμές των εισόδων, δηλαδή ένα ακολουθιακό κύκλωμα διαθέτει μνήμη.
- Ένα ακολουθιακό κύκλωμα, που συχνά αναφέρεται και ως **μηχανή πεπερασμένων καταστάσεων (finite-state machine, FSM)**, αποτελείται από **συνδυαστική λογική** και **καταχωρητές**, οι οποίοι αποθηκεύουν την κατάσταση του συστήματος.
- Ευρέως χρησιμοποιούμενα κυκλώματα είναι τα **σύγχρονα ακολουθιακά κυκλώματα (ΣΑΚ)**, στα οποία οι καταχωρητές βρίσκονται υπό τον έλεγχο ενός **καθολικού σήματος ρολογιού**.
- Οι **έξοδοι** ενός σύγχρονου ακολουθιακού κυκλώματος είναι **συνάρτηση** των **τρεχουσών τιμών των εισόδων** και της **τρέχουσας κατάστασης**.
- Η **επόμενη κατάσταση** προσδιορίζεται με βάση την **τρέχουσα κατάσταση** και τις **τρέχουσες τιμές των εισόδων** και τροφοδοτείται στις εισόδους των καταχωρητών.

# Εισαγωγή στα ακολουθιακά κυκλώματα

Βασική δομή  
σύγχρονου  
ακολουθιακού  
κυκλώματος (ΣΑΚ)



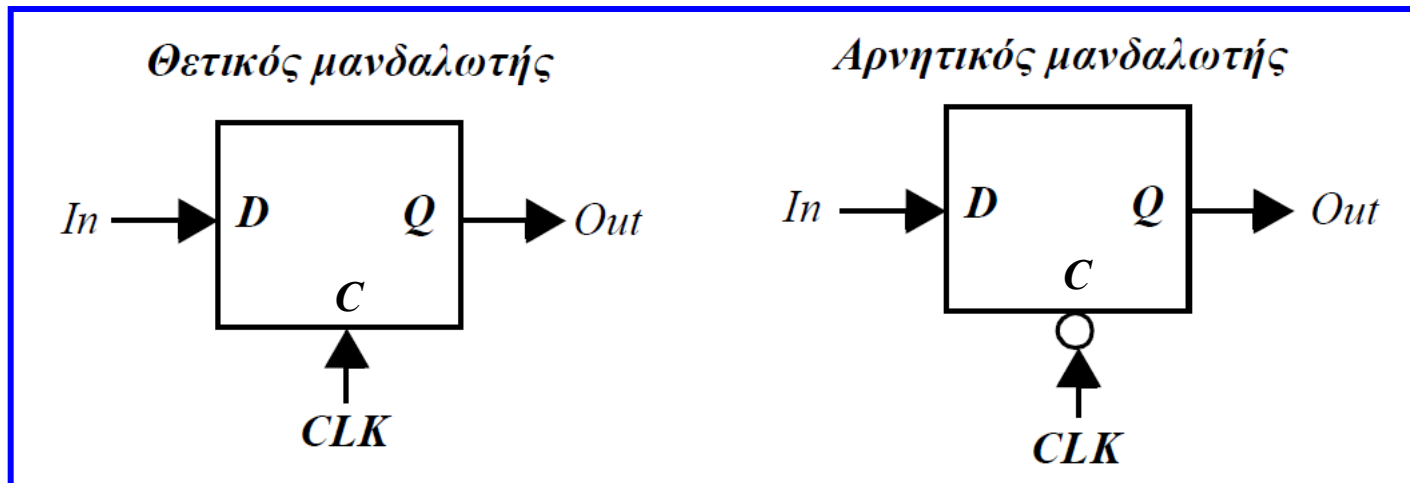
- Σε μία από τις ακμές του σήματος ρολογιού (ακμή πυροδότησης), τα ψηφία της επόμενης κατάστασης αντιγράφονται στις εξόδους των καταχωρητών και ξεκινά ένας νέος κύκλος.
- Κατόπιν οι καταχωρητές αγνοούν τις αλλαγές στα σήματα εισόδου μέχρι την επόμενη ακμή πυροδότησης.
- Οι καταχωρητές μπορεί να ενεργοποιούνται στη θετική ακμή (**ακμοπυροδοτούμενοι θετικής ακμής, positive edge triggered**), όπου τα δεδομένα εισόδου αντιγράφονται κατά την ανερχόμενη ακμή του σήματος ρολογιού ή να ενεργοποιούνται στην αρνητική ακμή (**ακμοπυροδοτούμενοι αρνητικής ακμής, negative edge triggered**), όπου τα δεδομένα εισόδου αντιγράφονται κατά την κατερχόμενη ακμή του σήματος ρολογιού (δηλώνεται με κύκλο στην είσοδο ρολογιού).

# Στοιχεία μνήμης

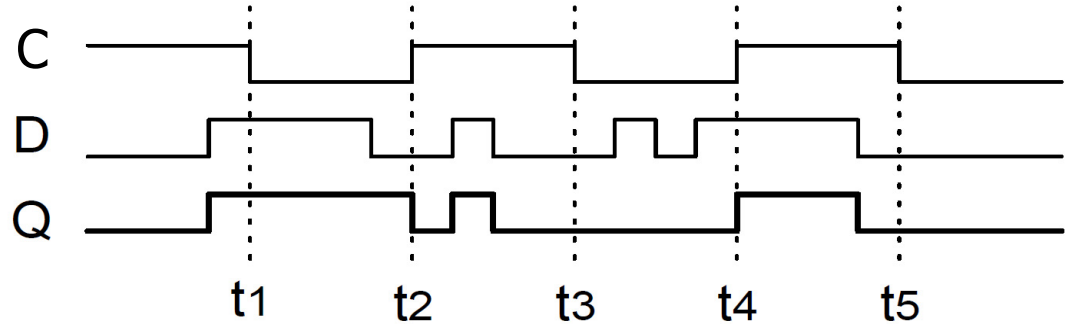
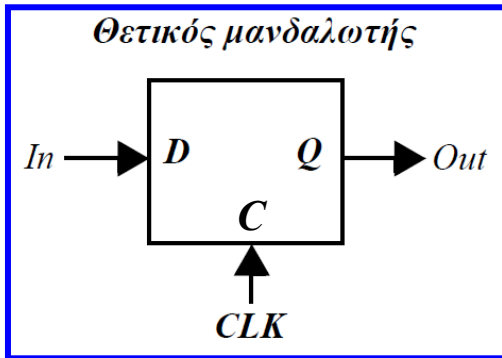
- Σε ένα υπολογιστικό σύστημα, η μνήμη διακρίνεται σε **μνήμη προσκηνίου (foreground memory)** και **μνήμη παρασκηνίου (background memory)**.
- Μεγάλες ποσότητες κεντρικής μνήμης αναφέρονται ως μνήμη παρασκηνίου, η οποία επιτυγχάνει υψηλότερες πυκνότητες μέσω χρήσης δομών τύπου πίνακα και εξισορροπεί την σχετικά χαμηλή επίδοση με το μεγάλο μέγεθος.
- Η μνήμη που **ενσωματώνεται στη λογική του συστήματος** είναι **μνήμη προσκηνίου** και συνήθως οργανώνεται σε **καταχωρητές** ή συστοιχίες καταχωρητών και παρουσιάζει υψηλή επίδοση.
- Οι μνήμες μπορεί να είναι **στατικές** ή **δυναμικές**.
- Οι **στατικές μνήμες** διατηρούν την κατάσταση τους όσο διαρκεί η τροφοδοσία και βασίζονται στη χρήση ανατροφοδότησης μεταξύ της εισόδου και της εξόδου ενός συνδυαστικού κυκλώματος.
- Οι **δυναμικές μνήμες** αποθηκεύουν δεδομένα για μία μικρή χρονική περίοδο και βασίζονται στην προσωρινή αποθήκευση φορτίου σε παρασιτικές χωρητικότητες.
- Τα ακολουθιακά κυκλώματα και συστήματα βασίζονται σε στοιχεία μνήμης που αναφέρονται ως **μανδαλωτές (latches)** και **καταχωρητές (registers)** ή **φλιπ-φλοπ**.

# Στοιχεία μνήμης: μανδαλωτές

- Οι μανδαλωτές είναι **κυκλώματα ευαίσθητα σε στάθμη τάσης (level-sensitive)** που μεταφέρουν την είσοδό τους (D) στην έξοδό τους (Q), όταν το σήμα ελέγχου (ρολογιού) βρίσκεται στην υψηλή στάθμη.
- Όταν το σήμα ρολογιού βρίσκεται στην χαμηλή στάθμη, τα δεδομένα εισόδου διατηρούνται σταθερά στην έξοδο για ολόκληρη τη φάση στην οποία το σήμα ρολογιού βρίσκεται στη χαμηλή στάθμη.
- Ένας μανδαλωτής που λειτουργεί κάτω από τις προαναφερόμενες συνθήκες είναι ένας **θετικός μανδαλωτής**.
- Παρόμοια, ένας **αρνητικός μανδαλωτής** περνά την είσοδό του (D) στην έξοδό του (Q) όταν το σήμα ρολογιού βρίσκεται σε χαμηλή στάθμη.



# Στοιχεία μνήμης: μανδαλωτές



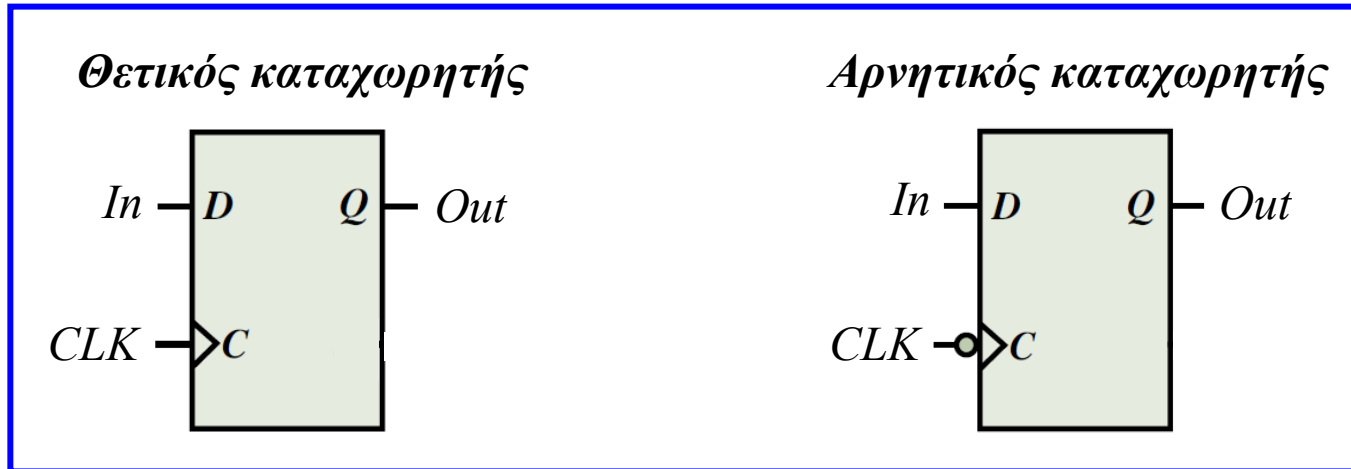
↑  
Η έξοδος Q κρατά την τιμή που είχε η είσοδος D πριν κατέλθει ο παλμός ρολογιού ή ελέγχου

↑  
Η έξοδος Q παρακολουθεί την είσοδο D μέχρι να κατέλθει ο παλμός ελέγχου, οπότε και μανταλώνει στην τελευταία τιμή της εισόδου D

↑  
Κατά τη διάρκεια που ο παλμός ελέγχου είναι σε λογική τιμή 1, η έξοδος Q παρακολουθεί την είσοδο D

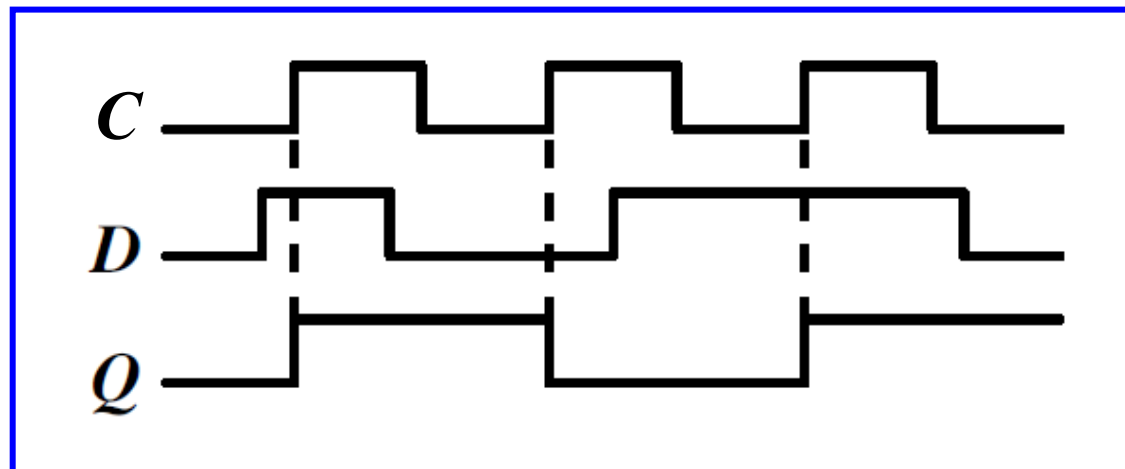
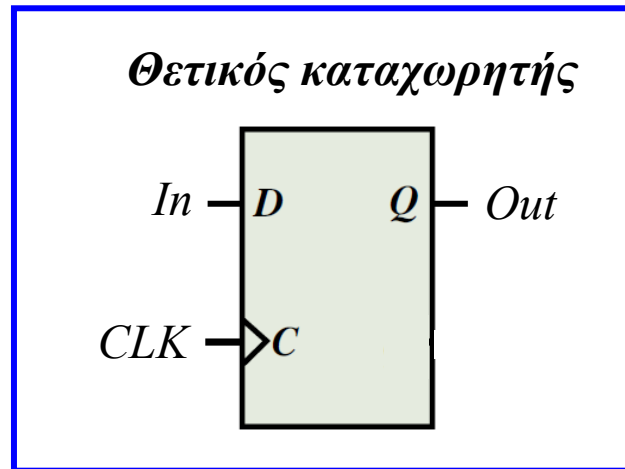
# Στοιχεία μνήμης: καταχωρητές

- Αντίθετα με τους ευαίσθητους σε στάθμη τάσης μανδαλωτές, οι **καταχωρητές** ή **φλιπ-φλοπ** είναι **ακμοπυροδοτούμενα κυκλώματα**.
- Αυτό σημαίνει ότι οι καταχωρητές δειγματοληπτούν την είσοδό τους μόνο κατά τη μετάβαση (ακμή) του σήματος ρολογιού (**ανερχόμενη ακμή για θετικό καταχωρητή** και **κατερχόμενη ακμή για αρνητικό καταχωρητή**).
- Οι καταχωρητές υλοποιούνται συνήθως χρησιμοποιώντας τα βασικά κυκλώματα μανδαλωτών.
- Μία συχνά εμφανιζόμενη περίπτωση καταχωρητή είναι η **διάταξη κύριου-υπηρέτη (master-slave)**, που τοποθετεί σε σειρά έναν θετικό και έναν αρνητικό μανδαλωτή.



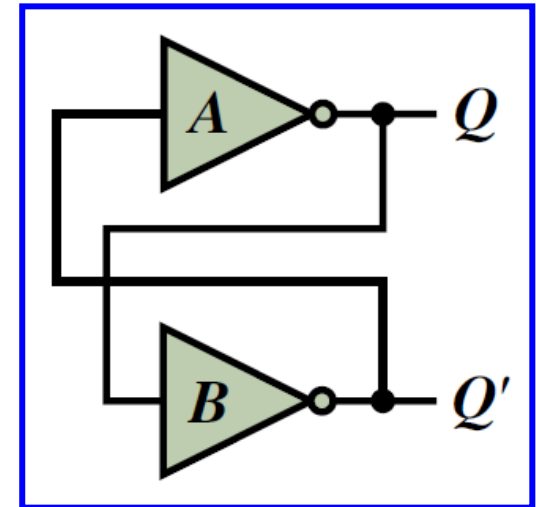


# Στοιχεία μνήμης: καταχωρητές

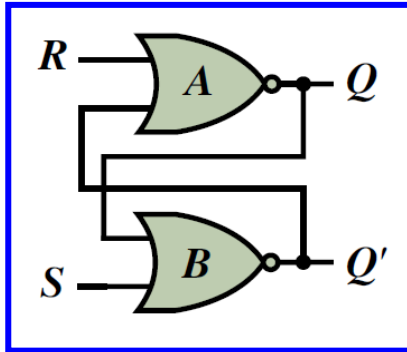


# Στατικοί μανδαλωτές

- Όπως προαναφέρθηκε, οι **μανδαλωτές** είναι **κυκλώματα με ανατροφοδότηση**, τα οποία «παρακολουθούν» τις εισόδους τους και ανάλογα με την τιμή τους διατηρούν ή μεταβάλλουν τις τιμές των εξόδων τους σε οποιαδήποτε στιγμή του διαστήματος στο οποίο μια είσοδος ελέγχου έχει τιμή 1 (για θετικούς μανδαλωτές) ή 0 (για αρνητικούς).
- Στη **σταυροειδή σύνδεση δύο αντιστροφών**, αν υποθέσουμε ότι  $Q = 0$ , τότε η έξοδος του αντιστροφέα B θα λάβει τιμή 1 (δηλαδή  $Q'$ ), αφού η έξοδος Q του αντιστροφέα A συνδέεται στην είσοδο του αντιστροφέα B.
- Η έξοδος του αντιστροφέα B συνδέεται στην είσοδο του αντιστροφέα A, με αποτέλεσμα  $Q = 0$ , γεγονός που είναι σύμφωνο με την υπόθεσή μας.
- Παρομοίως, αν υποθέσουμε ότι  $Q = 1$ , τότε η έξοδος του αντιστροφέα B λαμβάνει τιμή 0 (δηλαδή ξανά  $Q'$ ).
- Οι έξοδοι είναι πάντα συμπληρωματικές μεταξύ τους και όταν συμβεί μία από τις 2 καταστάσεις ( $Q = 1$  ή  $Q = 0$ ), αυτή παραμένει, με αποτέλεσμα η **πληροφορία ενός ψηφίου να κλειδώνεται (μανταλώνεται)** στο κύκλωμα.
- Το βασικό μειονέκτημα αυτού του στοιχείου μνήμης (μανδαλωτή) είναι ότι **δεν μπορεί να αποθηκεύσει την επιθυμητή δυαδική πληροφορία**, δηλαδή **δεν παρέχει τη δυνατότητα μετάβασης από την μία κατάσταση στην άλλη**.



# Στατικοί μανδαλωτές

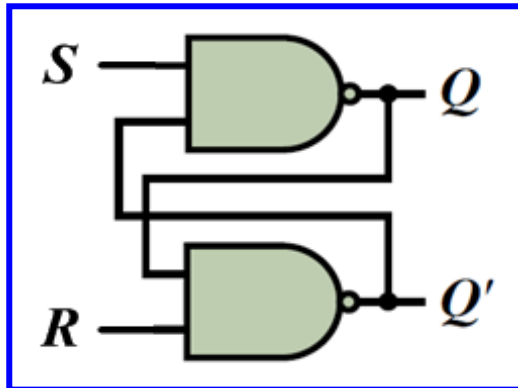
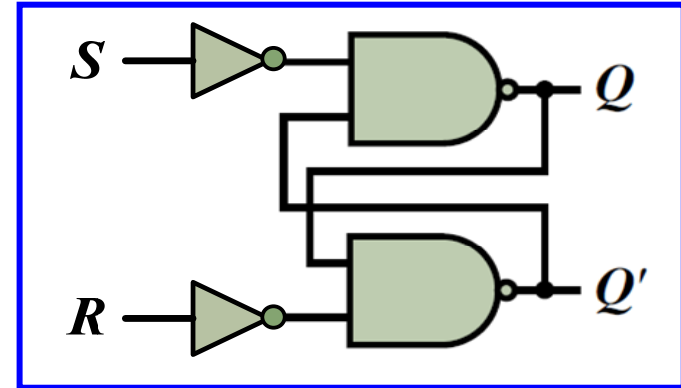


$S$	$R$	$Q_{t+1}$	$Q'_{t+1}$	Παρατηρήσεις
0	0	$Q_t$	$Q'_t$	Αμετάβλητη κατάσταση
0	1	0	1	Κατάσταση μηδενισμού
1	0	1	0	Κατάσταση θέσης
1	1	0	0	Απαγορευμένη κατάσταση

- Ένας τρόπος ώστε να προκληθεί αλλαγή της κατάστασης του προαναφερόμενου μανδαλωτή και να παρέχεται η δυνατότητα αποθήκευσης της επιθυμητής τιμής, είναι η αντικατάσταση των αντιστροφένων με λογικές πύλες NOR.
- Όταν  $S = R = 1$ , τότε οι έξοδοι των πυλών NOR λαμβάνουν τιμή 0, με αποτέλεσμα να μην είναι συμπληρωματικές μεταξύ τους (**απαγορευμένη κατάσταση**).
- Αυτές οι τιμές εισόδου συνιστούν μια απροσδιόριστη κατάσταση, λόγω του ότι όταν οι δύο είσοδοι λάβουν τιμή 0, η επόμενη κατάσταση του μανδαλωτή δεν μπορεί να προβλεφθεί.
- Εάν οι δύο είσοδοι επιστρέψουν ταυτόχρονα στη λογική τιμή 0, τότε η τιμή των εξόδων και των δύο πυλών θα αλλάξει από 0 σε 1 και θα ανατροφοδοτηθεί στις εισόδους, με αποτέλεσμα οι έξοδοι να επιστρέψουν σε τιμή 0.
- Η εναλλαγή ίδιων λογικών τιμών στις εξόδους του μανδαλωτή θα συνεχιστεί. Αυτή η μη επιθυμητή κατάσταση αναφέρεται ως **ταλάντωση (oscillation)** του μανδαλωτή.

# Στατικοί μανδαλωτές

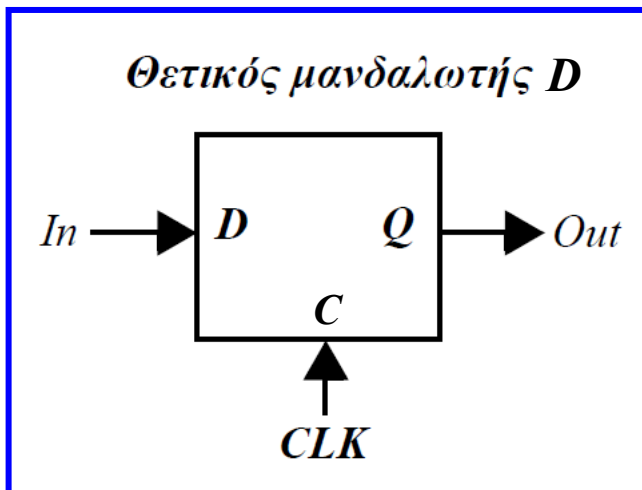
- Ο μανδαλωτής SR μπορεί επίσης να υλοποιηθεί με δύο πύλες NAND, τροφοδοτούμενες με τις συμπληρωματικές μορφές των εισόδων.
- Η λειτουργία του μανδαλωτή αυτού περιγράφεται από τον προαναφερόμενο πίνακα.
- Εάν επιθυμούμε να αποφύγουμε τις συμπληρωματικές μορφές των εισόδων, μπορούμε να χρησιμοποιήσουμε το παρακάτω κύκλωμα μανδαλωτή SR με δύο πύλες NAND.
- Η λειτουργία του διέπεται από διαφορετικό πίνακα και στην περίπτωση αυτή η **απαγορευμένη κατάσταση** προκύπτει όταν  $S = R = 0$ .



$S$	$R$	$Q_{t+1}$	$Q'_{t+1}$	Παρατηρήσεις
0	0	1	1	Απαγορευμένη κατάσταση
0	1	1	0	Κατάσταση θέσης
1	0	0	1	Κατάσταση μηδενισμού
1	1	$Q_t$	$Q'_t$	Αμετάβλητη κατάσταση

# Στατικοί μανδαλωτές

- Ένας ακόμη τρόπος ώστε να προκληθεί αλλαγή της κατάστασης του μανδαλωτή που προκύπτει από σταυροειδή σύνδεση δύο αντιστροφών και να παρέχεται η δυνατότητα αποθήκευσης της επιθυμητής τιμής, είναι η αποκοπή του βρόχου ανατροφοδότησης, με χρησιμοποίηση μιας μόνο εισόδου δεδομένων (D) και μιας εισόδου ελέγχου (C).
- Έτσι αποφεύγεται και η απαγορευμένη κατάσταση του μανδαλωτή SR.
- Όταν  $C = 0$ , η κατάσταση του μανδαλωτή παραμένει αμετάβλητη, ενώ όταν  $C = 1$  η έξοδος του μανδαλωτή ακολουθεί την τιμή της εισόδου δεδομένων D.



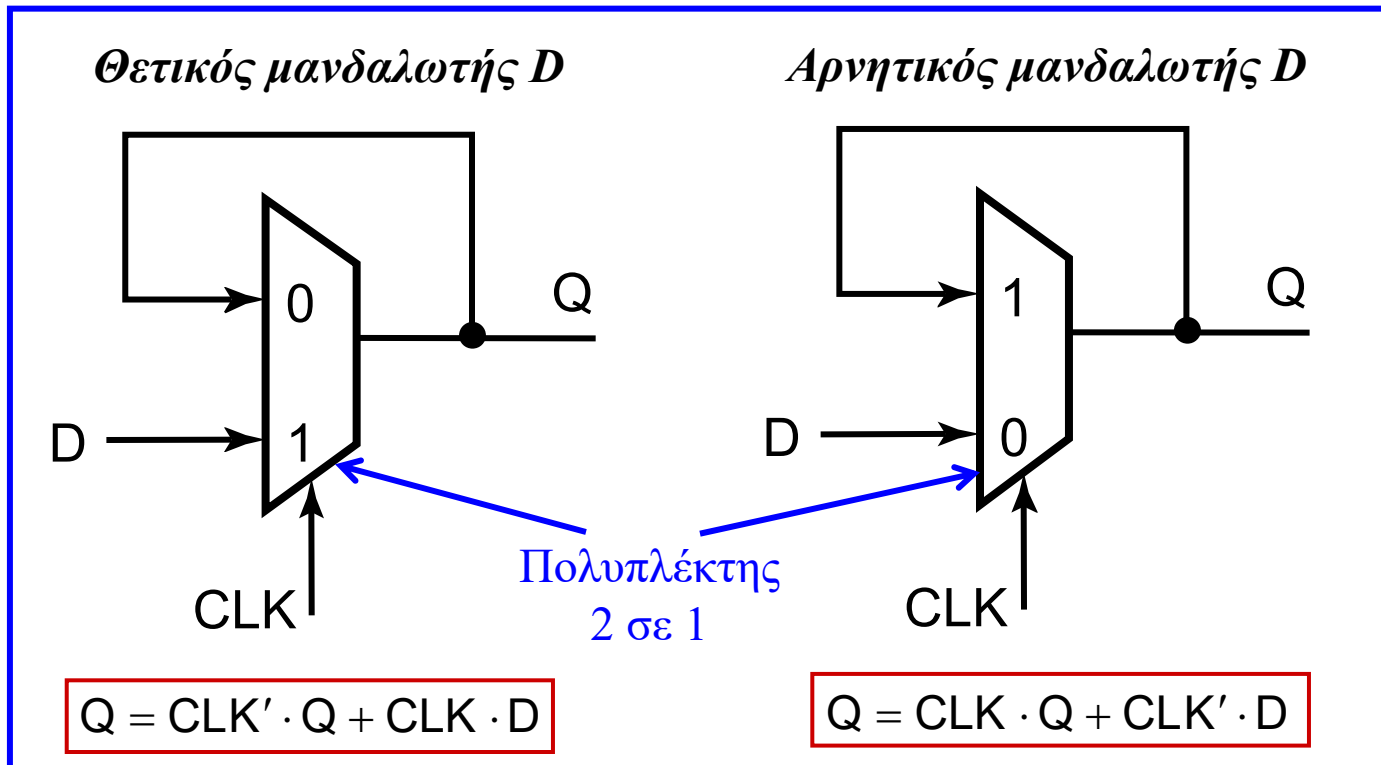
$C$	$D$	$Q_{t+1}$	Παρατηρήσεις
0	0	$Q_t$	Αμετάβλητη κατάσταση
0	1	$Q_t$	Αμετάβλητη κατάσταση
1	0	0	Κατάσταση μηδενισμού
1	1	1	Κατάσταση θέσης

$$Q_{t+1} = CD + C'Q_t$$

← Λογική έκφραση πολυπλέκτη 2 σε 1

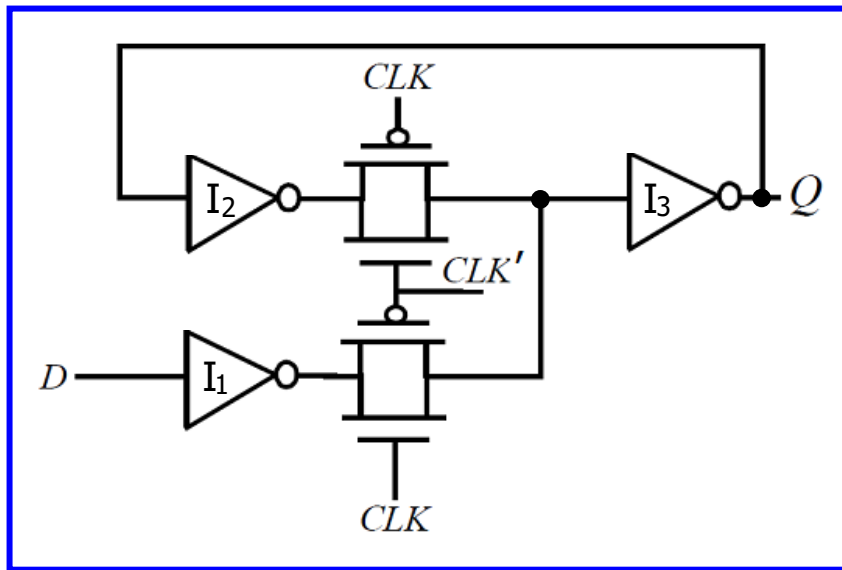
# Στατικοί μανδαλωτές με πολυπλέκτες

- Η λογική έκφραση που διέπει τη λειτουργία ενός μανδαλωτή D, είναι όμοια με τη λογική έκφραση που διέπει τη λειτουργία ενός πολυπλέκτη 2 σε 1.
- Με βάση την παρατήρηση αυτή, προκύπτει μια αποδοτική **υλοποίηση του στατικού μανδαλωτή D με χρήση πολυπλεκτών 2 σε 1**, οι οποίοι υλοποιούνται εύκολα με **πύλες διέλευσης**. Η υλοποίηση αυτή χρησιμοποιείται πολύ συχνά.



Η ανατροφοδότηση εξασφαλίζει αμετάβλητη έξοδο για όση διάρκεια το σήμα ρολογιού είναι στη χαμηλή στάθμη (θετικός μανδαλωτής) ή στην υψηλή στάθμη (αρνητικός μανδαλωτής)

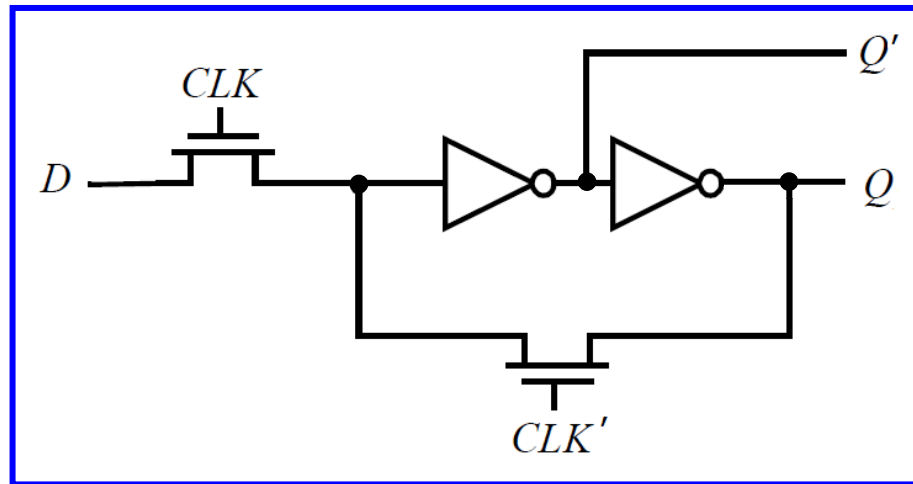
# Στατικοί μανδαλωτές με πολυπλέκτες



Οι αντιστροφείς  $I_2$  και  $I_3$  σε σταυροειδή σύνδεση, διατηρούν αμετάβλητη την κατάσταση του μανδαλωτή, όταν το **σήμα ρολογιού βρίσκεται σε χαμηλή στάθμη**, ενώ ο αντιστροφέας  $I_1$  εξασφαλίζει την ορθή λειτουργία του κυκλώματος.

- Όταν το **σήμα ρολογιού είναι σε υψηλή στάθμη**, η κάτω πύλη διέλευσης άγει και η είσοδος  $D$  μεταφέρεται στην έξοδο  $Q$ .
- Κατά τη διάρκεια της φάσης αυτής, ο βρόχος ανατροφοδότησης είναι ανοιχτός, επειδή η άνω πύλη διέλευσης είναι σε αποκοπή.
- Επομένως, το μέγεθος των τρανζίστορ δεν είναι κρίσιμο για την ορθή υλοποίηση της επιθυμητής συνάρτησης του μανδαλωτή.
- Το πλήθος των τρανζίστορ που οδηγεί το σήμα ρολογιού είναι σχετικά υψηλό (4) και οδηγεί σε υψηλή κατανάλωση ενέργειας, αφού το σήμα ρολογιού έχει πιθανότητα μετάβασης ή δραστηριότητα μετάβασης (switching activity) ίση με 1.

# Στατικοί μανδαλωτές με πολυπλέκτες

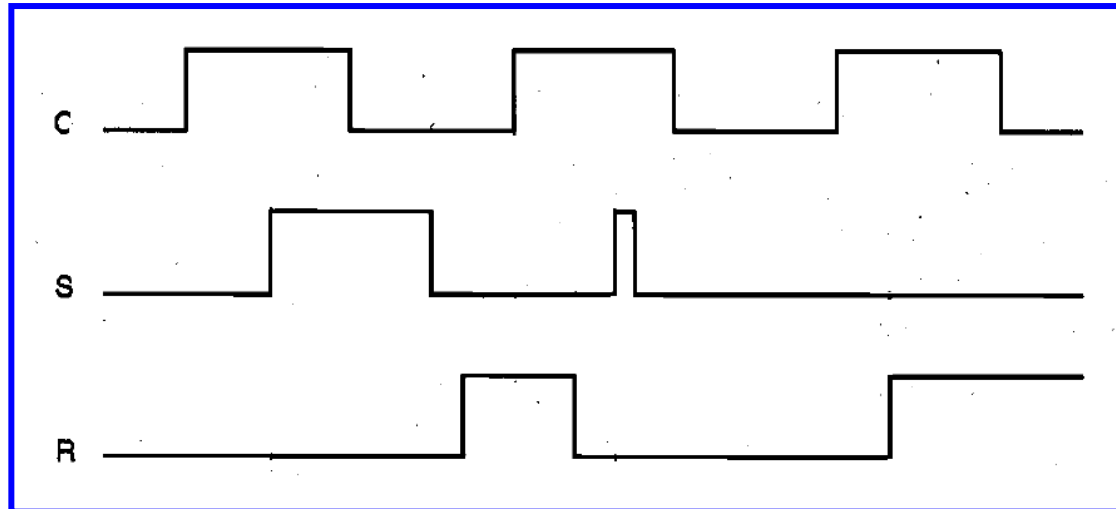


- Είναι δυνατό να μειώσουμε το φορτίο του σήματος ρολογιού από 4 σε 2 τρανζίστορ, υλοποιώντας τον πολυπλέκτη μόνο με τρανζίστορ διέλευσης NMOS.
- Όταν το **σήμα ρολογιού είναι σε υψηλή στάθμη**, η είσοδος D μεταφέρεται στην έξοδο Q.
- Όταν το **σήμα ρολογιού είναι σε χαμηλή στάθμη**, ενεργοποιείται ο βρόχος ανατροφοδότησης, ώστε να διατηρηθεί αμετάβλητη η κατάσταση του μανδαλωτή.
- Ωστόσο, η χρήση μόνο τρανζίστορ διέλευσης NMOS έχει ως αποτέλεσμα τη διέλευση μίας υποβαθμισμένης υψηλής στάθμης τάσης  $V_{DD} - V_{Tn}$  στην είσοδο του 1ου αντιστροφέα.
- Αυτό επιδρά αρνητικά στα περιθώρια θορύβου και στην επίδοση και προκαλεί στατική κατανάλωση ενέργειας στον 1ο αντιστροφέα, αφού το τρανζίστορ PMOS του αντιστροφέα δεν αποκόπτεται πλήρως.



# Παράδειγμα 1

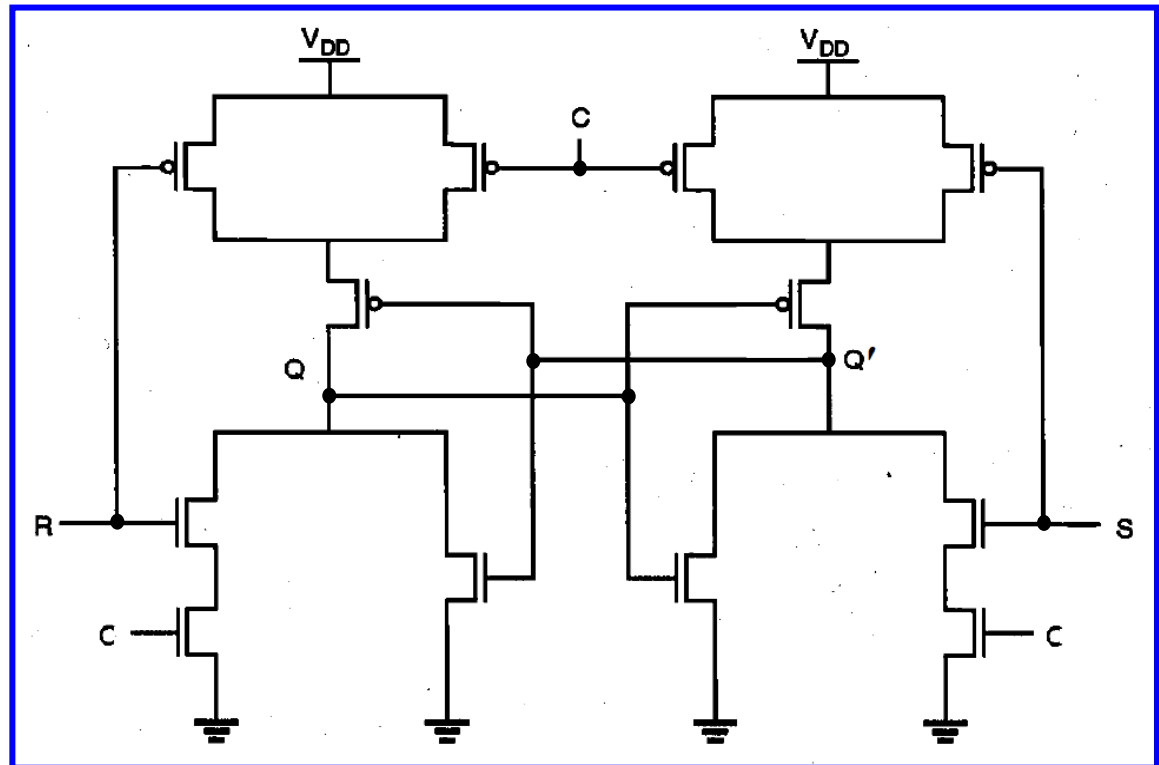
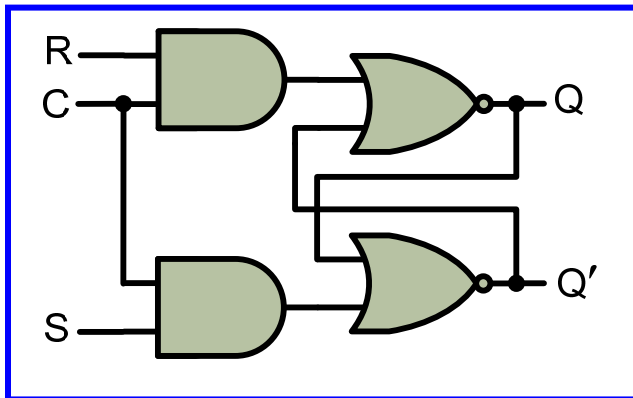
1. Σχεδιάζουμε με δύο επίπεδα λογικών πυλών έναν μανδαλωτή SR, ο οποίος περιλαμβάνει μια είσοδο ελέγχου (ή ενεργοποίησης) C, έτσι ώστε μόνο όταν  $C = 1$  να επιτρέπεται οι τιμές των S, R να εισαχθούν στις πύλες NOR σταυροειδούς σύνδεσης.
2. Σχεδιάζουμε το κυκλωματικό διάγραμμα με τρανζίστορ του μανδαλωτή αυτού, χρησιμοποιώντας τη στατική συμπληρωματική λογική CMOS.
3. Σχεδιάζουμε την κυματομορφή της εξόδου Q του μανδαλωτή για τις παρακάτω κυματομορφές του σήματος ελέγχου (C) και των εισόδων S και R.



4. Υλοποιούμε το συμβολικό διάγραμμα ή ραβδοδιάγραμμα (stick diagram) του μανδαλωτή.

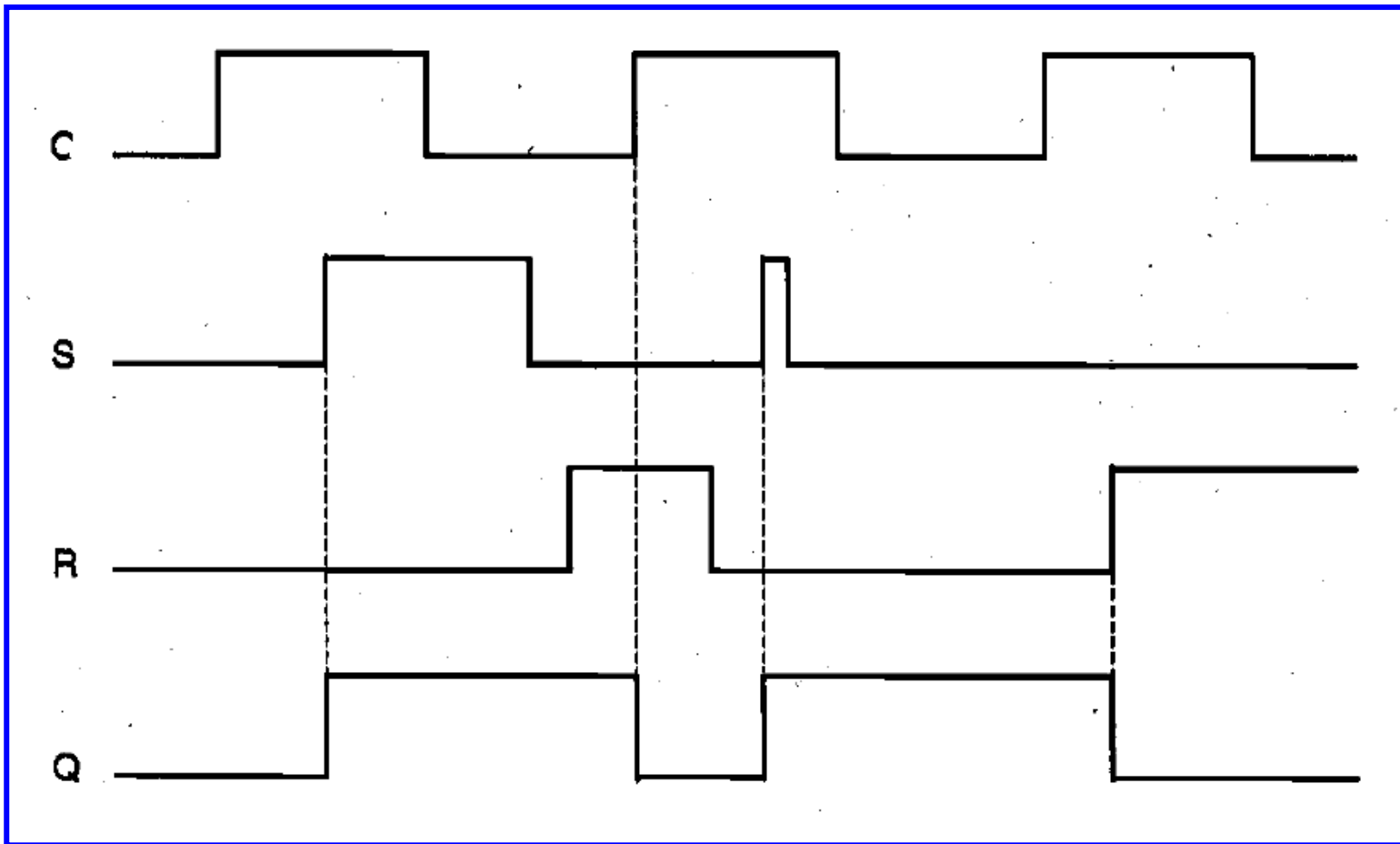
# Παράδειγμα 1

1. Εάν ένα επίπεδο πυλών AND προηγηθεί του βασικού μανδαλωτή SR, ώστε να επιτρέψει την εισαγωγή στον βασικό μανδαλωτή των εισόδων S και R μόνο όταν η είσοδος ελέγχου C έχει τιμή 1, τότε επιτυγχάνουμε το σχεδιασμό του ζητούμενου κυκλώματος.
2. Από το λογικό διάγραμμα πυλών προκύπτει εύκολα ότι:  $Q = (C \cdot R + Q')'$ ,  $Q' = (C \cdot S + Q)'$ , με τις συναρτήσεις αυτές να υλοποιούνται σε επίπεδο τρανζιστορ με δύο στατικές πύλες συμπληρωματικής λογικής CMOS.



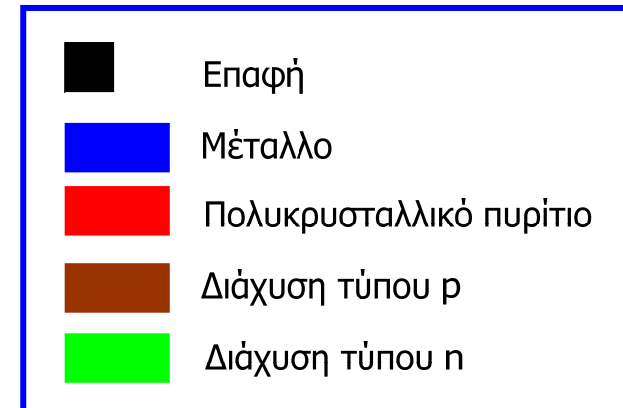
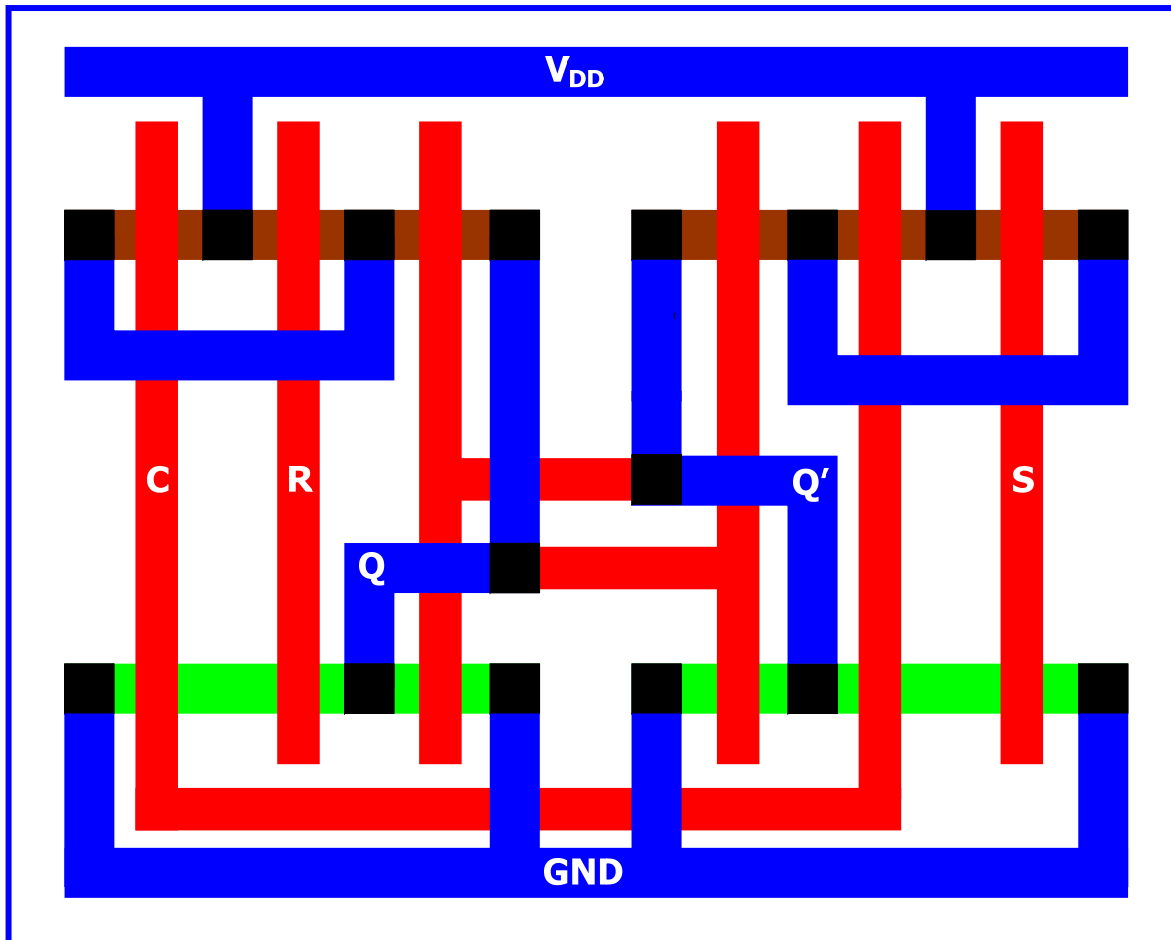
# Παράδειγμα 1

3. Με βάση τη λειτουργικότητα του μανδαλωτή που προαναφέρθηκε, το ζητούμενο διάγραμμα έχει ως εξής:



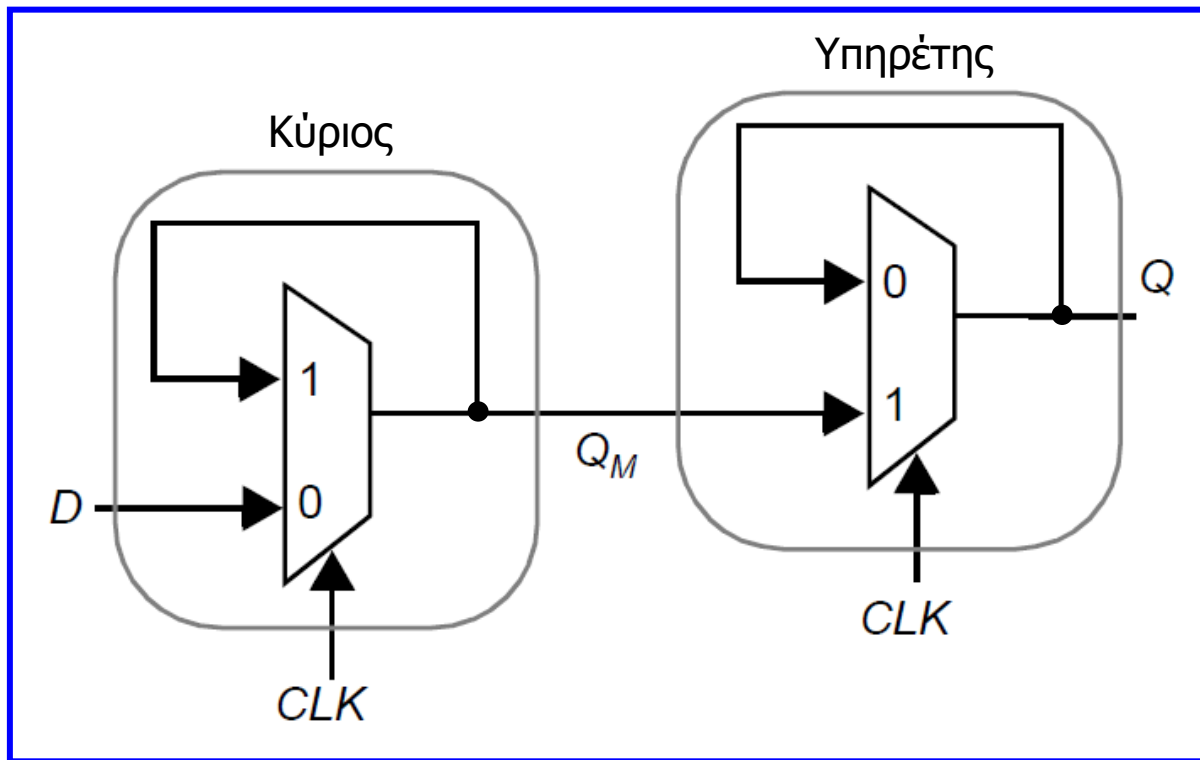
# Παράδειγμα 1

4. Με βάση το κυκλωματικό διάγραμμα του μανδαλωτή, το **συμβολικό του διάγραμμα** ή **ραβδοδιάγραμμα (stick diagram)** του, έχει ως εξής:



# Ακμοπυροδοτούμενοι καταχωρητές κυρίου-υπηρέτη

- Η πιο συνηθισμένη προσέγγιση για την υλοποίηση ενός **στατικού ακμοπυροδοτούμενου καταχωρητή (edge-triggered register)** είναι η **διάταξη κυρίου-υπηρέτη (master-slave)**.
- Η υλοποίηση βασίζεται στην τοποθέτηση **σε σειρά ενός αρνητικού μανδαλωτή (βαθμίδα κυρίου) και ενός θετικού μανδαλωτή (βαθμίδα υπηρέτη)**.

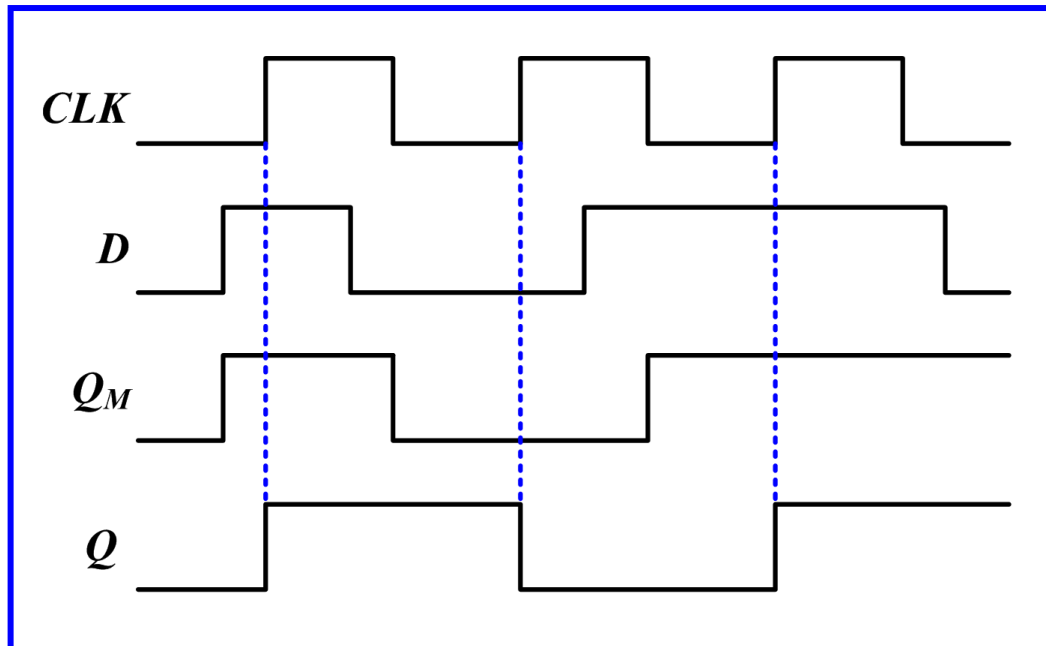
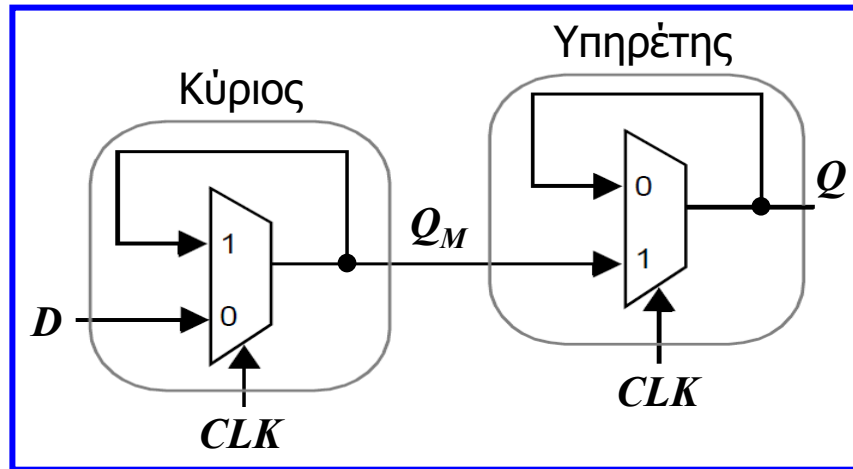


Θετικός στατικός ακμοπυροδοτούμενος καταχωρητής

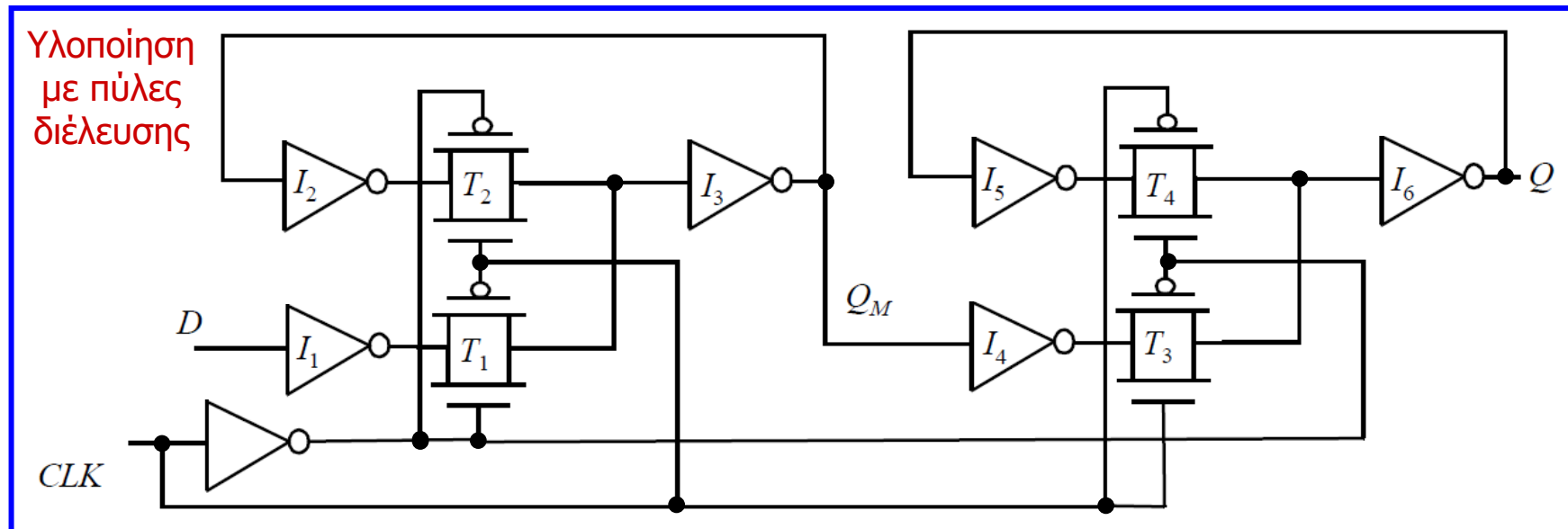
# Ακμοπυροδοτούμενοι καταχωρητές κυρίου-υπηρέτη

- Όταν το **σήμα ρολογιού είναι σε χαμηλή στάθμη**, η είσοδος D μεταφέρεται στην έξοδο της βαθμίδας κυρίου  $Q_M$ .
- Στη διάρκεια της περιόδου αυτής, η βαθμίδα υπηρέτη διατηρεί την προηγούμενη κατάστασή της, μέσω της ανατροφοδότησης.
- Στην **ανερχόμενη ακμή του σήματος ρολογιού**, η βαθμίδα κυρίου σταματά να δειγματοληπτεί την είσοδο και αρχίζει να δειγματοληπτεί η βαθμίδα υπηρέτη, δηλαδή ξεκινά η μεταφορά της εξόδου  $Q_M$  στην έξοδο Q.
- Όταν το **σήμα ρολογιού είναι σε υψηλή στάθμη**, η βαθμίδα υπηρέτη δειγματοληπτεί την έξοδο της κύριας βαθμίδας ( $Q_M$ ), ενώ η βαθμίδα κυρίου διατηρεί την προηγούμενη κατάστασή της.
- Επειδή η  $Q_M$  παραμένει αμετάβλητη όταν το σήμα ρολογιού είναι σε υψηλή στάθμη, η έξοδος Q πραγματοποιεί μόνο μία μετάβαση ανά κύκλο σήματος ρολογιού.
- Η τιμή της **εξόδου Q είναι η τιμή της εισόδου D ακριβώς πριν την ανερχόμενη ακμή του σήματος ρολογιού**, γεγονός που οδηγεί σε ένα **θετικά ακμοπυροδοτούμενο** αποτέλεσμα.
- Ένας **αρνητικός ακμοπυροδοτούμενος** καταχωρητής μπορεί να υλοποιηθεί με **εναλλαγή των θέσεων του θετικού και του αρνητικού μανδαλωτή**.

# Ακμοπυροδοτούμενοι καταχωρητές κυρίου-υπηρέτη



# Ακμοπυροδοτούμενοι καταχωρητές κυρίου-υπηρέτη



- Όταν το **σήμα ρολογιού είναι σε χαμηλή στάθμη**, η  $T_1$  είναι σε αγωγή, η  $T_2$  είναι σε αποκοπή και η είσοδος  $D$  μεταφέρεται στην έξοδο του κύριου μανδαλωτή  $Q_M$ .
- Η  $T_3$  είναι σε αποκοπή, η  $T_4$  είναι σε αγωγή και οι αντιστροφείς  $I_5$  και  $I_6$  σε σταυροειδή σύνδεση, διατηρούν αμετάβλητη την κατάσταση του υπηρέτη μανδαλωτή.
- Όταν το **σήμα ρολογιού μεταβαίνει στην υψηλή στάθμη**, η κύρια βαθμίδα σταματά να δειγματοληπτεί την είσοδο και περνά σε διατήρηση της κατάστασής της, η  $T_1$  είναι σε αποκοπή, η  $T_2$  σε αγωγή και οι αντιστροφείς  $I_2$  και  $I_3$  διατηρούν αμετάβλητη την  $Q_M$ .
- Η  $T_3$  είναι σε αγωγή, η  $T_4$  είναι σε αποκοπή και η  $Q_M$  μεταφέρεται στην έξοδο  $Q$ .



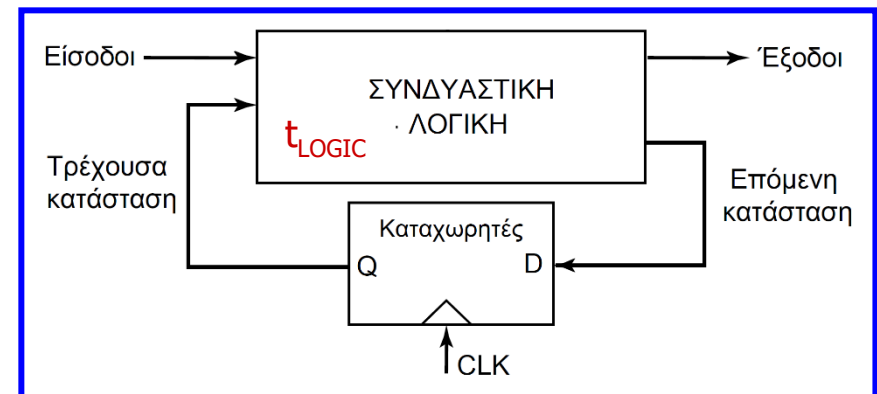
# Χρονισμός στατικών καταχωρητών

- Οι στατικοί ακμοπυροδοτούμενοι καταχωρητές χαρακτηρίζονται από τρεις σημαντικές παραμέτρους χρονισμού:
  - ✓ χρόνος αποκατάστασης (setup time)
  - ✓ χρόνος συγκράτησης (hold time) και
  - ✓ καθυστέρηση διάδοσης (propagation delay).
- Ο **χρόνος αποκατάστασης** είναι ο χρόνος πριν την ανερχόμενη ακμή του σήματος ρολογιού για τον οποίο η τιμή της εισόδου D πρέπει να είναι έγκυρη, δηλαδή ο χρόνος πριν από την ανερχόμενη ακμή του σήματος ρολογιού που πρέπει η είσοδος D να είναι σταθερή, έτσι ώστε η έξοδος  $Q_M$  να δειγματοληπτεί αξιόπιστα τη τιμή της.
- Η είσοδος D πρέπει να διαδοθεί μέσω των  $I_1$ ,  $T_1$ ,  $I_3$  και  $I_2$ , πριν την ανερχόμενη ακμή του σήματος ρολογιού.
- Αυτό εξασφαλίζει ότι οι τάσεις στην είσοδο και στην έξοδο της πύλης διέλευσης  $T_2$  έχουν την ίδια τιμή, διαφορετικά, είναι δυνατό το ζεύγος των αντιστροφών  $I_2$  και  $I_3$  σε σταυροειδή σύνδεση να οδηγηθεί σε λανθασμένη τιμή.
- **Χρόνος αποκατάστασης** =  $t_{SU} = 3 \times t_{INV} + t_{TR}$ .

# Χρονισμός στατικών καταχωρητών

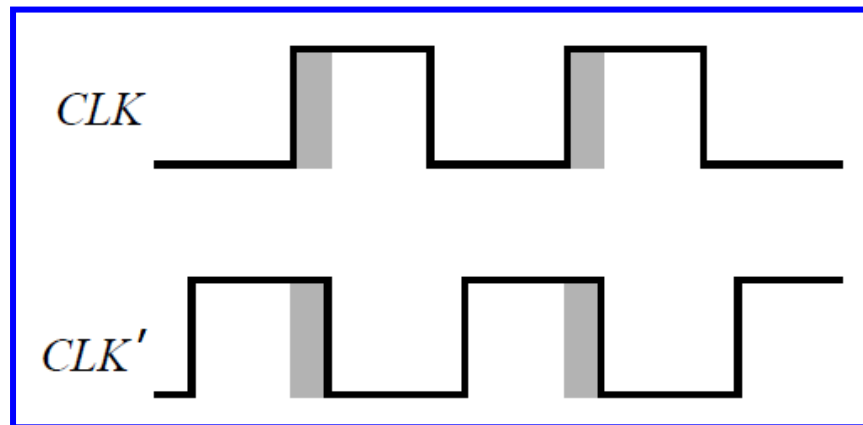
- Η **καθυστέρηση διάδοσης** είναι ο χρόνος από την έλευση της ανερχόμενης ακμής του σήματος ρολογιού έως τη μεταβολή της εξόδου Q, ο οποίος ισούται με το χρόνο που απαιτείται για να διαδοθεί η τιμή της Q<sub>M</sub> στην έξοδο Q.
- Αφού η καθυστέρηση του I<sub>2</sub> ελήφθη υπόψη στο χρόνο αποκατάστασης, η έξοδος του I<sub>4</sub> είναι έγκυρη πριν την ανερχόμενη ακμή του σήματος ρολογιού.
- **Καθυστέρηση διάδοσης (t<sub>CQ</sub>) = καθυστέρηση T<sub>3</sub> και I<sub>6</sub> = t<sub>TR</sub> + t<sub>INV</sub>.**
- Ο **χρόνος συγκράτησης** αντιπροσωπεύει το χρόνο για τον οποίο η είσοδος D πρέπει να διατηρηθεί σταθερή μετά την ανερχόμενη ακμή του σήματος ρολογιού.
- Η T<sub>1</sub> αποκόπτεται όταν το σήμα ρολογιού μεταβαίνει σε υψηλή στάθμη.
- Επειδή η είσοδος D και το σήμα ρολογιού περνούν μέσα από αντιστροφείς πριν φθάσουν στην T<sub>1</sub>, οι αλλαγές στην είσοδο μετά τη μετάβαση του σήματος ρολογιού στην υψηλή στάθμη δεν επηρεάζουν την έξοδο.
- Συνεπώς: **χρόνος συγκράτησης (t<sub>H</sub>) = 0.**
- **Ελάχιστη περίοδος ρολογιού** που απαιτείται για την ορθή λειτουργία ενός σύγχρονου ακολουθιακού κυκλώματος:

$$T = t_{CQ} + t_{LOGIC} + t_{SU}$$

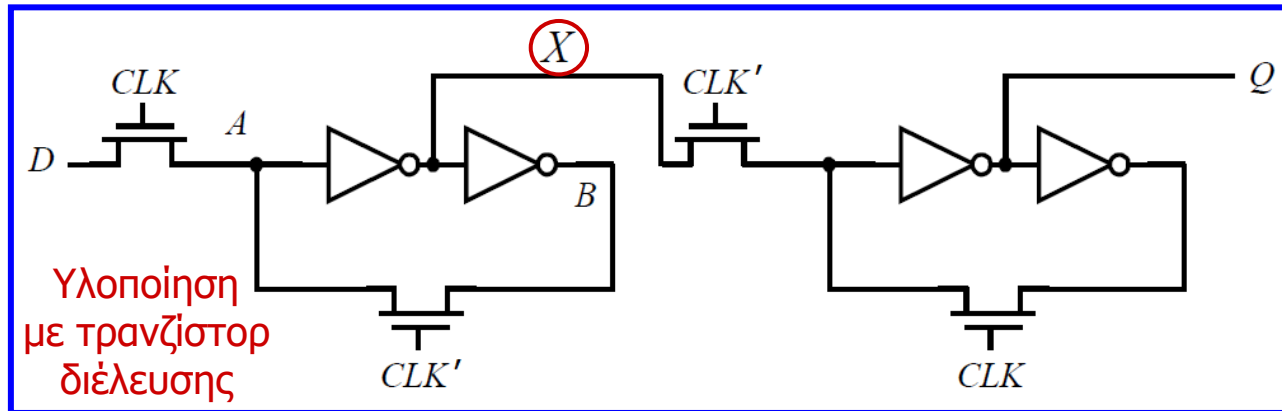


# Χρονισμός στατικών καταχωρητών

- Μέχρι τώρα, υποθέσαμε ότι η συμπληρωματική μορφή του σήματος ρολογιού προκύπτει από την κανονική του μορφή, χωρίς να λαμβάνουμε υπόψη την καθυστέρηση του αντιστροφέα που παράγει τη συμπληρωματική μορφή.
- Ακόμη κι αν αυτή η ιδανική αντιστροφή ήταν εφικτή, αποκλίσεις μπορούν να υπάρξουν στις γραμμές (καλώδια) που χρησιμοποιούνται για να δρομολογήσουν τα δυο σήματα ρολογιού ή ακόμη και λόγω των διαφορετικών χωρητικών φορτίων που οδηγούν τα δύο σήματα.
- Το φαινόμενο αυτό αναφέρεται ως **απόκλιση ρολογιού (clock skew)** και προκαλεί **επικάλυψη** στα δύο σήματα ρολογιού.

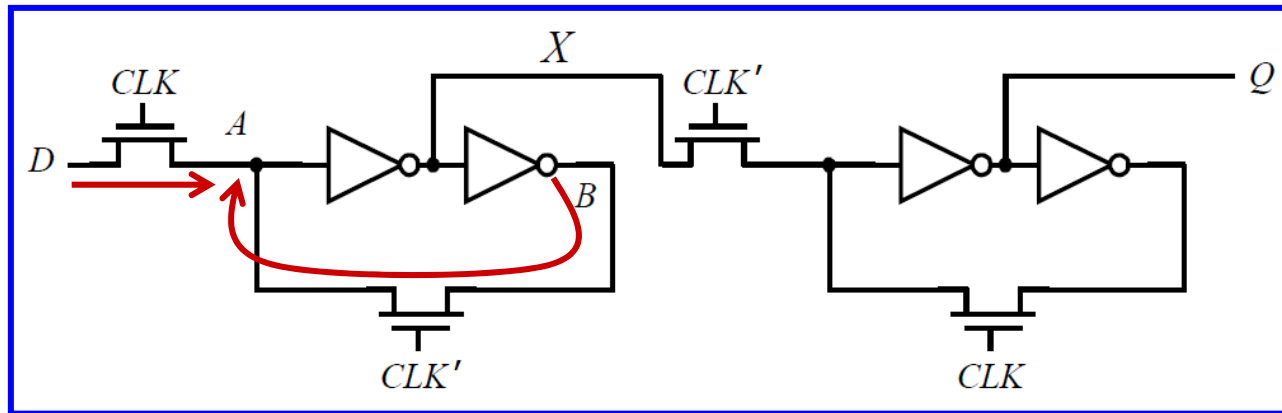


# Χρονισμός στατικών καταχωρητών



- Όταν το σήμα ρολογιού μεταβαίνει στην υψηλή στάθμη, η βαθμίδα υπηρέτη πρέπει να σταματήσει να δειγματοληπτεί την έξοδο της βαθμίδας κυρίου και να διατηρήσει αμετάβλητη την κατάσταση της εξόδου της.
- Ωστόσο, επειδή το σήμα ρολογιού και το συμπληρωματικό του είναι και τα δύο σε υψηλή στάθμη για μία σύντομη χρονική περίοδο (**περίοδος επικάλυψης**) και τα δύο τρανζίστορ δειγματοληψίας άγουν και υπάρχει μια ευθεία διαδρομή από την είσοδο  $D$  στην έξοδο  $Q$ .
- Έτσι, η τιμή της εξόδου μπορεί να αλλάξει στην ανερχόμενη ακμή του ρολογιού, πράγμα που είναι ανεπιθύμητο για έναν αρνητικό ακμοπυροδοτούμενο καταχωρητή.
- Αυτό είναι γνωστό ως **συνθήκη ανταγωνισμού (race condition)**, κατά την οποία η τιμή της εξόδου  $Q$  είναι συνάρτηση του αν η είσοδος  $D$  φθάνει στον κόμβο  $X$  πριν ή μετά την κατερχόμενη ακμή του συμπληρωματικού σήματος ρολογιού.

# Χρονισμός στατικών καταχωρητών

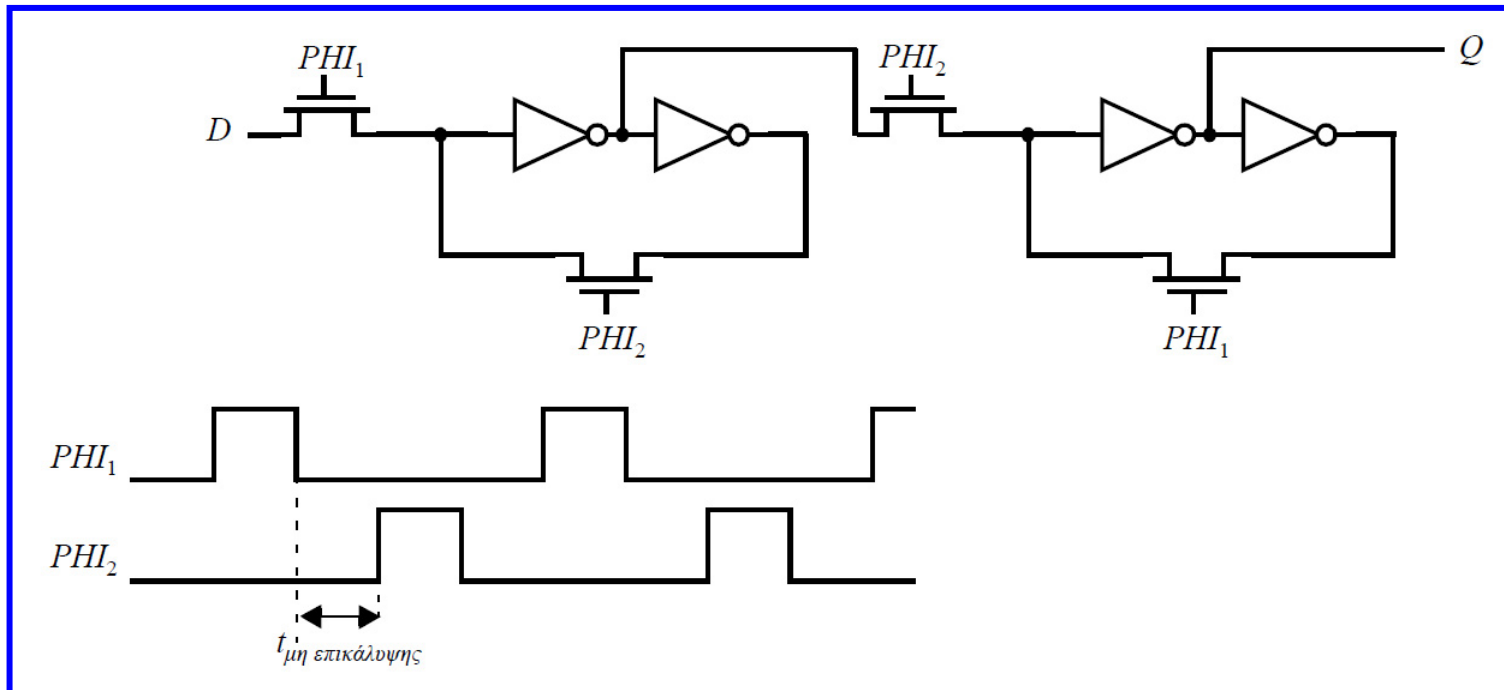


Αρνητικός  
ακμοπυροδοτούμενος  
καταχωρητής

- Το πρωταρχικό πλεονέκτημα των καταχωρητών που βασίζονται σε πολυπλέκτες είναι ότι ο βρόχος ανατροφοδότησης των μανδαλωτών είναι ανοιχτός κατά τη διάρκεια της περιόδου δειγματοληψίας και συνεπώς το μέγεθος των στοιχείων δεν είναι κρίσιμο για τη λειτουργικότητα του κυκλώματος.
- Ωστόσο, εάν υπάρχει επικάλυψη των σημάτων ρολογιού, ο κόμβος A μπορεί να οδηγηθεί και από την είσοδο D και από τον κόμβο B, καταλήγοντας σε απροσδιόριστη κατάσταση.
- Τα προαναφερόμενα προβλήματα μπορούν να αποφευχθούν με τη χρήση **δύο μη επικαλυπτόμενων σημάτων ρολογιών (non-overlapping clock signals)  $\text{PHI}_1$  και  $\text{PHI}_2$**  και με τη διατήρηση ενός **αρκετά μεγάλου χρόνου μη επικάλυψης** μεταξύ των σημάτων ρολογιού, έτσι ώστε να μη συμβαίνει καμιά επικάλυψη ακόμα και στην περίπτωση που υπάρχουν καθυστερήσεις λόγω της δρομολόγησης των σημάτων ρολογιού.

# Ψευδοστατικός καταχωρητής δύο φάσεων

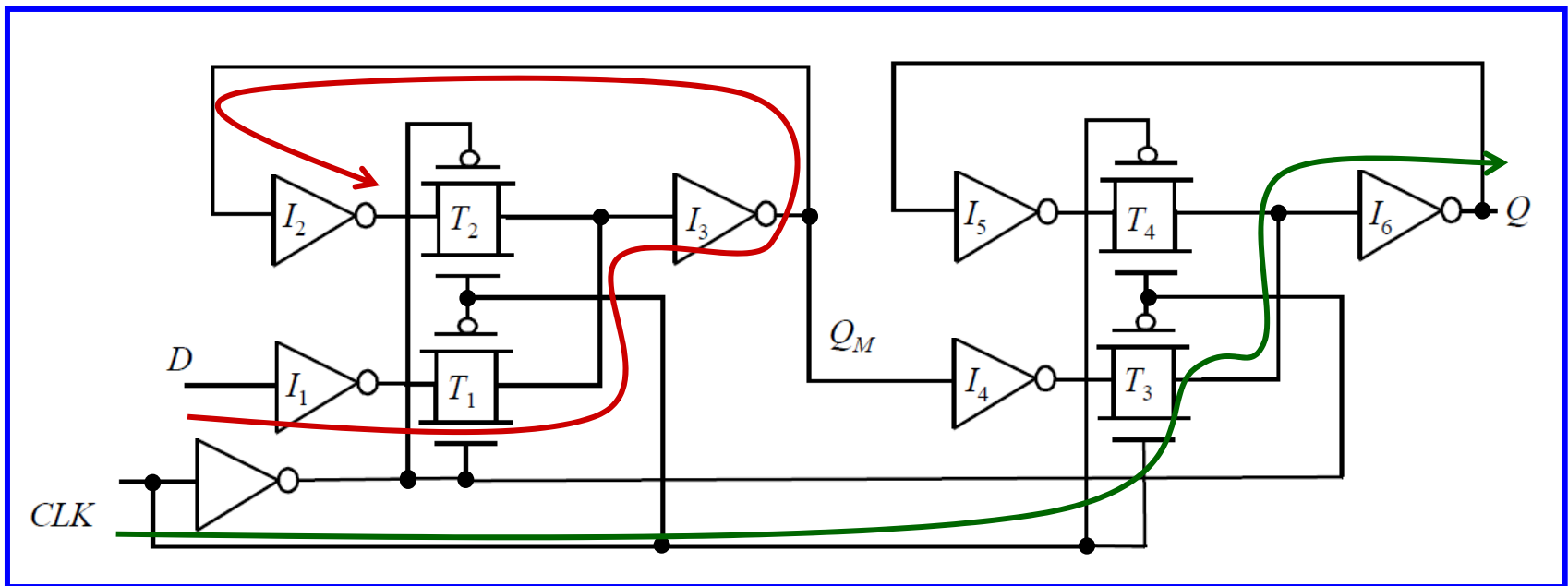
- Κατά τη διάρκεια του χρόνου μη επικάλυψης ο βρόχος ανατροφοδότησης των μανδαλωτών είναι ανοιχτός και η είσοδος είναι αποσυνδεδεμένη.
- Το ρεύμα διαρροής θα καταστρέψει την κατάσταση του κυκλώματος εάν η συνθήκη αυτή διατηρηθεί για μεγάλο διάστημα.
- Για το λόγο αυτό ο παρακάτω καταχωρητής αναφέρεται ως **ψευδοστατικός (pseudostatic)**, αφού χρησιμοποιεί συνδυασμό από στατικά και δυναμικά χαρακτηριστικά.



## Παράδειγμα 2

Για σύγχρονο ακολουθιακό κύκλωμα που περιλαμβάνει ακμοपुरοδοτούμενους καταχωρητές (σαν και αυτόν του παρακάτω σχήματος) και τροφοδοτείται με σήμα ρολογιού συχνότητας 2 GHz, υπολογίζουμε τη μέγιστη καθυστέρηση διάδοσης του συνδυαστικού μέρους του.

Δίνεται η καθυστέρηση διάδοσης καθενός από τους αντιστροφείς που περιλαμβάνονται στον καταχωρητή  $t_{INV} = 20$  ps, καθώς και η καθυστέρηση διάδοσης καθεμιάς από τις πύλες διέλευσης  $t_{TR} = 10$  ps, που επίσης περιλαμβάνονται στον καταχωρητή.



## Παράδειγμα 2

- Ο **χρόνος αποκατάστασης** ενός καταχωρητή είναι ο χρόνος πριν από την ανερχόμενη ακμή του σήματος ρολογιού που πρέπει η είσοδος D να είναι σταθερή, έτσι ώστε η έξοδος  $Q_M$  να δειγματοληπτεί αξιόπιστα τη τιμή της.
- Η είσοδος D πρέπει να διαδοθεί μέσω των  $I_1$ ,  $T_1$ ,  $I_3$  και  $I_2$  πριν την ανερχόμενη ακμή του σήματος ρολογιού.
- Αυτό εξασφαλίζει ότι οι τάσεις στην είσοδο και στην έξοδο της πύλης διέλευσης  $T_2$  έχουν την ίδια τιμή, διαφορετικά, είναι δυνατό το ζεύγος των αντιστροφών  $I_2$  και  $I_3$  σε σταυροειδή σύνδεση να οδηγηθεί σε λανθασμένη τιμή.
- Έτσι, ο χρόνος αποκατάστασης του καταχωρητή είναι:  $t_{SU} = 3 \times t_{INV} + t_{TR} = 70$  ps.
- Η **καθυστέρηση διάδοσης** ενός καταχωρητή είναι ο χρόνος από την έλευση της ανερχόμενης ακμής του σήματος ρολογιού έως τη μεταβολή της εξόδου Q.
- Έτσι, η καθυστέρηση διάδοσης του καταχωρητή είναι:  $t_{CQ} =$  καθυστέρηση  $T_3$  και  $I_6 = t_{TR} + t_{INV} = 30$  ps.
- Η ελάχιστη περίοδος του σήματος ρολογιού που απαιτείται για την ορθή λειτουργία ενός σύγχρονου ακολουθιακού κυκλώματος είναι  $T = t_{CQ} + t_{LOGIC} + t_{SU}$ , επομένως η **μέγιστη καθυστέρηση διάδοσης του συνδυαστικού μέρους** του κυκλώματος είναι:

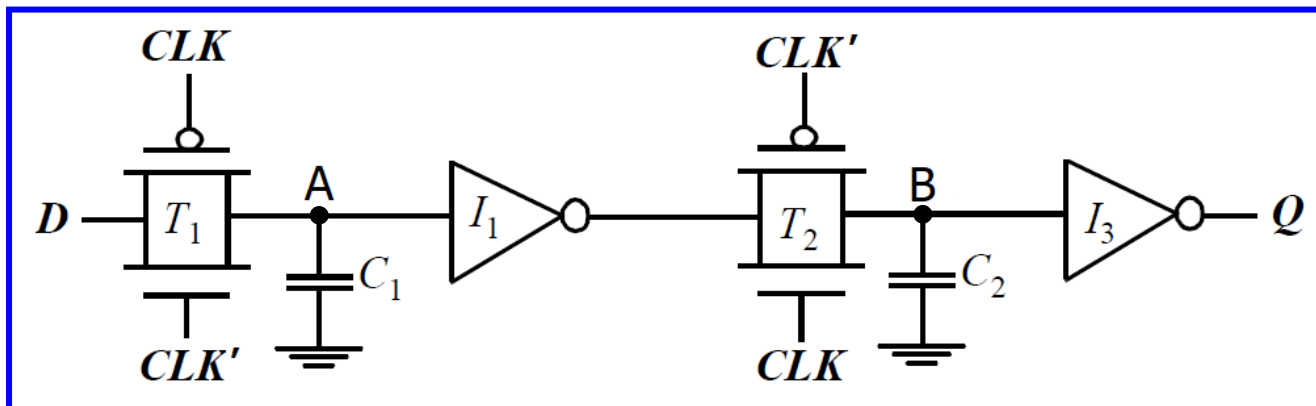
$$t_{LOGIC} = T - t_{CQ} - t_{SU} = (1 / f) - t_{CQ} - t_{SU} = (0.5 \times 10^{-9} \text{ s}) - 30 \text{ ps} - 70 \text{ ps} = 400 \text{ ps}$$



# Δυναμικά στοιχεία μνήμης

- Η αποθήκευση σε ένα στατικό ακολουθιακό κύκλωμα βασίζεται στην ιδέα ότι ένα ζεύγος αντιστροφών σε σταυροειδή σύνδεση δημιουργεί ένα δισταθές στοιχείο και συνεπώς μπορεί να χρησιμοποιηθεί για να αποθηκεύσει δυαδικές τιμές.
- Με την προσέγγιση αυτή, μία αποθηκευμένη τιμή παραμένει έγκυρη όσο εφαρμόζεται τάση τροφοδοσίας στο κύκλωμα (δηλαδή το κύκλωμα είναι στατικό).
- Βασικό μειονέκτημα των στατικών κυκλωμάτων είναι η πολυπλοκότητά τους.
- Όταν χρησιμοποιούνται καταχωρητές σε συνδυαστικές δομές που συνεχώς δέχονται σήμα ρολογιού, η απαίτηση η μνήμη να διατηρεί την κατάστασή της για εκτεταμένες χρονικές περιόδους μπορεί να χαλαρώσει σημαντικά.
- Αυτό έχει ως αποτέλεσμα τη χρήση μιας κατηγορίας κυκλωμάτων που βασίζονται στην **προσωρινή αποθήκευση ηλεκτρικού φορτίου σε παρασιτικές χωρητικότητες**.
- Η αρχή λειτουργίας τους είναι ίδια με αυτήν που χρησιμοποιείται στη δυναμική λογική, δηλαδή η **απουσία φορτίου** σε μία παρασιτική χωρητικότητα αντιστοιχεί σε **αποθηκευμένη λογική τιμή 0**, ενώ η **παρουσία φορτίου** αντιστοιχεί σε **αποθηκευμένη λογική τιμή 1**.
- Λόγω της διαρροής φορτίου, μία αποθηκευμένη τιμή μπορεί να διατηρηθεί μόνο για περιορισμένο χρονικό διάστημα, επομένως απαιτείται **περιοδική ανανέωση (refresh)** της τιμής (**δυναμική αποθήκευση**).

# Δυναμικοί καταχωρητές με πύλες διέλευσης



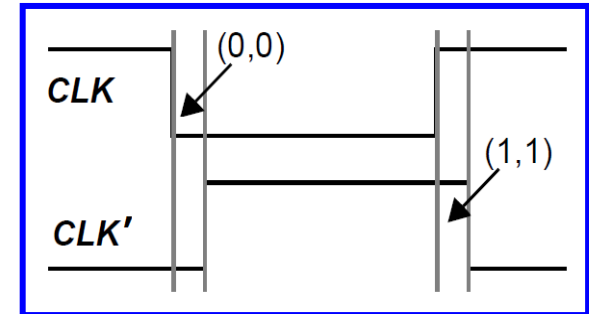
- Στον **δυναμικό θετικό ακμοपुरοδοτούμενο καταχωρητή κύριου-υπηρέτη**, όταν  $CLK = 0$ , η τιμή της εισόδου  $D$  μεταφέρεται στον κόμβο αποθήκευσης  $A$  με ισοδύναμη χωρητικότητα  $C_1$ , που αποτελείται από τις χωρητικότητες πύλης των τρανζίστορ του  $I_1$ , τις χωρητικότητες επαφών διάχυσης των τρανζίστορ της  $T_1$  και τις χωρητικότητες επικάλυψης πύλης των τρανζίστορ της  $T_1$ .
- Κατά τη διάρκεια της περιόδου αυτής, η βαθμίδα υπηρέτη διατηρεί αμετάβλητη την τιμή της εξόδου της και δεν υπάρχει σύνδεση του κόμβου  $B$  με τη βαθμίδα κυρίου.
- Στην **ανερχόμενη ακμή του σήματος ρολογιού**, η  $T_2$  αρχίζει να άγει, ο κόμβος  $B$  αποθηκεύει τη συμπληρωματική τιμή της τιμής που είναι αποθηκευμένη στον κόμβο  $A$  ακριβώς πριν την ανερχόμενη ακμή, με αποτέλεσμα η τιμή του κόμβου  $A$  να διαδίδεται στην έξοδο  $Q$ .
- Η υλοποίηση αυτή είναι πολύ αποδοτική επειδή απαιτεί **μόνο 8 τρανζίστορ** και αν οι **πύλες διέλευσης αντικατασταθούν με τρανζίστορ διέλευσης**, απαιτούνται **6 τρανζίστορ**.

# Χρονισμός δυναμικών καταχωρητών

- Ο **χρόνος αποκατάστασης** του κυκλώματος αυτού είναι η καθυστέρηση της πύλης διέλευσης  $T_1$  και αντιστοιχεί στο χρόνο που χρειάζεται ο κόμβος A να πραγματοποιήσει δειγματοληψία της εισόδου D.
- Ο **χρόνος συγκράτησης** είναι προσεγγιστικά μηδενικός, αφού η πύλη διέλευσης  $T_1$  σταματά να άγει στην ανερχόμενη ακμή του σήματος ρολογιού και περαιτέρω αλλαγές της εισόδου δεν επηρεάζουν τη λειτουργία του κυκλώματος.
- Η **καθυστέρηση διάδοσης** ισούται με καθυστέρηση δύο αντιστροφών συν την καθυστέρηση της πύλης διέλευσης  $T_2$ .
- Ένα σημαντικό χαρακτηριστικό του δυναμικού καταχωρητή είναι το ότι οι **κόμβοι αποθήκευσης** (ουσιαστικά η κατάσταση του κυκλώματος) **πρέπει να ανανεώνονται** κατά περιοδικά διαστήματα, λόγω των ρευμάτων διαρροής φορτίου.
- Σε κυκλώματα χειριστών δεδομένων (data paths), ο ρυθμός ανανέωσης δεν αποτελεί πρόβλημα, αφού οι καταχωρητές δέχονται περιοδικά παλμούς σήματος ρολογιού και οι κόμβοι αποθήκευσης ενημερώνονται με σταθερό ρυθμό.
- Σημαντικό **πρόβλημα** του δυναμικού καταχωρητή αποτελεί η **χρονική επικάλυψη του σήματος ρολογιού με το συμπληρωματικό του**.

# Χρονισμός δυναμικών καταχωρητών

- Κατά τη διάρκεια της περιόδου επικάλυψης χαμηλής στάθμης (0-0), το NMOS της  $T_1$  & το PMOS της  $T_2$  άγουν ταυτόχρονα, δημιουργώντας μία ευθεία διαδρομή που επιτρέπει στην τιμή της εισόδου D να μεταδίδεται στην έξοδο Q.
- Η έξοδος Q μπορεί να αλλάξει στην κατερχόμενη ακμή του σήματος ρολογιού αν η περίοδος επικάλυψης είναι μεγάλη (ανεπιθύμητο γεγονός για θετικό καταχωρητή, **συνθήκη ανταγωνισμού**).
- Το πρόβλημα αντιμετωπίζεται εάν υπάρχει αρκετή καθυστέρηση μεταξύ της εισόδου D και του κόμβου B, εξασφαλίζοντας ότι τα νέα δεδομένα που δειγματοληπτούνται από τη βαθμίδα κυρίου δεν προχωρούν προς τη βαθμίδα υπηρέτη.



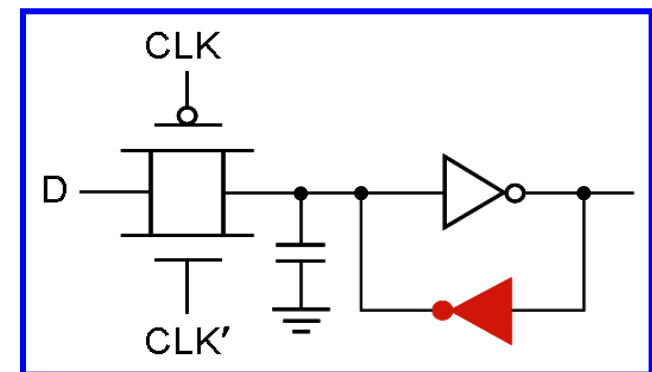
$$t_{\text{επικάλυψης } 0-0} < t_{T_1} + t_{I_1} + t_{T_2}$$

- Παρομοίως, κατά τη διάρκεια της περιόδου επικάλυψης υψηλής στάθμης (1-1), υπάρχει μία διαδρομή εισόδου-εξόδου μέσω του PMOS της  $T_1$  και του NMOS της  $T_2$ .
- Αυτό επιβάλλει χρόνο συγκράτησης, τέτοιο ώστε τα δεδομένα εισόδου να είναι σταθερά κατά τη διάρκεια της περιόδου επικάλυψης υψηλής στάθμης.

$$t_H > t_{\text{επικάλυψης } 1-1}$$

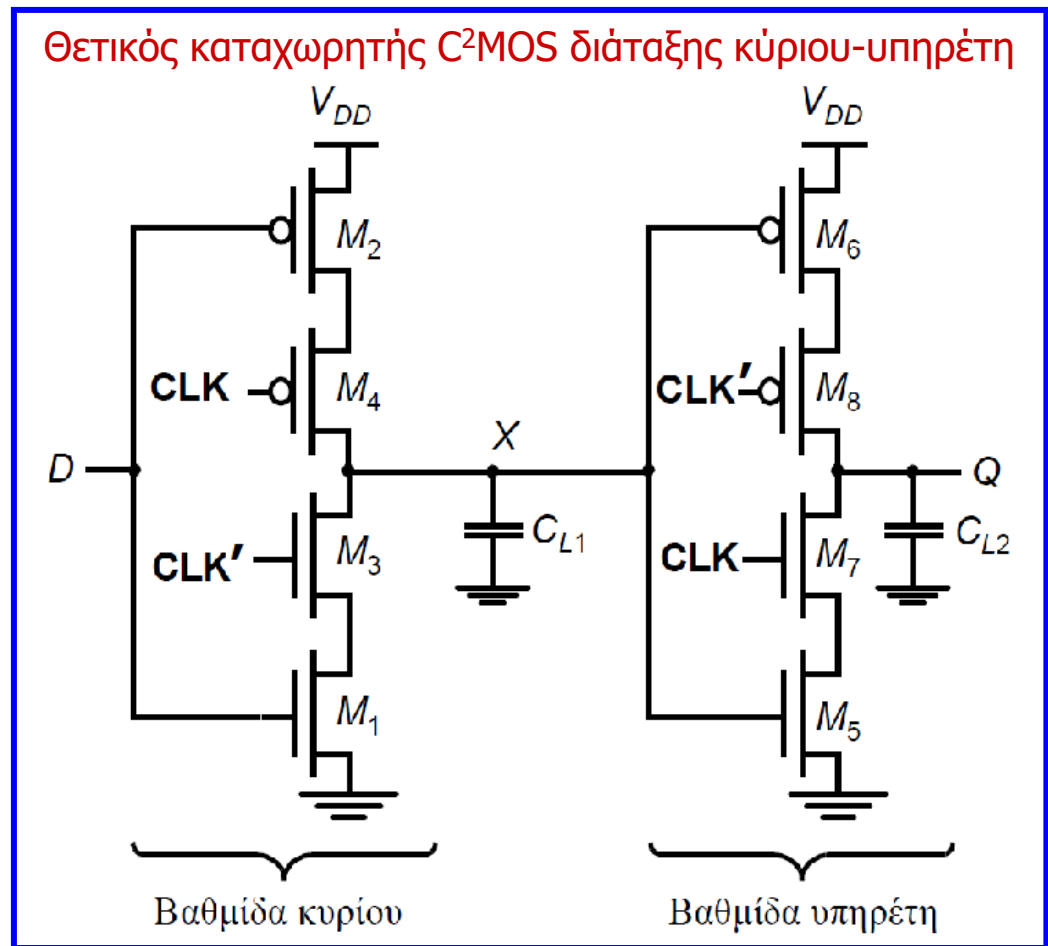
# Ψευδοστατικοί καταχωρητές

- Στους δυναμικούς καταχωρητές (και γενικότερα στα δυναμικά κυκλώματα), μια γραμμή μεταφοράς σήματος (καλώδιο) που είναι χωρητικά συζευγμένη με κάποιον από τους εσωτερικούς κόμβους αποθήκευσης του κυκλώματος, μπορεί να δημιουργήσει **θόρυβο** και να καταστρέψει την κατάσταση του κυκλώματος.
- Επίσης, στα κυκλώματα χαμηλής κατανάλωσης ενέργειας το **σήμα ρολογιού** μπορεί να **επιβραδυνθεί** ή και να **διακοπεί** σε περιόδους χαμηλής δραστηριότητας, γεγονός που έχει αρνητική επίδραση στα δυναμικά κυκλώματα λόγω των **ρευμάτων διαρροής φορτίου**.
- Οι εσωτερικοί κόμβοι αποθήκευσης δεν παρακολουθούν τις **διακυμάνσεις της τάσης τροφοδοσίας** που μπορεί να επιβάλλονται σε ένα κύκλωμα με στόχο την μείωση της κατανάλωσης ενέργειας, με αποτέλεσμα μειωμένα περιθώρια θορύβου.
- Τα περισσότερα από τα προαναφερόμενα προβλήματα μπορούν να αντιμετωπιστούν επαρκώς προσθέτοντας στις βαθμίδες μανδαλωτών έναν αντιστροφέα ανατροφοδότησης με χαμηλή ικανότητα παραγωγής ρεύματος (**ψευδοστατικός μανδαλωτής**).
- Η τροποποίηση αυτή προκαλεί μικρή αύξηση στην καθυστέρηση, αλλά βελτιώνει σημαντικά το κύκλωμα όσον αφορά τις επιδράσεις του θορύβου.
- Γενικά, πρέπει να χρησιμοποιούνται **ψευδοστατικοί ή στατικοί καταχωρητές** εκτός αν πρόκειται για ειδικές εφαρμογές, όπως είναι ένας χειριστής δεδομένων υψηλής επίδοσης.



# Δυναμικοί καταχωρητές C<sup>2</sup>MOS (clocked CMOS)

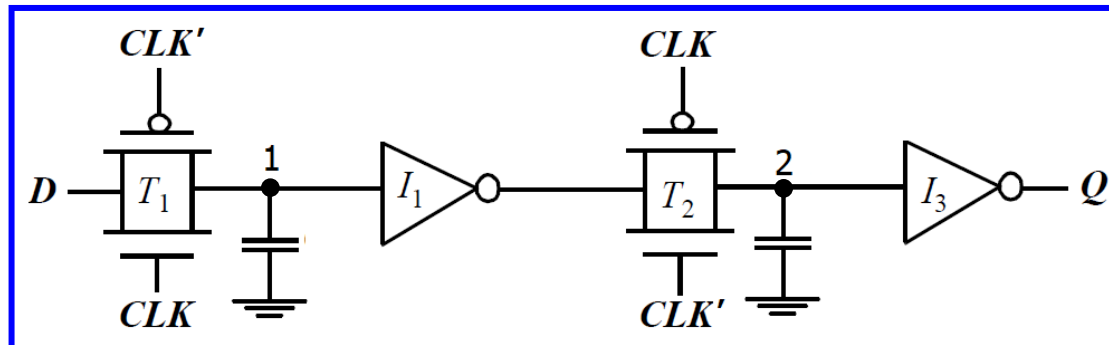
- Όταν  $CLK = 0$ , η βαθμίδα κυρίου λειτουργεί ως αντιστροφέας που μεταφέρει την συμπληρωματική τιμή της εισόδου D στον κόμβο X.
- Η βαθμίδα υπηρέτη διατηρεί αμετάβλητη την τιμή της εξόδου Q που είναι αποθηκευμένη στην χωρητικότητα εξόδου  $C_{L2}$ , αφού τα τρανζίστορ  $M_7$  και  $M_8$  είναι σε αποκοπή, αποσυνδέοντας την έξοδο από την είσοδο.
- Όταν  $CLK = 1$ , εναλλάσσονται οι ρόλοι των δύο βαθμίδων, με αποτέλεσμα η συμπληρωματική τιμή του κόμβου X που είναι αποθηκευμένη στην  $C_{L1}$  (δηλαδή η τιμή της εισόδου D) να μεταφέρεται στην έξοδο Q, μέσω της βαθμίδας υπηρέτη που λειτουργεί ως αντιστροφέας.



Η λειτουργία των καταχωρητών C<sup>2</sup>MOS **δεν επηρεάζεται από την επικάλυψη των CLK και CLK'**, διότι οι επικαλύψεις δεν ενεργοποιούν ταυτόχρονα τα PDN και PUN δικτυώματα των μανδαλωτών

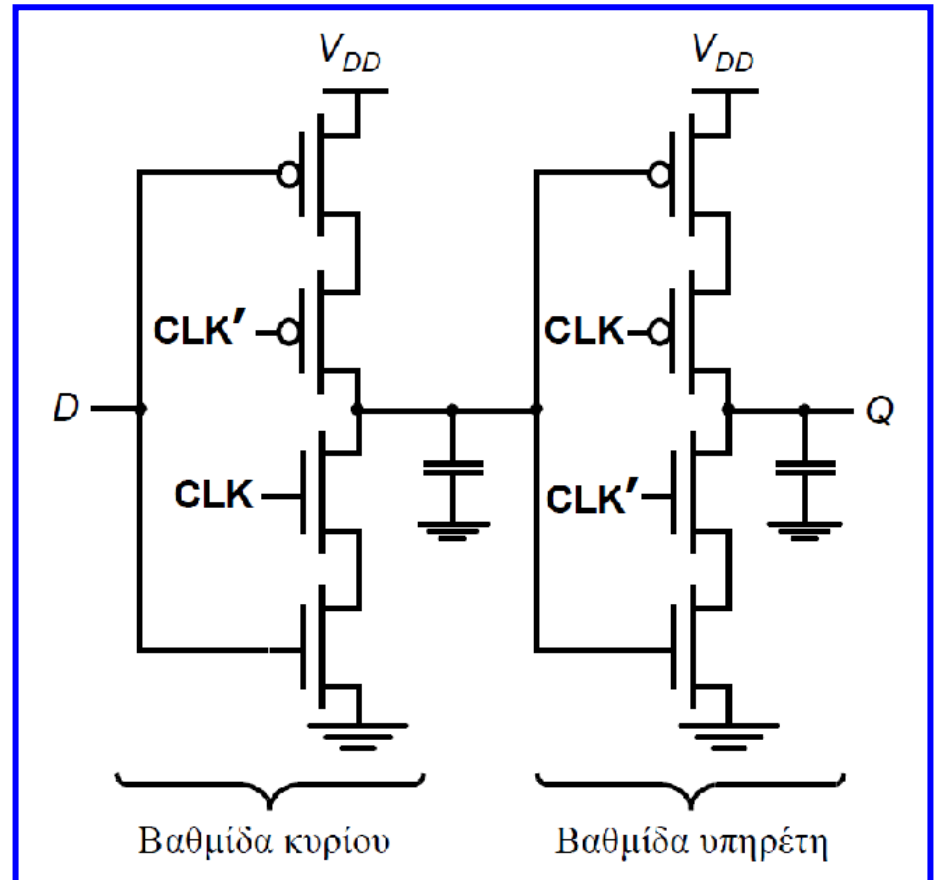
# Παράδειγμα 3

- Σχεδιάζουμε δυναμικό καταχωρητή με πύλες διέλευσης και καταχωρητή C<sup>2</sup>MOS, οι οποίοι είναι αρνητικοί, δηλαδή πυροδοτούνται στην κατερχόμενη ακμή του σήματος ρολογιού.
- Χρησιμοποιώντας παρόμοια λογική με εκείνη του δυναμικού θετικού καταχωρητή διάταξης κυρίου-υπηρέτη που υλοποιήθηκε με πύλες διέλευσης, προκύπτει ότι στον δυναμικό αρνητικό καταχωρητή κύριου-υπηρέτη, όταν  $CLK = 1$ , η τιμή της εισόδου  $D$  πρέπει να μεταφέρεται στον πρώτο κόμβο αποθήκευσης και όσο χρόνο το σήμα ρολογιού παραμένει στην υψηλή στάθμη, η βαθμίδα υπηρέτη πρέπει να διατηρεί αμετάβλητη την τιμή της εξόδου της.
- Στην κατερχόμενη ακμή του σήματος ρολογιού, θα πρέπει η τιμή που είναι αποθηκευμένη στον πρώτο κόμβο αποθήκευσης να διαδίδεται έως την έξοδο του καταχωρητή.
- Το πρώτο από τα ζητούμενα κυκλώματα που πληροί τα προαναφερόμενα, είναι το παρακάτω και προκύπτει με εναλλαγή των σημάτων ρολογιού του θετικού καταχωρητή.



# Παράδειγμα 3

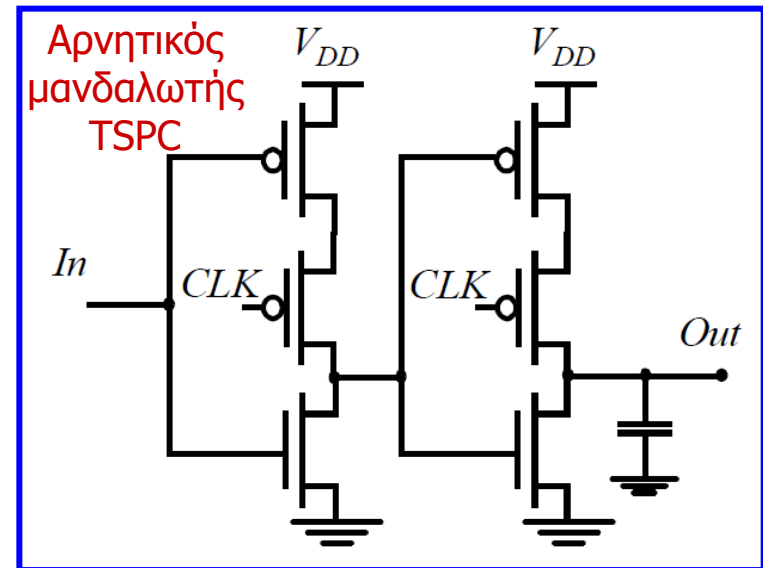
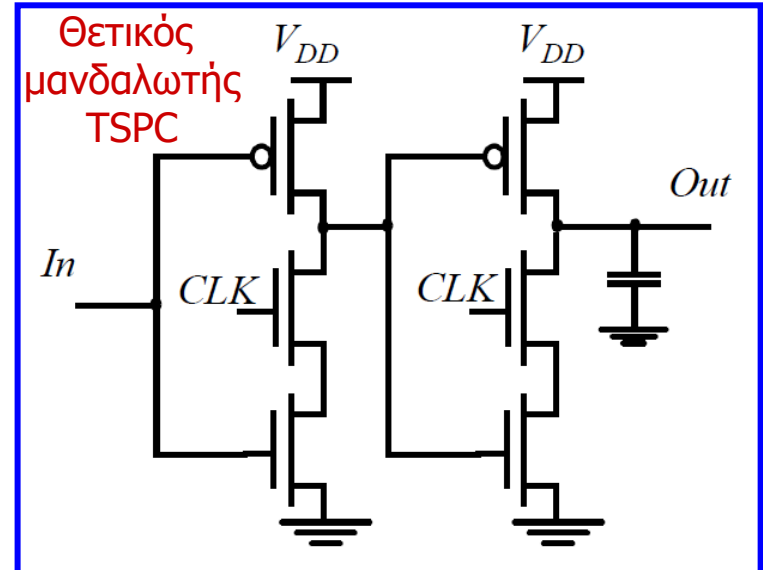
- Με παρόμοια λογική με εκείνη του θετικού καταχωρητή C<sup>2</sup>MOS, στον αρνητικό καταχωρητή C<sup>2</sup>MOS όταν CLK = 1, πρέπει η βαθμίδα κυρίου να μεταφέρει τη συμπληρωματική τιμή της εισόδου D στον ενδιάμεσο κόμβο.
- Η βαθμίδα υπηρέτη πρέπει να διατηρεί αμετάβλητη την τιμή της εξόδου Q.
- Στην κατερχόμενη ακμή του CLK, πρέπει η συμπληρωματική τιμή του ενδιάμεσου κόμβου (δηλαδή η τιμή της εισόδου D) να μεταφέρεται στην έξοδο Q, μέσω της βαθμίδας υπηρέτη.
- Το δεύτερο από τα ζητούμενα κυκλώματα που πληροί τα προαναφερόμενα, είναι το διπλανό και προκύπτει ξανά με εναλλαγή των σημάτων ρολογιού του θετικού καταχωρητή C<sup>2</sup>MOS.





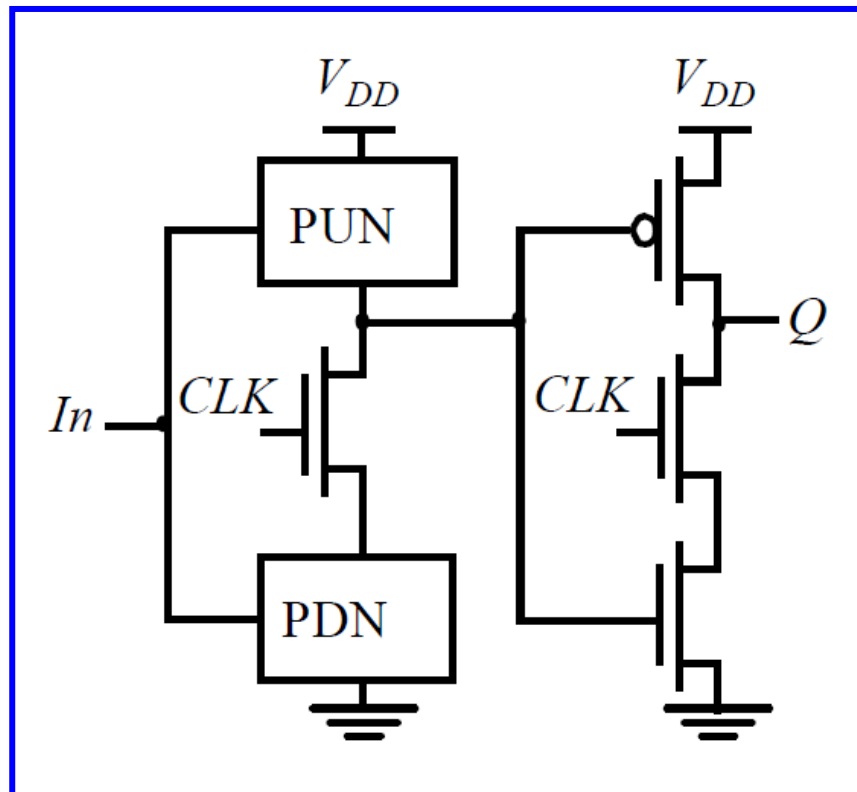
# Μανδαλωτές μοναδικής φάσης ρολογιού (TSPC)

- Αν και η τεχνική C<sup>2</sup>MOS παρέχει μία λύση στην επίδραση της χρονικής επικάλυψης των σημάτων ρολογιού, είναι δυνατό να σχεδιαστούν μανδαλωτές και καταχωρητές που βασίζονται μόνο μία φάση σήματος ρολογιού, δηλαδή μανδαλωτές και καταχωρητές **μοναδικής φάσης ρολογιού (true single-phase clocked, TSPC)**.
- Στον **θετικό μανδαλωτή TSPC**, όταν  $CLK = 1$ , ο μανδαλωτής μεταφέρει την τιμή της εισόδου του στην έξοδό του, αφού αποτελεί διάταξη δυο αντιστροφών σε σειρά.
- Όταν  $CLK = 0$ , τα PDN δικτυώματα των δύο αντιστροφών απενεργοποιούνται, με αποτέλεσμα να μην μπορεί να μεταφερθεί η τιμή της εισόδου στην έξοδο και ο μανδαλωτής να διατηρεί αμετάβλητη την κατάσταση της εξόδου του.
- Παρόμοια είναι η λειτουργία του **αρνητικού μανδαλωτή TSPC** ( $Out = In$ , όταν  $CLK = 0$ ).
- Ο **καταχωρητής TSPC** υλοποιείται συνδέοντας σειριακά ένα θετικό με έναν αρνητικό μανδαλωτή.



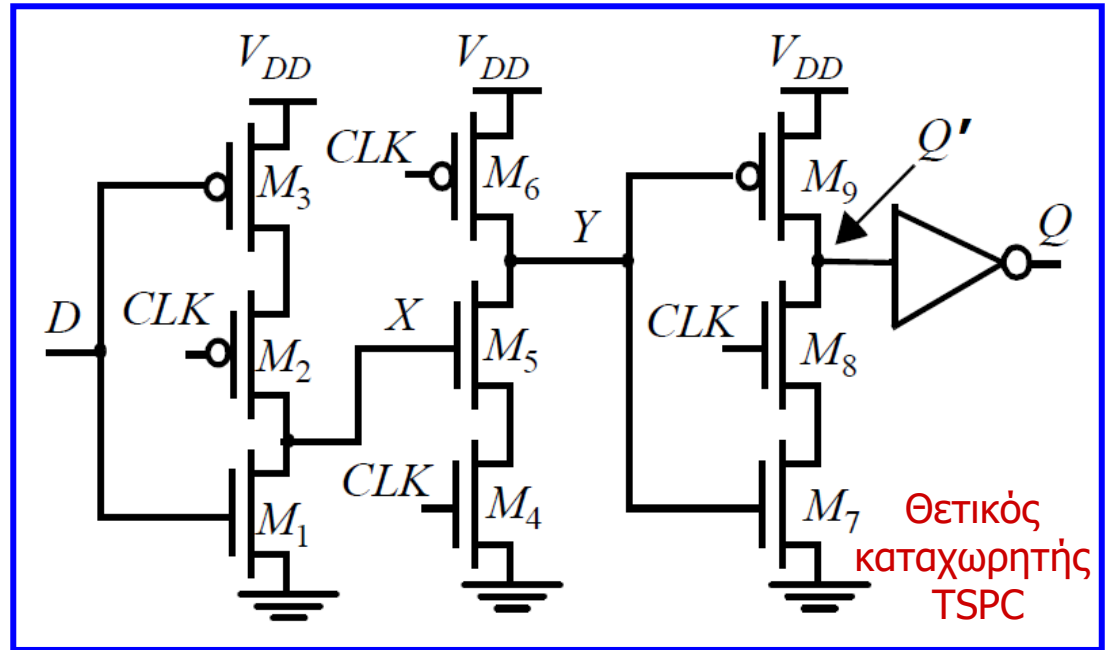
# Μανδαλωτές μοναδικής φάσης ρολογιού (TSPC)

- Η τεχνική TSPC παρέχει τη **δυνατότητα ενσωμάτωσης λειτουργικής λογικής μέσα στους μανδαλωτές.**
- Αν και ο χρόνος αποκατάστασης ενός μανδαλωτή με ενσωματωμένη λογική είναι αυξημένος, η συνολική επίδοση του ψηφιακού κυκλώματος (δηλαδή η περίοδος ρολογιού του ακολουθιακού κυκλώματος) βελτιώνεται.



# Καταχωρητής μοναδικής φάσης ρολογιού (TSPC)

- Με βάση την τεχνική TSPC μπορεί να υλοποιηθεί ένας **καταχωρητής μοναδικής φάσης ρολογιού**, που είναι πιο αποδοτικός από εκείνον που προκύπτει με σειριακή σύνδεση δύο μανδαλωτών TSPC.
- Όταν **CLK = 0**, ο αντιστροφέας της εισόδου μεταφέρει τη συμπληρωματική τιμή της εισόδου D στον κόμβο X.

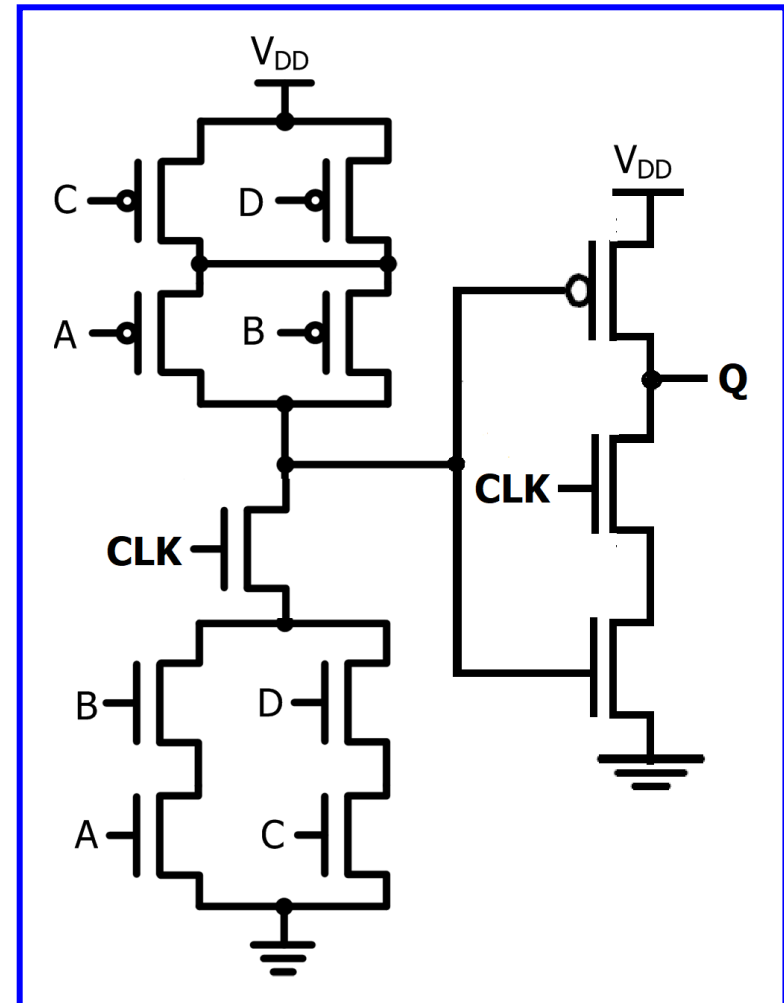


- Ο 2ος (δυναμικός) αντιστροφέας είναι σε κατάσταση προφόρτισης, με το τρανζίστορ  $M_6$  να φορτίζει τον κόμβο Y σε τιμή 1 ( $V_{DD}$ ).
- Ο 3ος αντιστροφέας διατηρεί αμετάβλητη την κατάσταση της εξόδου, αφού τα τρανζίστορ  $M_8$  και το  $M_9$  είναι σε αποκοπή.
- Στην ανερχόμενη ακμή του σήματος ρολογιού, ο δυναμικός αντιστροφέας πραγματοποιεί υπολογισμό και εάν ο κόμβος X είναι σε υψηλή στάθμη, ο κόμβος Y εκφορτίζεται.
- Ο 3ος αντιστροφέας λειτουργεί όταν  $CLK = 1$  και η τιμή του Y μεταφέρεται στην έξοδο Q.

# Παράδειγμα 4

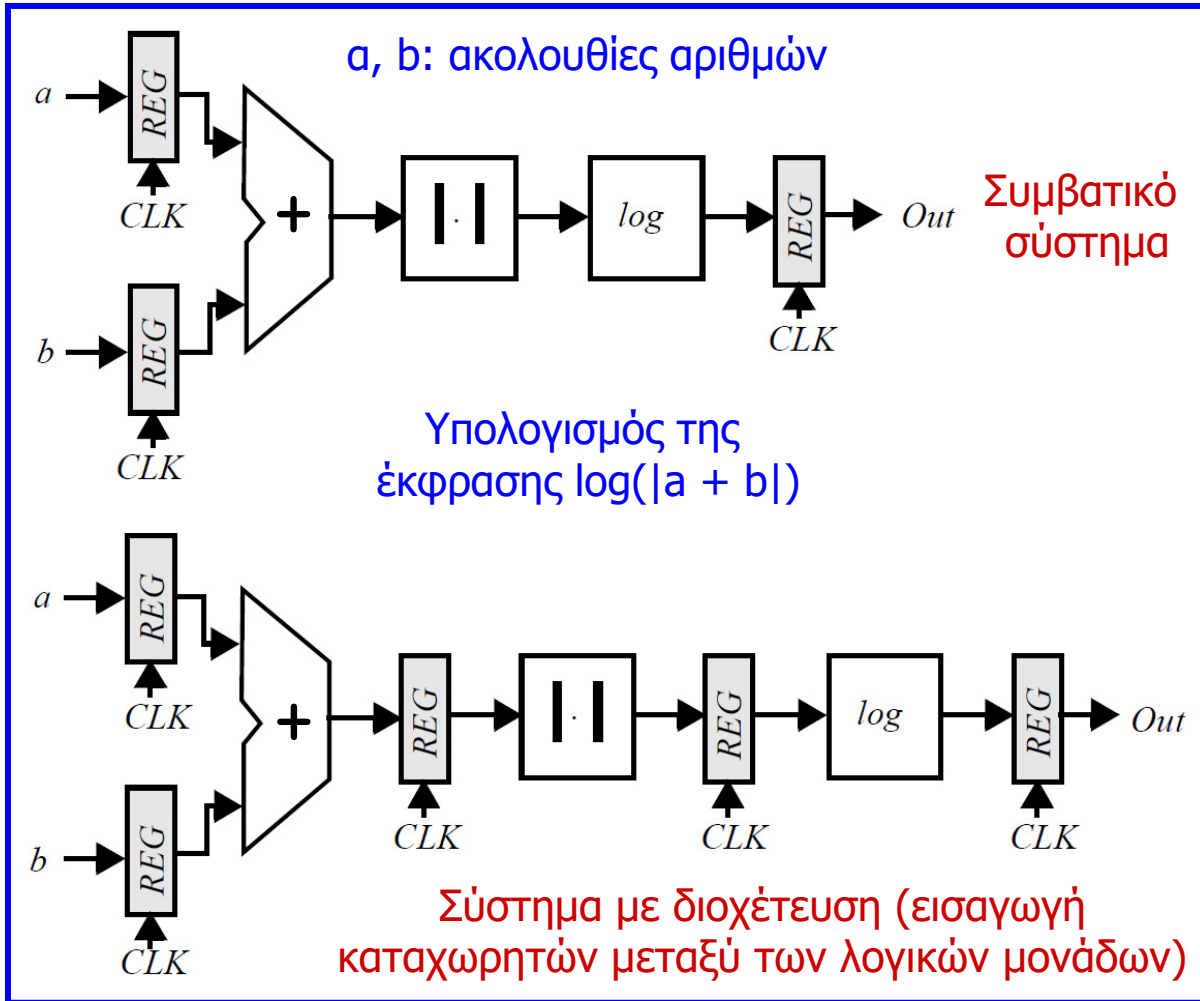
Ενσωματώνουμε τη λογική συνάρτηση  $Q = A \cdot B + C \cdot D$  σε μια διάταξη TSPC.

- Αρχικά υλοποιούμε σε στατική συμπληρωματική λογική CMOS την συμπληρωματική της συνάρτησης που πρόκειται να ενσωματωθεί στη διάταξη TSPC.
- Στη συνέχεια, μεταξύ του κόμβου εξόδου και του δικτυώματος PDN του κυκλώματος που υλοποιήσαμε, παρεμβάλουμε ένα τρανζίστορ διέλευσης, του οποίου η πύλη τροφοδοτείται με το σήμα ρολογιού.
- Τέλος, με παρόμοιο τρόπο υλοποιούμε έναν αντιστροφέα, ο οποίος οδηγείται από την έξοδο της προαναφερόμενης υλοποίησης και παράγει την έξοδο της διάταξης TSPC.
- Η διάταξη TSPC που σχεδιάσαμε υλοποιεί τη συνάρτηση  $Q$  μαζί με μανδαλωτή.



# Βελτιστοποίηση ΣΑΚ με διοχέτευση (pipelining)

Η **διοχέτευση (pipelining)** είναι δημοφιλής σχεδιαστική τεχνική που χρησιμοποιείται για την επιτάχυνση της λειτουργίας χειριστών δεδομένων σε ψηφιακούς επεξεργαστές.



Ελάχιστη περίοδος ρολογιού συμβατικού συστήματος:

$$T = t_{CQ} + t_{LOGIC} + t_{SU}$$

$t_{LOGIC}$ : καθυστέρηση αθροιστή (+), μονάδας υπολογισμού απόλυτης τιμής (| |) και μονάδας υπολογισμού λογαρίθμου (log)

Ελάχιστη περίοδος ρολογιού συστήματος με διοχέτευση:

$$T_P = t_{CQ} + \max(t_+, t_{||}, t_{log}) + t_{SU}$$

# Βελτιστοποίηση ΣΑΚ με διοχέτευση (pipelining)

- Η καθυστέρηση των μονάδων υπολογισμού είναι γενικά πολύ μεγαλύτερη από εκείνη που σχετίζεται με τους καταχωρητές.
- **Συμβατικό σύστημα:** εάν υποθέσουμε ότι οι 3 μονάδες υπολογισμού έχουν την ίδια καθυστέρηση, τότε κάθε μονάδα είναι ενεργή μόνο κατά το 1/3 της περιόδου του σήματος ρολογιού.
- **Σύστημα με διοχέτευση:** βελτίωση του ποσοστού του χρόνου αξιοποίησης των μονάδων υπολογισμού του κυκλώματος:

Περίοδος ρολογιού	Αθροιστής	Μονάδα απόλυτης τιμής	Μονάδα λογαρίθμου
1	$a_1 + b_1$		
2	$a_2 + b_2$	$ a_1 + b_1 $	
3	$a_3 + b_3$	$ a_2 + b_2 $	$\log( a_1 + b_1 )$
4	$a_4 + b_4$	$ a_3 + b_3 $	$\log( a_2 + b_2 )$
5	$a_5 + b_5$	$ a_4 + b_4 $	$\log( a_3 + b_3 )$

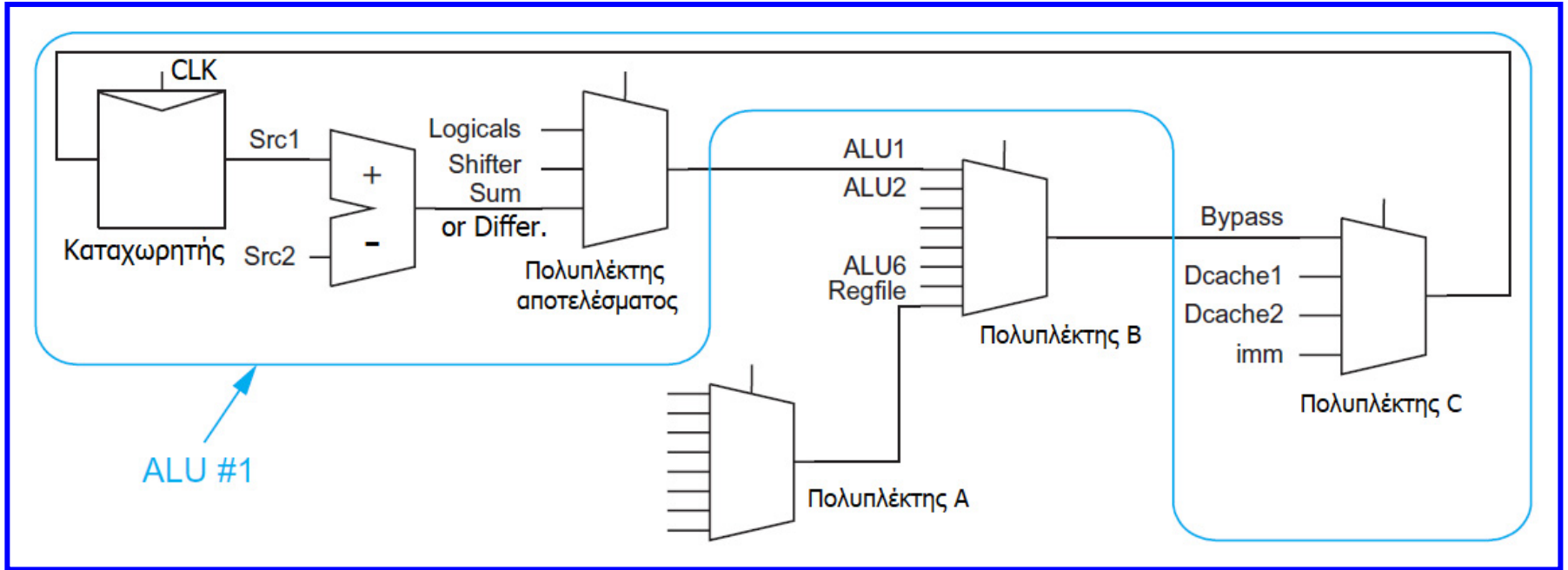
Υποθέτοντας ότι η επιβάρυνση λόγω των καταχωρητών είναι μικρή σε σχέση με την καθυστέρηση των μονάδων υπολογισμού, τότε:

$$T_p = T / 3$$

# Παράδειγμα 5

Η μονάδα επεξεργασίας ακέραιων αριθμών του επεξεργαστή Intel Itanium περιλαμβάνει 6 αριθμητικές λογικές μονάδες (ALUs) με διαδρομές προώθησης (bypass paths) δεδομένων, οι οποίες έχουν σαν αποτέλεσμα τη χρήση μειωμένης συχνότητας ρολογιού. Η διαδρομή προώθησης μιας ALU ξεκινά με καταχωρητή στον οποίο αποθηκεύονται οι αριθμοί που πρόκειται να προστεθούν ή να αφαιρεθούν στον αθροιστή/αφαιρέτη. Ο πολυπλέκτης αποτελέσματος επιλέγει μεταξύ του αθροίσματος (ή της διαφοράς), της εξόδου της λογικής μονάδας ή της εξόδου του κυκλώματος ολίσθησης (shifter). Στη συνέχεια, τρεις πολυπλέκτες (bypass multiplexers) επιλέγουν τις εισόδους της ALU για τον επόμενο κύκλο του σήματος ρολογιού. Ο πολυπλέκτης A (8 σε 1) επιλέγει μεταξύ των αποτελεσμάτων της ALU που παράχθηκαν σε προηγούμενους κύκλους ρολογιού. Ο πολυπλέκτης B (8 σε 1) επιλέγει μεταξύ των αποτελεσμάτων των 6 ALUs, του πολυπλέκτη A και ενός αριθμού που είναι αποθηκευμένος στο σύνολο καταχωρητών του επεξεργαστή (register file). Ο πολυπλέκτης C (4 σε 1) επιλέγει μεταξύ αριθμών (αποτελεσμάτων) που είναι αποθηκευμένα στην κρυφή (cache) μνήμη δεδομένων του επεξεργαστή, της εξόδου του πολυπλέκτη B και ενός άμεσου ορίσματος (αριθμού) που αποτελεί μέρος της επόμενης εντολής. Η έξοδος του πολυπλέκτη C οδηγείται στην είσοδο της ALU για να χρησιμοποιηθεί στον επόμενο κύκλο ρολογιού. Δίνεται ότι οι καταχωρητές που χρησιμοποιούνται έχουν χρόνο αποκατάστασης 60 ps και καθυστέρηση διάδοσης 90 ps. Με βάση το διάγραμμα και τις καθυστερήσεις διάδοσης των κυκλωμάτων της διαδρομής προώθησης μιας ALU, που δίνονται στη συνέχεια, υπολογίζουμε τη μέγιστη συχνότητα του σήματος ρολογιού, έτσι ώστε η διαδρομή προώθησης μιας ALU να λειτουργεί σωστά.

# Παράδειγμα 5



Κύκλωμα	Καθυστέρηση διάδοσης
Αθροιστής / αφαιρέτης	590 ps
Πολυπλέκτης αποτελέσματος	60 ps
Πολυπλέκτης Α	110 ps
Πολυπλέκτης Β	80 ps
Πολυπλέκτης Γ	70 ps



# Παράδειγμα 5

- Ο πολυπλέκτης A δε συμμετέχει στην κρίσιμη διαδρομή που καθορίζει την ελάχιστη περίοδο του σήματος ρολογιού και κατά συνέπεια τη μέγιστη συχνότητά του.
- Η κρίσιμη διαδρομή περιλαμβάνει τις καθυστερήσεις διάδοσης του αθροιστή/αφαιρέτη (590 ps), του πολυπλέκτη αποτελέσματος (60 ps), του πολυπλέκτη B (80 ps) και του πολυπλέκτη C (70 ps), δηλαδή παρουσιάζει συνολική καθυστέρηση  $t_{\text{LOGIC}} = 800$  ps.
- Η ελάχιστη περίοδος του σήματος ρολογιού, έτσι ώστε η διαδρομή προώθησης μιας ALU να λειτουργεί σωστά, είναι:

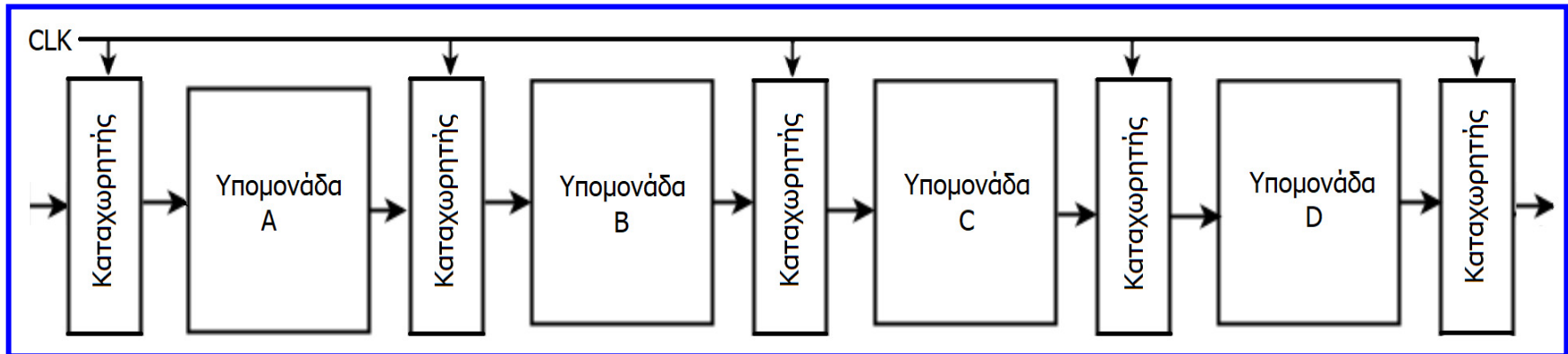
$$T = t_{\text{CQ}} + t_{\text{LOGIC}} + t_{\text{SU}} = 90 \text{ ps} + 800 \text{ ps} + 60 \text{ ps} = 950 \text{ ps}.$$

- Επομένως, η ζητούμενη μέγιστη συχνότητα του σήματος ρολογιού είναι:

$$f = 1 / T = 1 / (950 \text{ ps}) = 1.05 \text{ GHz}.$$

# Παράδειγμα 6

Μια συμβατική μονάδα επεξεργασίας δεδομένων εκτελεί σειριακά 4 βασικές λειτουργίες A, B, C, D, σε χρόνο σε 800 ps, 500 ps, 400 ps και 300 ps, αντίστοιχα. Μετά την αναβάθμιση της μονάδας επεξεργασίας με χρήση καταχωρητών με καθυστέρηση διάδοσης 90 ps και χρόνο αποκατάστασης 60 ps, προέκυψε μονάδα επεξεργασίας με διοχέτευση 4 υπομονάδων.



1. Υπολογίζουμε τον χρόνο εκτέλεσης των τεσσάρων βασικών λειτουργιών στις δύο μονάδες επεξεργασίας και αφού διαπιστώσουμε ποια μονάδα είναι γρηγορότερη, προσδιορίζουμε πόσες φορές είναι γρηγορότερη (speedup) σε σχέση με την άλλη μονάδα.
2. Υπολογίζουμε το συνολικό χρόνο επεξεργασίας μιας ακολουθίας 500 διαφορετικών δεδομένων στην αναβαθμισμένη μονάδα επεξεργασίας.
3. Εάν η πρώτη υπομονάδα της αναβαθμισμένης μονάδας επεξεργασίας αντικατασταθεί από δύο λειτουργικά ισοδύναμες υπομονάδες με καθυστερήσεις διάδοσης 600 ps και 350 ps, αντίστοιχα, υπολογίζουμε κατά πόσο μεταβάλλεται η ταχύτητα της μονάδας.

# Παράδειγμα 6

1. Ο χρόνος εκτέλεσης των τεσσάρων βασικών λειτουργιών στη συμβατική μονάδα επεξεργασίας ισούται με το άθροισμα των χρόνων εκτέλεσης των τεσσάρων βασικών λειτουργιών:

$$T = (800 + 500 + 400 + 300) \text{ ps} = 2000 \text{ ps} = 2 \text{ ns}, \text{ με την μέγιστη συχνότητα του σήματος ρολογιού να είναι } 1 / (2 \text{ ns}) = 0.5 \text{ GHz}$$

Ο χρόνος εκτέλεσης των τεσσάρων βασικών λειτουργιών στη μονάδα επεξεργασίας με διοχέτευση (υπό ιδανικές συνθήκες) είναι:

$$T_p = t_{CQ} + t_{SU} + t_{LOGIC} = 90 \text{ ps} + 60 \text{ ps} + \max(800 + 500 + 400 + 300) \text{ ps} = (150 + 800) \text{ ps} = 950 \text{ ps} = 0.95 \text{ ns}, \text{ με την μέγιστη συχνότητα του σήματος ρολογιού να γίνεται: } 1 / (0.95 \text{ ns}) = 1.05 \text{ GHz} \text{ (προφανώς πιο γρήγορη μονάδα από τη συμβατική).}$$

Speedup = χρόνος εκτέλεσης συμβατικής μονάδας / χρόνος εκτέλεσης μονάδας με διοχέτευση =  $2 \text{ ns} / 0.95 \text{ ns} = 2.1$  φορές γρηγορότερη είναι η μονάδα με διοχέτευση.

2. Ο συνολικός χρόνος επεξεργασίας μιας ακολουθίας 500 διαφορετικών δεδομένων στη μονάδα με διοχέτευση, ισούται με τον χρόνο επεξεργασίας του 1ου δεδομένου συν το χρόνο επεξεργασίας των υπόλοιπων 499 δεδομένων:  
=  $1 \times 4$  κύκλοι σήματος ρολογιού +  $499 \times 1$  κύκλο ρολογιού =  
=  $4 \times 0.95 \text{ ns} + 499 \times 0.95 \text{ ns} = 478.8 \text{ ns}$

# Παράδειγμα 6

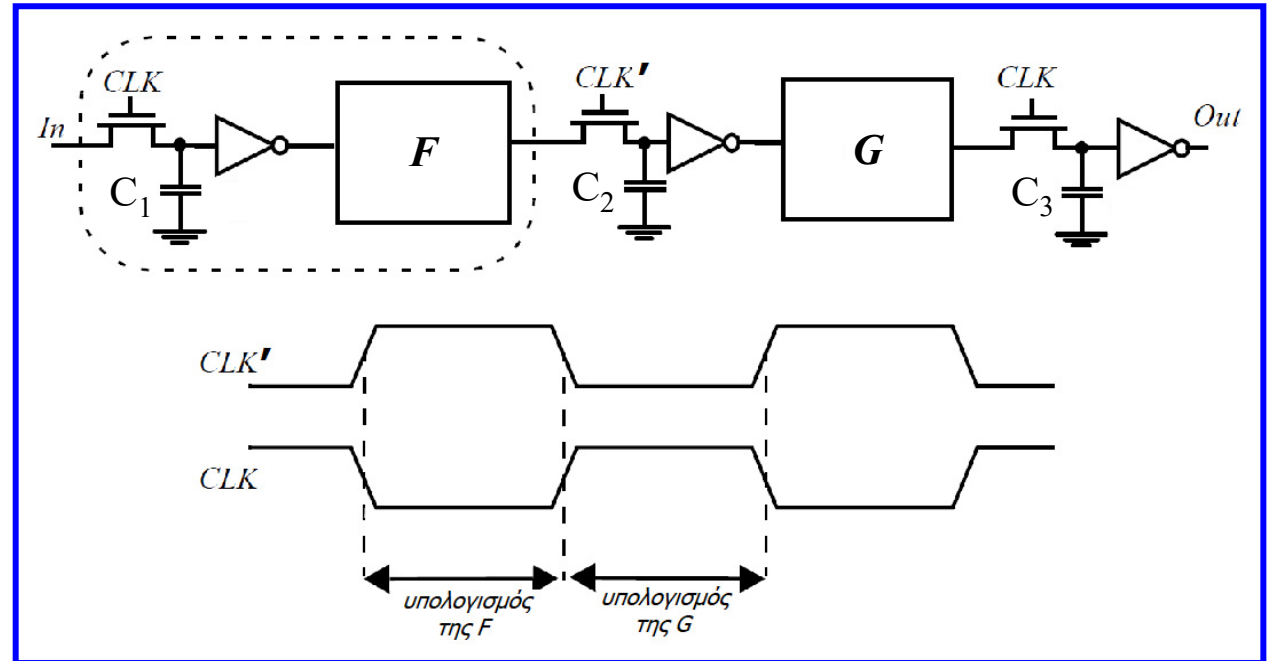
3. Εάν η πρώτη υπομονάδα της μονάδας επεξεργασίας με διοχέτευση αντικατασταθεί από δύο λειτουργικά ισοδύναμες υπομονάδες με καθυστερήσεις διάδοσης 600 ps και 350 ps, η ελάχιστη περίοδος ρολογιού γίνεται:

$$T'_p = t_{CQ} + t_{SU} + t_{LOGIC} = 90 \text{ ps} + 60 \text{ ps} + \max(600 + 350 + 500 + 400 + 300) \text{ ps} = (150 + 600) \text{ ps} = 750 \text{ ps} = 0.75 \text{ ns}, \text{ με την μέγιστη συχνότητα του σήματος ρολογιού να γίνεται: } 1 / 0.75 \text{ ns} = 1.33 \text{ GHz}.$$

Επομένως, παρότι η πρώτη υπομονάδα αντικαταστάθηκε με δύο λειτουργικά ισοδύναμες της υπομονάδες με μεγαλύτερη συνολική καθυστέρηση διάδοσης, η προαναφερόμενη παρέμβαση οδηγεί σε αύξηση της ταχύτητας κατά:  $1.33 \text{ GHz} / 1.05 \text{ GHz} = 1.26$  φορές.

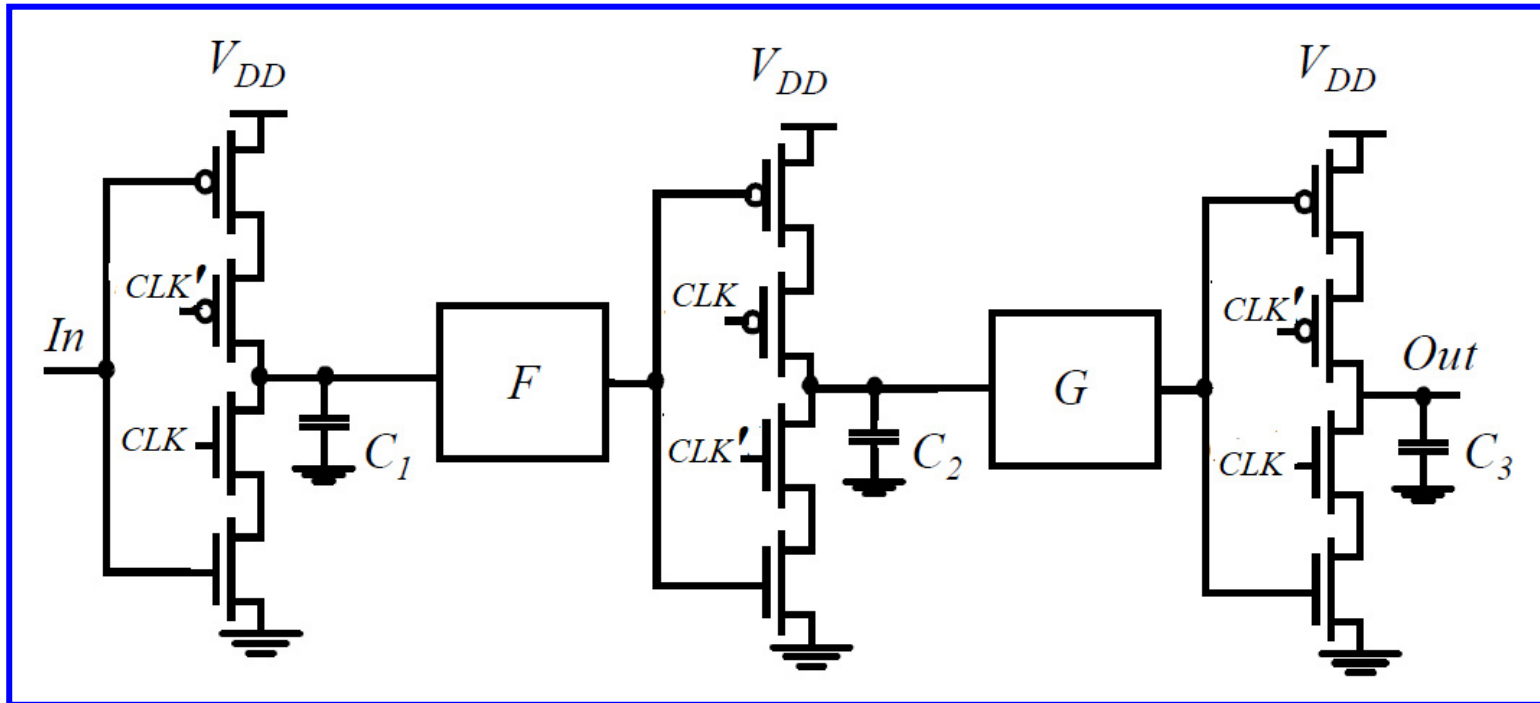
# Υλοποίηση δομών διοχέτευσης με μανδαλωτές

- Μια δομή διοχέτευσης μπορεί να υλοποιηθεί με θετικούς και αρνητικούς δυναμικούς μανδαλωτές (με τρανζίστορ διέλευσης) διάταξης κυρίου-υπηρέτη, εισάγοντας στατική λογική μεταξύ των 2 βαθμίδων.
- Κατά την κατερχόμενη ακμή του CLK, η τιμή της εισόδου αποθηκεύεται στη χωρητικότητα  $C_1$  και ξεκινά ο υπολογισμός της συνάρτησης  $F$ .
- Το αποτέλεσμα του υπολογισμού αποθηκεύεται στην χωρητικότητα  $C_2$  κατά την κατερχόμενη ακμή του CLK' και ξεκινά ο υπολογισμός της συνάρτησης  $G$ .
- Η μη επικάλυψη των σημάτων ρολογιού εξασφαλίζει τη σωστή λειτουργία.
- Η τιμή που είναι αποθηκευμένη στην χωρητικότητα  $C_2$  στο τέλος της φάσης χαμηλής στάθμης του CLK είναι το αποτέλεσμα της διέλευσης της προηγούμενης εισόδου (που αποθηκεύεται κατά την κατερχόμενη ακμή του CLK στην  $C_1$ ) μέσω της συνάρτησης  $F$ .



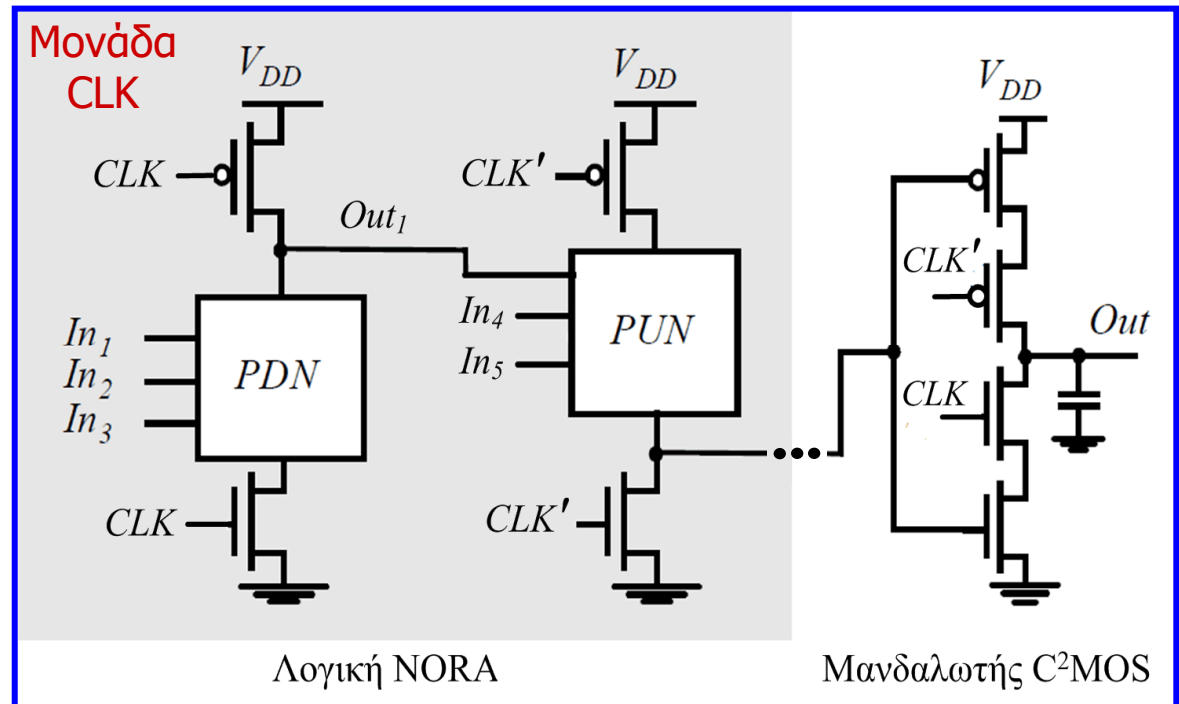
# Υλοποίηση δομών διοχέτευσης με μανδαλωτές C<sup>2</sup>MOS

- Μια **δομή διοχέτευσης** μπορεί να υλοποιηθεί χρησιμοποιώντας **μανδαλωτές C<sup>2</sup>MOS**.
- Η δομή αυτή είναι **απαλλαγμένη από συνθήκες ανταγωνισμού** εφόσον όλες οι **λογικές συναρτήσεις στατικής λογικής** μεταξύ των μανδαλωτών είναι **μη αντιστρέψιμες**.
- Κατά τη διάρκεια της περιόδου επικάλυψης χαμηλής στάθμης (0-0) των σημάτων ρολογιού, όλοι οι μανδαλωτές C<sup>2</sup>MOS απλοποιούνται σε δικτυώματα PUN.
- Αντίστοιχη είναι η λειτουργία για την περίοδο επικάλυψης υψηλής στάθμης (1-1).



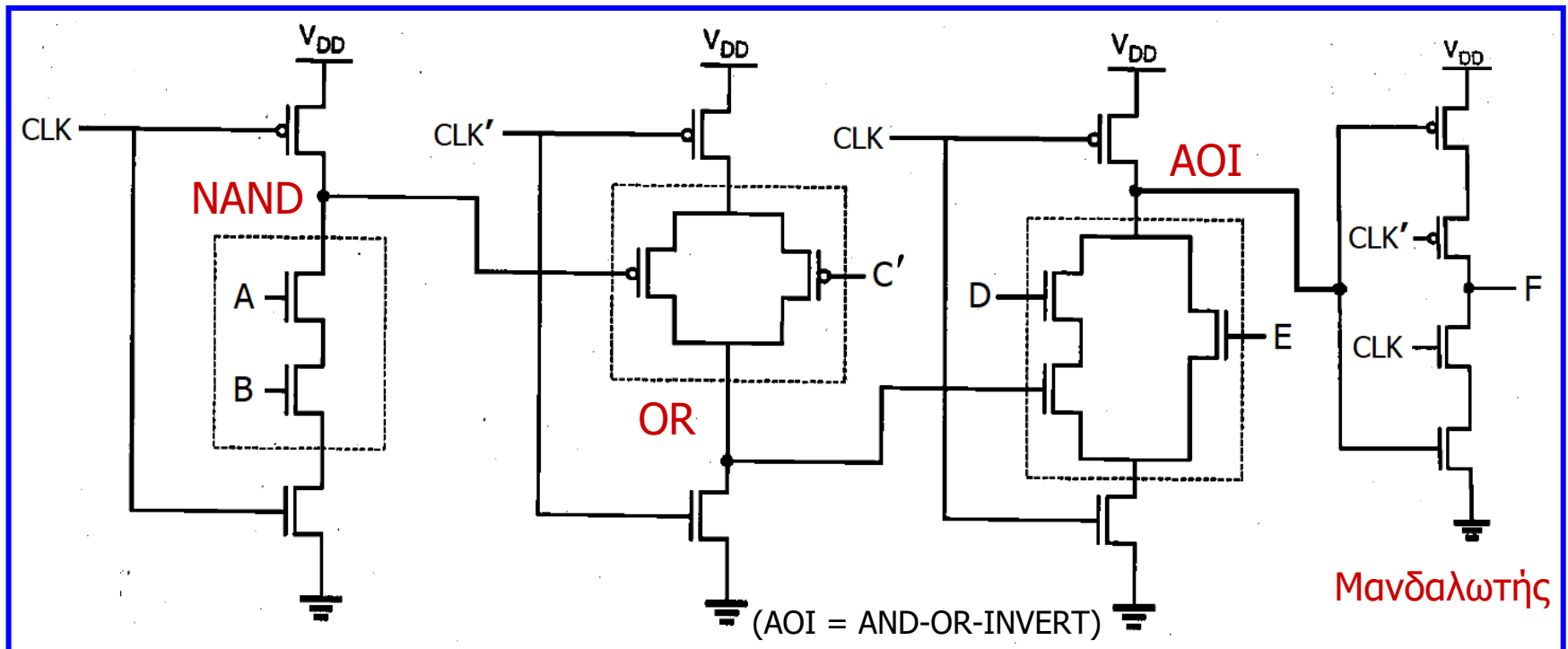
# Υλοποίηση δομών διοχέτευσης με λογική NORA-CMOS

- Κάθε **μονάδα λογικής NORA-CMOS** αποτελείται από μια **δυναμική λογική τύπου NORA**, η οποία ακολουθείται από έναν **μανδαλωτή C<sup>2</sup>MOS**.
- Η λογική τύπου NORA και ο μανδαλωτής δέχονται παλμούς σήματος ρολογιού, τέτοιους ώστε να είναι ταυτόχρονα είτε σε κατάσταση υπολογισμού της εξόδου τους (πύλες της λογικής NORA και μανδαλωτής), είτε σε κατάσταση προφόρτισης ή εκφόρτισης (πύλες της λογικής NORA) και διατήρησης αναλλοίωτης της τιμής εξόδου (μανδαλωτής).
- Η μονάδα όπου οι πύλες της λογικής NORA και ο μανδαλωτής είναι σε κατάσταση υπολογισμού, όταν  $CLK = 1$ , αναφέρεται ως **μονάδα CLK**, ενώ η μονάδα που εκτελεί την ίδια λειτουργία όταν  $CLK = 0$  αναφέρεται ως **μονάδα CLK'** και υλοποιείται με απλή εναλλαγή όλων των σημάτων ρολογιού της μονάδας CLK.
- Μια **δομή διοχέτευσης NORA-CMOS** αποτελείται από **εναλλασσόμενες μονάδες CLK και CLK'**.



# Παράδειγμα 7

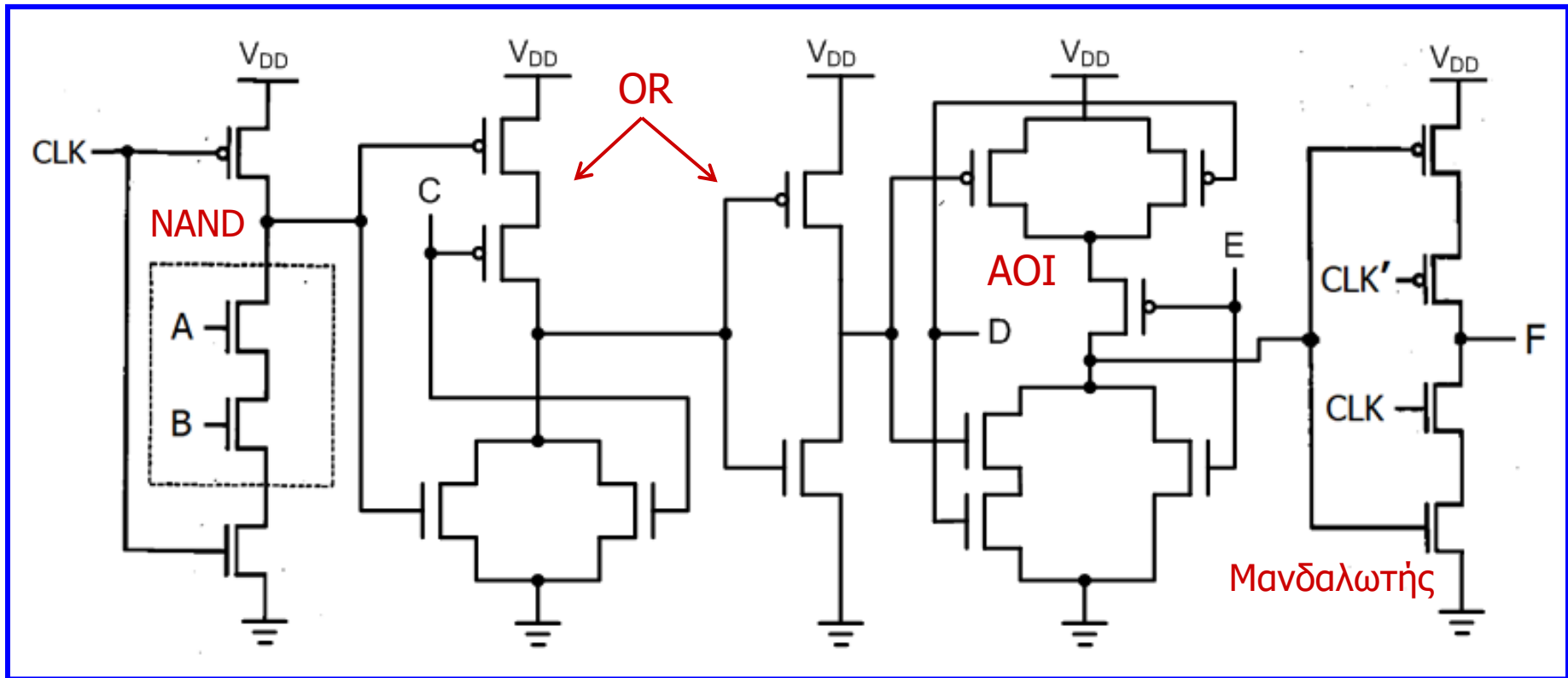
- Σχεδιάζουμε μια μονάδα λογικής NORA-CMOS που να υλοποιεί τη λογική συνάρτηση  $F = [(A \cdot B)' + C] \cdot D + E$ . Η λογική τύπου NORA και ο μανδαλωτής της μονάδας θα πρέπει να είναι σε κατάσταση υπολογισμού όταν το σήμα ρολογιού βρίσκεται στην υψηλή στάθμη, δηλαδή σχεδιάζουμε μια μονάδα CLK λογικής NORA-CMOS.
- Κατά το σχεδιασμό μονάδων λογικής NORA-CMOS, μπορούν να αναμιχθούν η δυναμική και η στατική λογική. Μια πρώτη επιλογή είναι η χρήση δυναμικών πυλών με εναλλαγή δικτυωμάτων PDN και PUN.





# Παράδειγμα 7

- Μια δεύτερη επιλογή είναι η χρήση στατικής συμπληρωματικής λογικής CMOS, για την υλοποίηση των λογικών πυλών μεταξύ της πύλης εισόδου και του μανδαλωτή.



- Οι δύο υλοποιήσεις αποτελούν μονάδες CLK, αφού η λογική τύπου NOR και ο μανδαλωτής που περιλαμβάνουν είναι σε κατάσταση υπολογισμού όταν το σήμα ρολογιού βρίσκεται στην υψηλή στάθμη.

# Συμπεράσματα

- Στα συνδυαστικά κυκλώματα η έξοδος είναι συνάρτηση των τρεχουσών τιμών εισόδου.
- Ωστόσο, τα ψηφιακά συστήματα απαιτούν αποθήκευση της κατάστασής τους, με αποτέλεσμα την αναγκαιότητα χρήσης ακολουθιακών (sequential) κυκλωμάτων, στα οποία η έξοδος εξαρτάται και από προηγούμενες τιμές των εισόδων.
- Η σταυροειδής σύνδεση δύο αντιστροφένων δημιουργεί ένα δισταθές κύκλωμα που αναφέρεται ως μανδαλωτής (latch).
- Ο μανδαλωτής έχει δύο σταθερές καταστάσεις και μπορεί να αποθηκεύσει μία λογική τιμή.
- Ένας μανδαλωτής γίνεται χρήσιμο κύκλωμα όταν παρέχει τη δυνατότητα μετάβασης από τη μία κατάσταση στην άλλη (με αντικατάσταση των αντιστροφένων με συμπληρωματικές πύλες ή με αποκοπή το βρόχου ανατροφοδότησης και χρήση πολυπλέκτη).
- Οι μανδαλωτές είναι στοιχεία μνήμης ευαίσθητα σε επίπεδο στάθμης σήματος ρολογιού που δειγματοληπτεί δεδομένα στη μία στάθμη και συγκρατεί δεδομένα στην άλλη στάθμη.
- Οι καταχωρητές (φλιπ-φλοπ) δειγματοληπτούν τα δεδομένα στην ανερχόμενη ή στην κατερχόμενη ακμή του σήματος ρολογιού.
- Ένας καταχωρητής έχει 3 σημαντικές παραμέτρους χρονισμού (χρόνος αποκατάστασης, χρόνος συγκράτησης, καθυστέρηση διάδοσης), οι οποίες πρέπει να βελτιστοποιούνται προσεκτικά, επειδή μπορεί να αντιστοιχούν σε σημαντικό μέρος της περιόδου του ρολογιού.
- Οι μανδαλωτές και οι καταχωρητές μπορεί να είναι στατικοί ή δυναμικοί.

# Συμπεράσματα

- Οι στατικοί μανδαλωτές και καταχωρητές συγκρατούν την κατάσταση τους για όσο χρόνο εφαρμόζεται η τάση τροφοδοσίας και βασίζονται σε πολυπλέκτες.
- Η πιο συνηθισμένη προσέγγιση για την υλοποίηση ενός στατικού καταχωρητή είναι η χρήση δύο στατικών μανδαλωτών σε διάταξη κυρίου-υπηρέτη (master-slave).
- Η δυναμική μνήμη βασίζεται στην προσωρινή αποθήκευση φορτίου σε χωρητικότητες και πλεονεκτεί όσον αφορά την πολυπλοκότητα, την επίδοση και την κατανάλωση ενέργειας.
- Ωστόσο, το φορτίο σε ένα δυναμικό κόμβο διαρρέει με το χρόνο και συνεπώς τα δυναμικά κυκλώματα έχουν μία ελάχιστη συχνότητα ρολογιού.
- Οι δυναμικοί καταχωρητές συχνά μετατρέπονται σε ψευδοστατικός, για να παρουσιάσουν ανοσία έναντι της χωρητικής σύζευξης και άλλων πηγών θορύβου.
- Η τεχνική C<sup>2</sup>MOS χρησιμοποιείται στους δυναμικούς καταχωρητές για την εξάλειψη της επίδρασης της χρονικής επικάλυψης των σημάτων ρολογιού.
- Άλλη επιλογή για το σχεδιασμό αξιόπιστων δυναμικών μανδαλωτών και καταχωρητών είναι η χρήση σήματος ρολογιού μοναδικής φάσης (TSPC).
- Η διοχέτευση (pipelining) επιταχύνει τη λειτουργία χειριστών δεδομένων (data paths) στους ψηφιακούς επεξεργαστές και μπορεί να υλοποιηθεί με χρήση δυναμικών μανδαλωτών.
- Ο συνδυασμός δυναμικής λογικής με δυναμικούς μανδαλωτές (λογική NORA-CMOS), μπορεί να παράγει δομές διοχέτευσης για εφαρμογές υψηλής επίδοσης.



Τέλος 6ης ενότητας