

Σχεδίαση Ψηφιακών Συστημάτων

Τμήμα Ψηφιακών Συστημάτων,
Πανεπιστήμιο Πελοποννήσου
Αθανάσιος Παπαδημητρίου

Εξέταση μαθήματος

Θα μετρήσει ο μεγαλύτερος βαθμός από τις 2 μεθόδους

▷ Μέθοδος 1:

- 50% Εξαμηνιαία εργασία
- 20% Εργασίες
- 30% Τελική Εξέταση

****ΠΡΕΠΕΙ ΝΑ ΓΡΑΨΕΤΕ ΤΟΥΛΑΧΙΣΤΟΝ 3/10 ΓΙΑ ΝΑ ΜΕΤΡΗΣΟΥΝ ΟΙ ΕΡΓΑΣΙΕΣ**

▷ Μέθοδος 2:

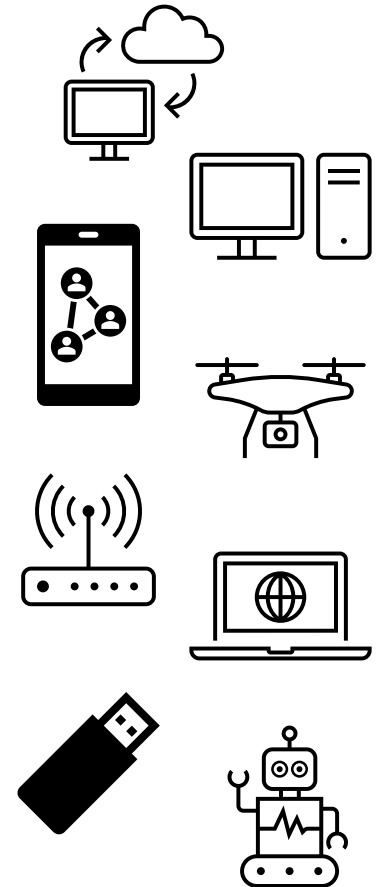
- 100% Τελική Εξέταση

Περιεχόμενο Μαθήματος και Εργασιών

- ▷ Βασικές αρχές Σχεδίασης Ψηφιακών Συστημάτων ,
- ▷ Σχεδίαση Ψηφιακών Συστημάτων με τη γλώσσα περιγραφής υλικού VHDL
- ▷ Επανάληψη βασικών εννοιών

Μέθοδοι Σχεδίασης Ψηφιακών Συστημάτων

- ▷ Επεξεργαστής γενικής χρήσης (CPU, MCU)
- ▷ Εξειδικευμένος επεξεργαστής (GPU, DSP, etc.)
- ▷ Εξειδικευμένο υλικό (IC, ASIC, FPGA)
- ▷ Εξειδικευμένο λογισμικό σε εξειδικευμένο επεξεργαστή (hardware-software co-design)

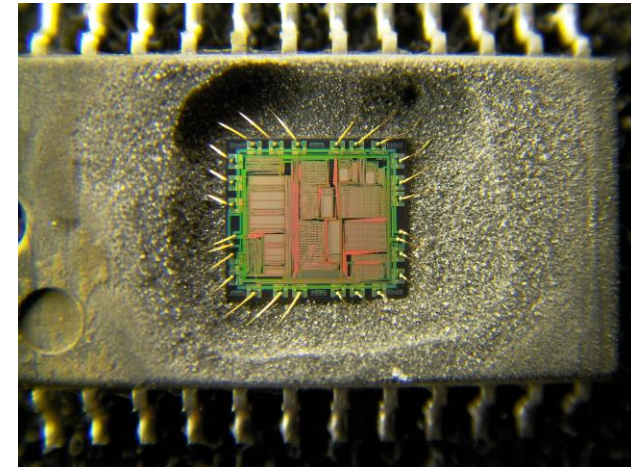


Διαφορές τεχνολογιών

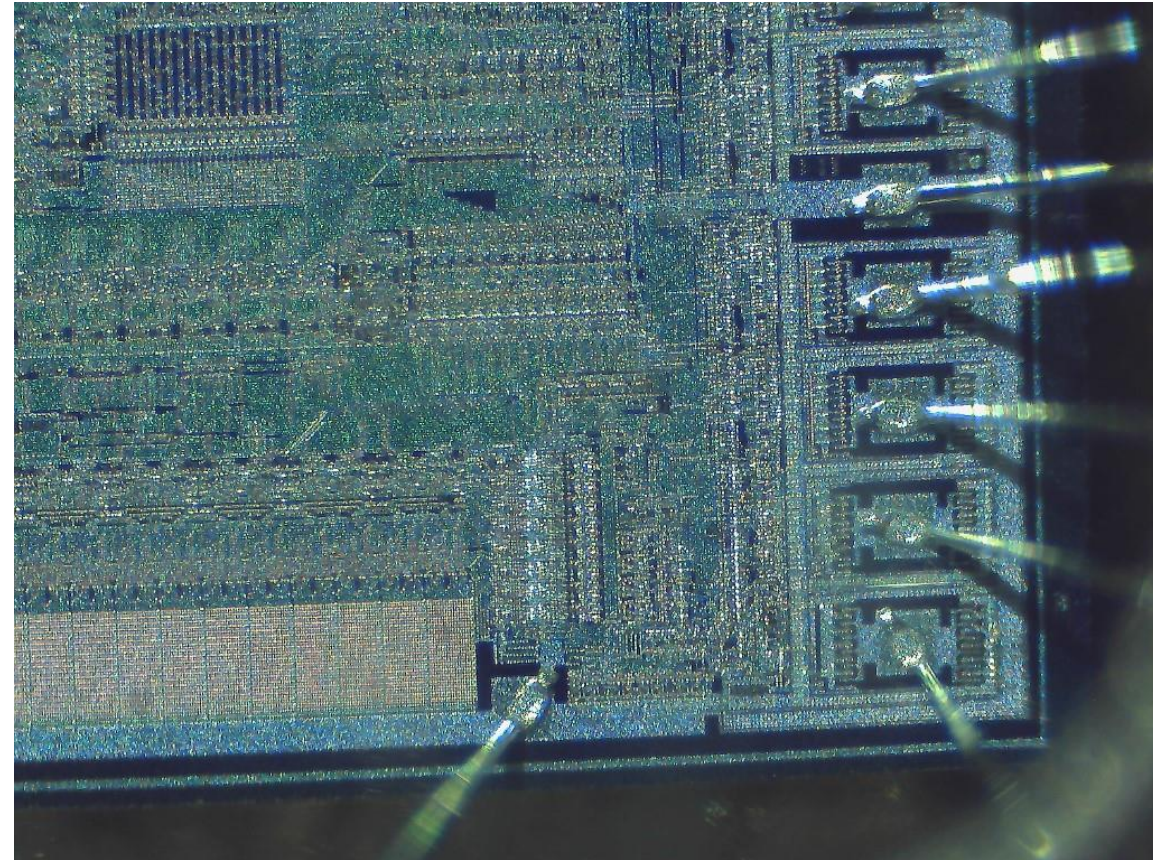
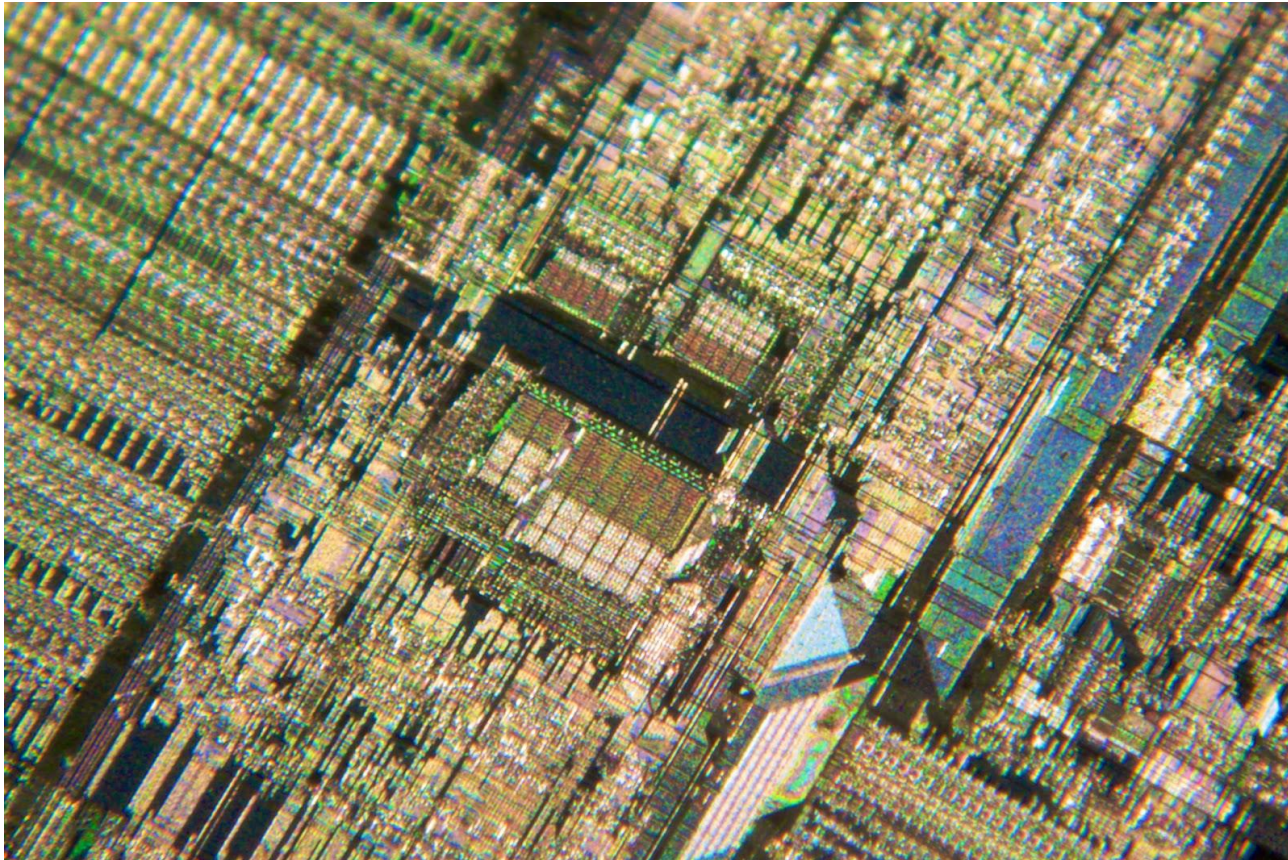
- ▷ Συμβιβασμός ανάμεσα σε
 - Κόστος
 - Απόδοση
 - Κατανάλωση ενέργειας
 - Χρόνος υλοποίησης
 - Ευελιξία και δυνατότητες προγραμματισμού

Κατασκευή Ολοκληρωμένων Κυκλωμάτων (IC)

- ▷ Υλοποίηση τρανζίστορ και σύνδεση ανάμεσά τους σε πολλαπλά στρώματα
- ▷ Κάθε στρώμα έχει μοτίβα που ορίζεται από μια μάσκα
 - Τεχνολογία (node size): το μήκος του μικρότερου τρανζίστορ που μπορεί να κατασκευαστεί (πχ. 28nm)
 - Η τεχνολογία (νόμος του Moore) – Η διαδικασία αιχμής βρίσκεται σε νανομετρικές διαστάσεις (sub-nanometer)
 - https://en.wikichip.org/wiki/technology_node



Ολοκλησρωμένα κυκλώματα



Τεχνολογίες υπολογιστικών συσκευών

- ▷ Τρόπος επίτευξης της εξειδίκευσης (συγκεκριμένη λειτουργία)
 - Εργοστάσιο κατασκευής ημιαγωγών (IC FAB) για ASIC (Application Specific IC)
 - Στο πεδίο (Field) για FPGA (Field Programmable Gate Arrays)
- ▷ Κατηγοριοποίηση τεχνολογιών υπολογιστικών συσκευών
 - Full-custom ASIC
 - Standard cell ASIC
 - Gate array ASIC
 - Complex field programmable logic device

Full-custom ASIC

- ▷ Κυκλώματα με στόχο μια συγκεκριμένη εφαρμογή
- ▷ Μεγιστοποίηση βελτιστοποίησης του κυκλώματος
- ▷ Πολύπλοκη διαδικασία σχεδίασης
- ▷ Χρησιμοποιείται συνήθως για κυκλώματα μικρού μεγέθους
- ▷ Ανάγκη κατασκευής μασκών (κατασκευή υψηλού κόστους)

Standard-Cell ASIC

- ▷ Υλοποίηση του κυκλώματος με χρήση βελτιστοποιημένων υπο-κυκλωμάτων (standard cells)
 - Λογικές Πύλες
 - Flip flop
 - Αθροιστές
 - Πολυπλέκτες
 - κλπ.
- ▷ Η φυσική υλοποίηση κάθε standard cell είναι προκαθορισμένη αλλά η διάταξη του συνολικού κυκλώματος καθορίζεται κατά τη διαδικασία της σχεδίασης
- ▷ Χρήση μασκών για όλα τα επίπεδα

Field Programmable Device

- ▷ Η συσκευή αποτελείται από μια σειρά από γενικής χρήσης λογικά κελιά και μια γενική δομή διασύνδεσης τους
- ▷ Τόσο τα λογικά κελιά όσο και η διασύνδεση μπορούν να διαμορφωθούν/προγραμματιστούν χρησιμοποιώντας
 - ασφάλειες ημιαγωγών
 - διακόπτες
 - Η προσαρμογή γίνεται στο Πεδίο (Field)
 - CPLD (Complex Programmable Logic Device)
 - FPGA (Field Programmable Gate Array)
 - Δεν απαιτείται προσαρμοσμένη μάσκα

Σύγκριση τεχνολογιών

▷ Εμβαδό (Area) πυριτίου

- Η τεχνολογία Standard-Cell καταλαμβάνει το μικρότερο εμβαδό (ανα εφαρμογή) καθώς τα κελιά και η διασύνδεσή τους προσαρμόζονται
- Η τεχνολογία FPGA καταλαμβάνει μεγαλύτερο εμβαδό (ανα εφαρμογή)
 - Επιπλέον εμβαδό είναι αναγκαίο για να υπάρχει η δυνατότητα προγραμματισμού
 - Δεν είναι εφικτό να χρησιμοποιηθεί σε ποσοστό 100%

▷ Ταχύτητα/απόδοση

▷ Κατανάλωση

▷ Κόστος

- Standard-Cell – Μεγάλο κόστος – μικρό κόστος σε μαζική παραγωγή
- FPGA – Σταθερό σχετικά κόστος ανεξάρτητα της ποσότητας

Αναπαραστάσεις ψηφιακών συστημάτων

- ▷ Αναπαράσταση Συμπεριφοράς
 - Περιγραφή λειτουργικότητας και συμπεριφοράς
- ▷ Δομική αναπαράσταση
 - Περιγράφει την εσωτερική υλοποίηση τόσο των υπο-κυκλωμάτων όσο και των διασυνδέσεων
 - Πχ. Σχηματικό διάγραμμα
- ▷ Αναπαράσταση Φυσικής Υλοποίησης
 - Προσθήκη πληροφορίας της φυσικής υλοποίησης (δομή υπο-κυκλωμάτων, γραμμές διασύνδεσης, τοποθέτηση υπο-κυκλωμάτων, κλπ.)
 - Πχ υλοποίηση (layout) τυπωμένου κυκλώματος

Επίπεδα αφαίρεσης (abstraction levels)

- ▷ Ο βασικός λόγος ύπαρξης των επιπέδων αφαίρεσης είναι η ανάγκη για έλεγχο της δημιουργίας πολύπλοκων κυκλωμάτων (πολύ μεγάλος αριθμός τρανζίστορ)
- ▷ Μια αφαίρεση μας δίνει μια απλοποιημένη αναπαράσταση του κυκλώματος

Επίπεδα αφαίρεσης (abstraction levels)

- ▷ Κυριότερα επίπεδα αφαίρεσης (bottom to top)
 - Transistor level
 - Gate level
 - Register transfer (RT) level
 - Processor level

Χαρακτηριστικά κάθε επιπέδου

- ▷ Βασικές δομικές μονάδες
- ▷ Αναπαράσταση σημάτων
- ▷ Αναπαράσταση χρόνου
- ▷ Αναπαράσταση συμπεριφοράς
- ▷ Φυσική αναπαράσταση

Επίπεδα αφαίρεσης (abstraction levels)

	Βασικές δομικές μονάδες	Αναπαράσταση σημάτων	Αναπαράσταση χρόνου	Αναπαράσταση Συμπεριφοράς	Φυσική αναπαράσταση
Processor					
RTL					
Gate					
Transistor					

Επίπεδα αφαίρεσης (abstraction levels)

	Βασικές δομικές μονάδες	Αναπαράσταση σημάτων	Αναπαράσταση χρόνου	Αναπαράσταση Συμπεριφοράς	Φυσική αναπαράσταση
Processor	Επεξεργαστής, ALU, μνήμη, κλπ	Πολλαπλοί τύποι δεδομένων	Ακολουθίες γεγονότων	Αλγοριθμική	Κάτοψη IP
RTL	Καταχωρητές, πολυπλέκτες, τελεστές	Ακέραιοι, καταστάσεις	Ακμές ρολογιού	Προσαρμοσμένη, FSM	Κάτοψη RTL
Gate	OR, XOR, AND, κλπ.	Λογικές στάθμες (0 ή 1)	Καθυστέρηση διάδοσης	Συναρτήσεις Boole	Διάταξη standard cell
Transistor	Τρανζίστορ, πυκνωτές, αντιστάσεις	Τάση	Συνεχείς χρονικά	Εξισώσεις τρανζίστορ	Διάταξη τρανζίστορ (layout)

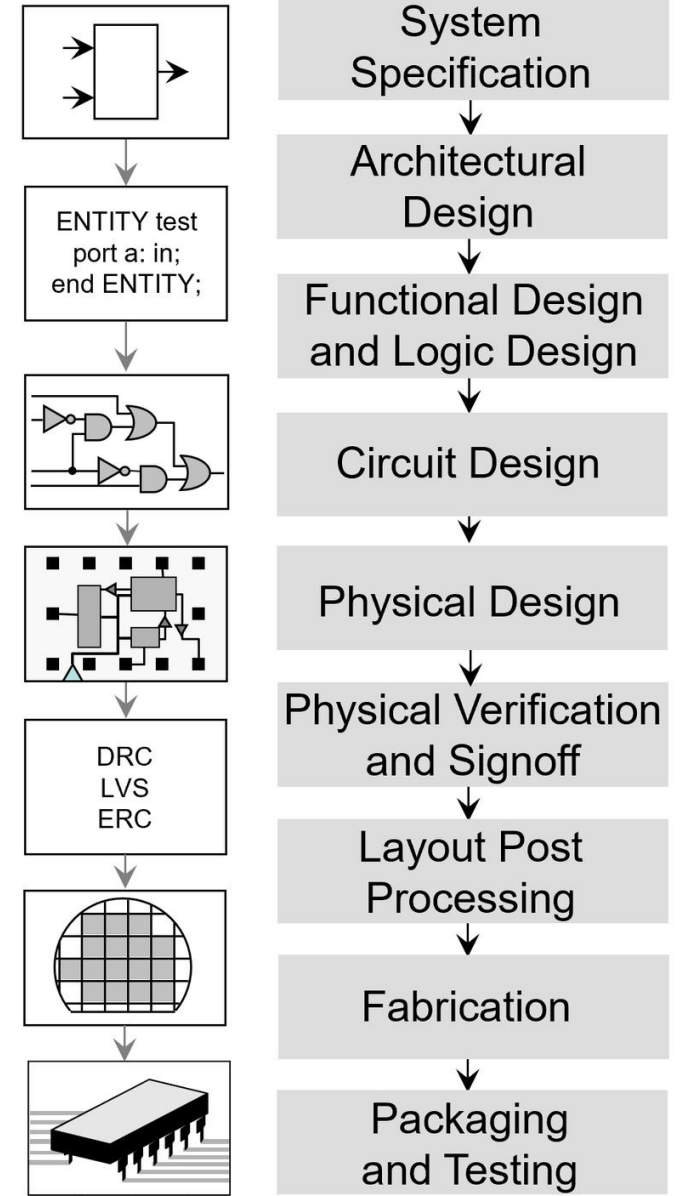
Επίπεδο Μεταφοράς Καταχωρητών (Register Transfer Level – RTL)

- ▷ Θα μπορούσε να λέγεται και επίπεδο λειτουργικών μονάδων
- ▷ Μεθοδολογία σχεδίασης ακολουθιακών κυκλωμάτων με την οποία περιγράφεται η λειτουργία ενός ψηφιακού συστήματος με τον τρόπο επεξεργασίας των δεδομένων και της μεταφοράς τους ανάμεσα σε καταχωρητές

Σχεδίαση ψηφιακών συστημάτων

Κυριότερες διαδικασίες:

- ▷ Σύνθεση (Synthesis)
- ▷ Φυσική Υλοποίηση (Physical Design)
- ▷ Επαλήθευση (Verification)
- ▷ Testing



Σύνθεση (Synthesis)

- ▷ Υλοποιεί μια περιγραφή ανώτερου επιπέδου με χρήση στοιχείων κατώτερου επιπέδου
- ▷ Η περιγραφή που προκύπτει είναι μια δομική αναπαράσταση στο κατώτερο επίπεδο αφαίρεσης
 - Πχ. Από RTL σε Gate Level
- ▷ Τύποι Σύνθεσης
 - High-level synthesis
 - RTL synthesis
 - Gate level synthesis
 - Technology mapping

Φυσικός Σχεδιασμός (Physical Design)

- ▷ Τοποθέτηση και δρομολόγηση (Placement and routing)
 - Μετάβαση από τη δομική αναπαράσταση στη φυσική
 - Τελική τοπολογία ενός σχηματικού διαγράμματος
- ▷ Εξαγωγή χαρακτηριστικών του κυκλώματος (Circuit extraction)
 - Υπολογισμοί ηλεκτρικών χαρακτηριστικών όπως αντίστασης και χωρητικότητας για όλο το κύκλωμα
- ▷ Ακεραιότητα σημάτων (Signal Integrity)

Επαλήθευση (verification)

- ▷ Έλεγχος συμβατότητας με τις προδιαγραφές και τους στόχους
 - Έλεγχος λειτουργικότητας
 - Έλεγχος απόδοσης
- ▷ Μέθοδοι επαλήθευσης
 - Προσομοίωση
 - Ανάλυση χρονισμού (Timing analysis)
 - Formal Verification
 - Εξομοίωση με χρήση υλικού (hardware)

Έλεγχος (Testing)

- ▷ Έλεγχος ελαττωμάτων στο τελικό κύκλωμα
- ▷