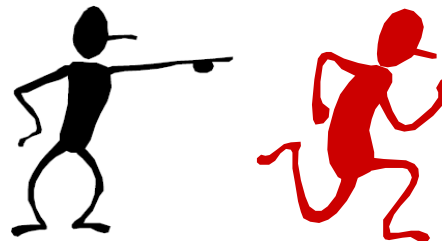


7^η ενότητα:
**ΜΕΘΟΔΟΛΟΓΙΕΣ ΣΧΕΔΙΑΣΜΟΥ ΚΑΙ ΥΛΟΠΟΙΗΣΗΣ
ΨΗΦΙΑΚΩΝ ΟΛΟΚΛΗΡΩΜΕΝΩΝ ΚΥΚΛΩΜΑΤΩΝ**



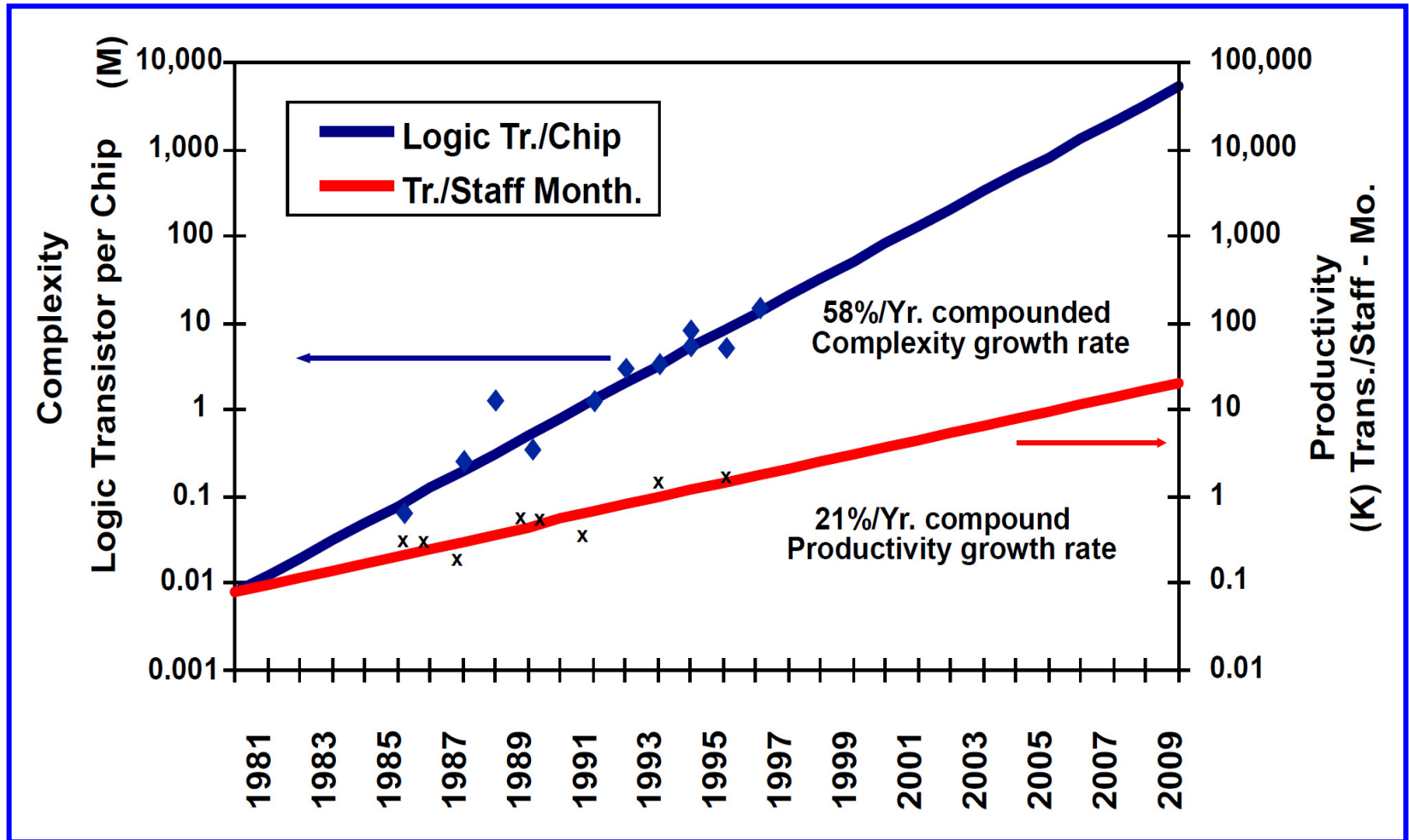
Περιεχόμενα 7^{ης} ενότητας

- Εισαγωγή
- Επίπεδα ιεραρχίας σχεδιασμού
- Μεθοδολογίες σχεδιασμού και υλοποίησης ολοκληρωμένων κυκλωμάτων
- Εξατομικευμένος σχεδιασμός
- Ημιεξατομικευμένος σχεδιασμός
- Σχεδιασμός κυκλωμάτων με τυπικά κύτταρα (standard cells)
- Διαδικασίες σχεδιασμού με τυπικά κύτταρα
- Μεταγλωττισμένα κύτταρα και μακροκύτταρα
- Σχεδιασμός και υλοποίηση κυκλωμάτων με δομές πίνακα
- Προδιαγεόμενες δομές πίνακα (gate arrays, sea-of-gates)
- Προγραμματιζόμενες διατάξεις (PLAs, FPGAs)
- Προγραμματιζόμενες διασυνδέσεις
- Σύστημα σε ολοκληρωμένο κύκλωμα (system-on-chip, SoC)
- Συμπεράσματα

Εισαγωγή

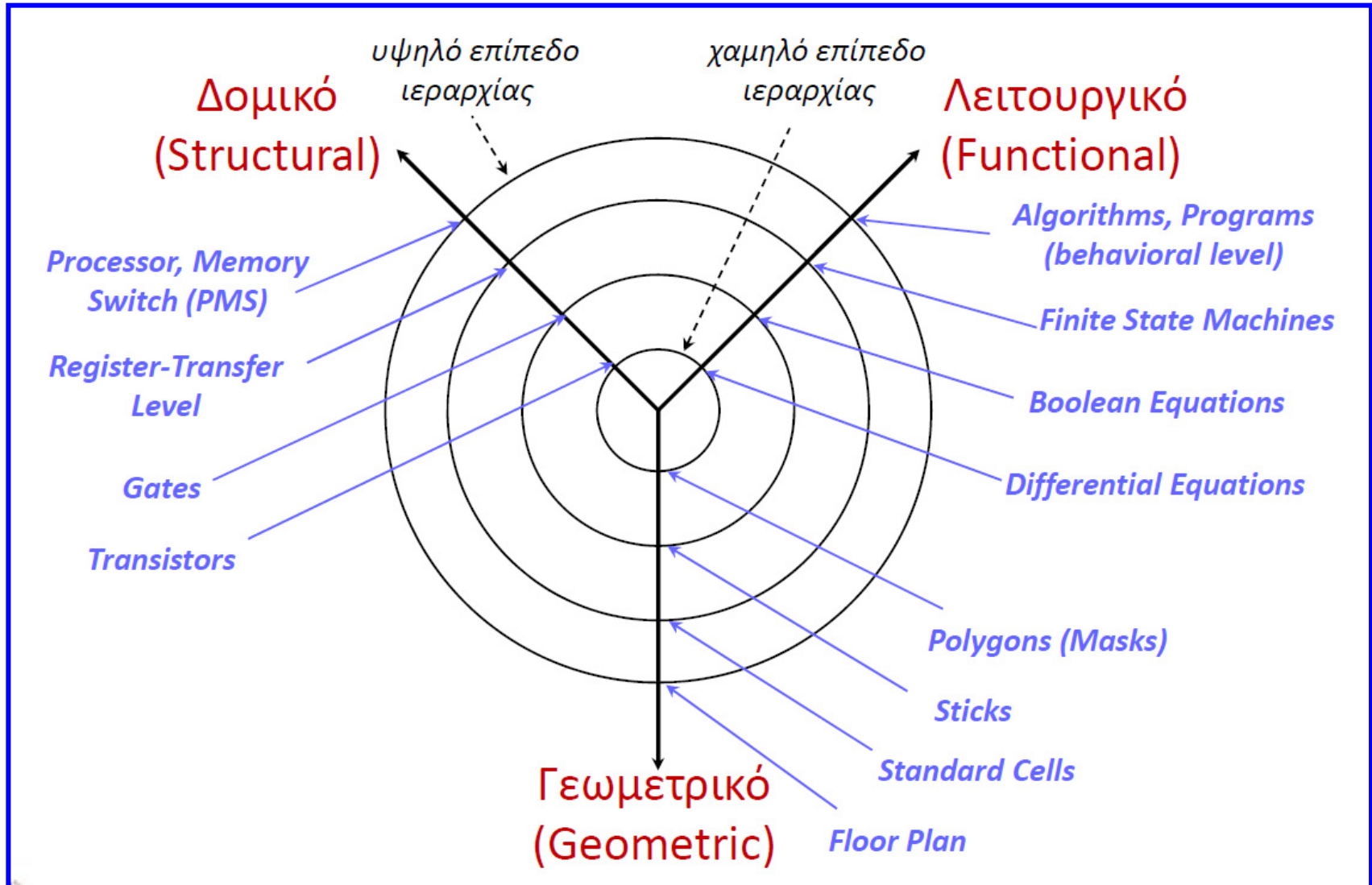
- Η δραματική αύξηση της πολυπλοκότητας των ολοκληρωμένων κυκλωμάτων που παρατηρείται τα τελευταία χρόνια, δημιουργεί εξαιρετικά δύσκολες και ενδιαφέρουσες προκλήσεις όσον αφορά το σχεδιασμό τους.
- Ο σχεδιασμός ενός κυκλώματος πολλών εκατομμυρίων τρανζίστορ και η εξασφάλιση της σωστής λειτουργίας του είναι δύσκολος στόχος.
- Η επίτευξη του στόχου αυτού οποίου είναι ουσιαστικά αδύνατη χωρίς τη βοήθεια εργαλείων λογισμικού και την ύπαρξη ολοκληρωμένων μεθοδολογιών σχεδιασμού.
- Η πρόοδος που έχει επιτευχθεί στην τεχνολογία ξεπερνά το ρυθμό απορρόφησής της από τους σχεδιαστές κυκλωμάτων.
- Η πολυπλοκότητα των ολοκληρωμένων κυκλωμάτων αυξάνεται γρηγορότερα από την παραγωγικότητα ενός μηχανικού.
- Ένας τρόπος για να ξεπεραστεί το χάσμα αυτό είναι να αυξάνεται διαρκώς το μέγεθος των ομάδων που εργάζονται για την ανάπτυξη ενός ολοκληρωμένου κυκλώματος.
- Η τάση αυτή παρατηρείται στην περίπτωση των επεξεργαστών υψηλής απόδοσης, όπου η ύπαρξη ομάδων με περισσότερους από 500 ανθρώπους δεν προκαλεί πλέον καμία έκπληξη.

Εισαγωγή

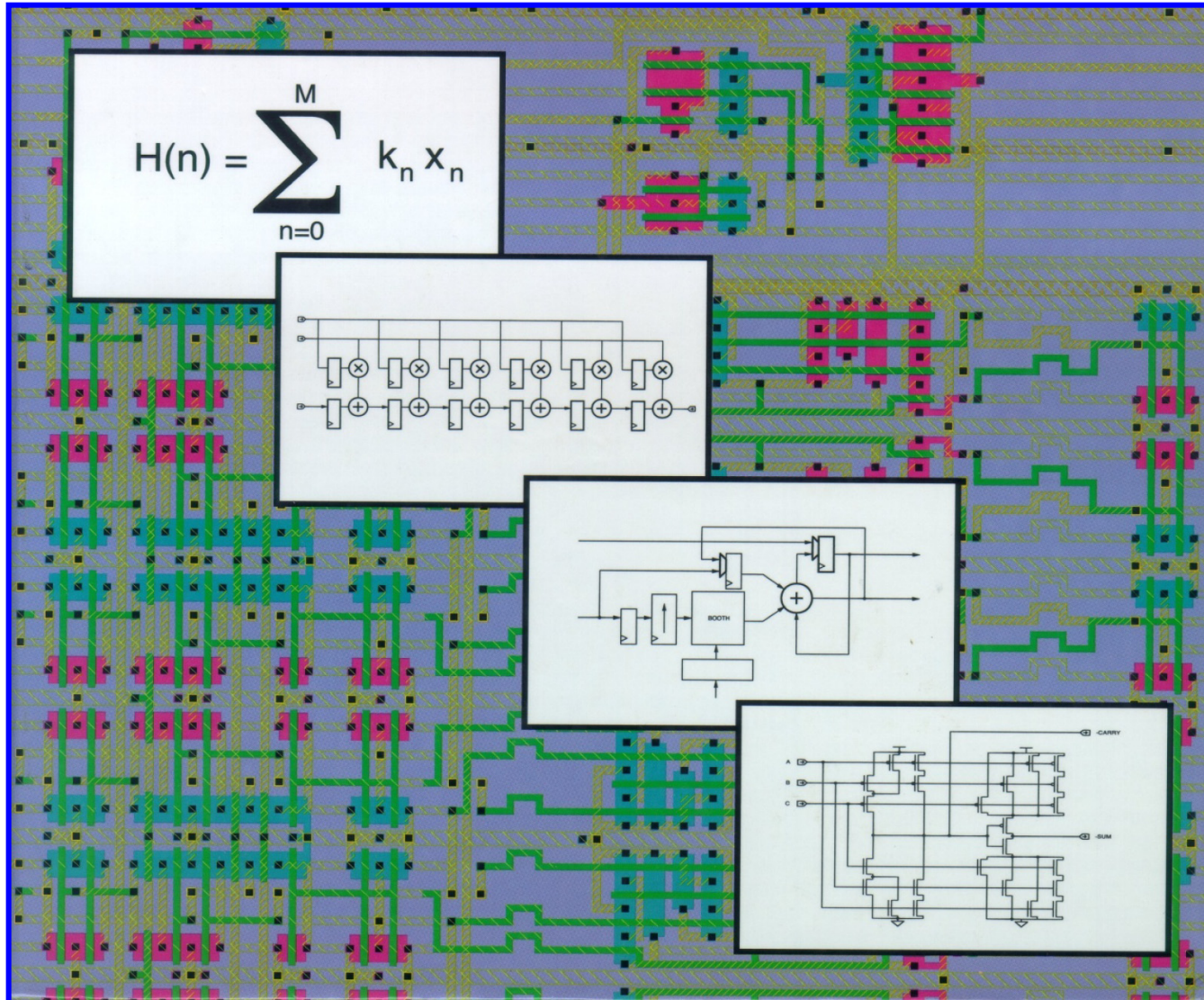


- Η τάση αυτή δεν μπορεί να διατηρηθεί για μεγάλο χρονικό διάστημα και για το λόγο αυτό έχουν αναπτυχθεί καινοτόμες μεθοδολογίες σχεδιασμού που αυξάνουν σημαντικά την παραγωγικότητα των σχεδιαστών, βοηθώντας έτσι στη γεφύρωση του χάσματος.
- Ο **πλήρως εξατομικευμένος σχεδιασμός (full-custom design)** ήταν ο κανόνας για το σχεδιασμό των πρώτων ολοκληρωμένων κυκλωμάτων στη δεκαετία του 1970.
- Από τότε, οι **προγραμματιζόμενες λογικές δομές πίνακα (programmable logic arrays, PLAs)**, τα τυπικά κύτταρα (**standard cells**), τα μεγάλα μεγέθους κύτταρα (**μακροκύτταρα, macrocells**), οι **μεταγλωττιστές κυκλωματικών μονάδων (module compilers)**, οι **δομές τύπου πίνακα με πύλες (gate arrays)** και το **υλικό αναδιατασσόμενης λογικής (reconfigurable hardware)** έχουν βοηθήσει σημαντικά στο να υλοποιείται μία λογική συνάρτηση σε πυρίτιο εύκολα και με μικρό κόστος.

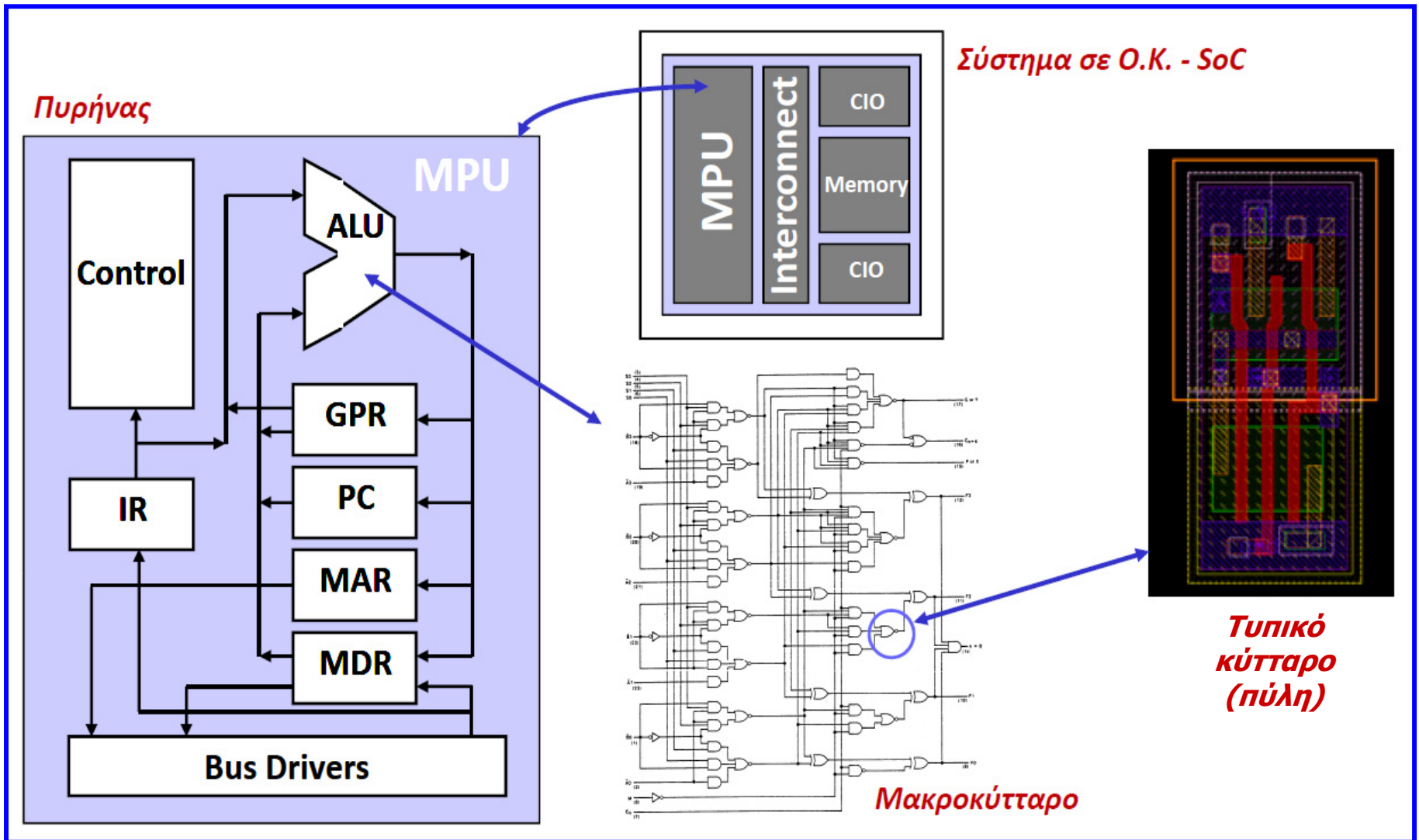
Επίπεδα ιεραρχίας σχεδιασμού



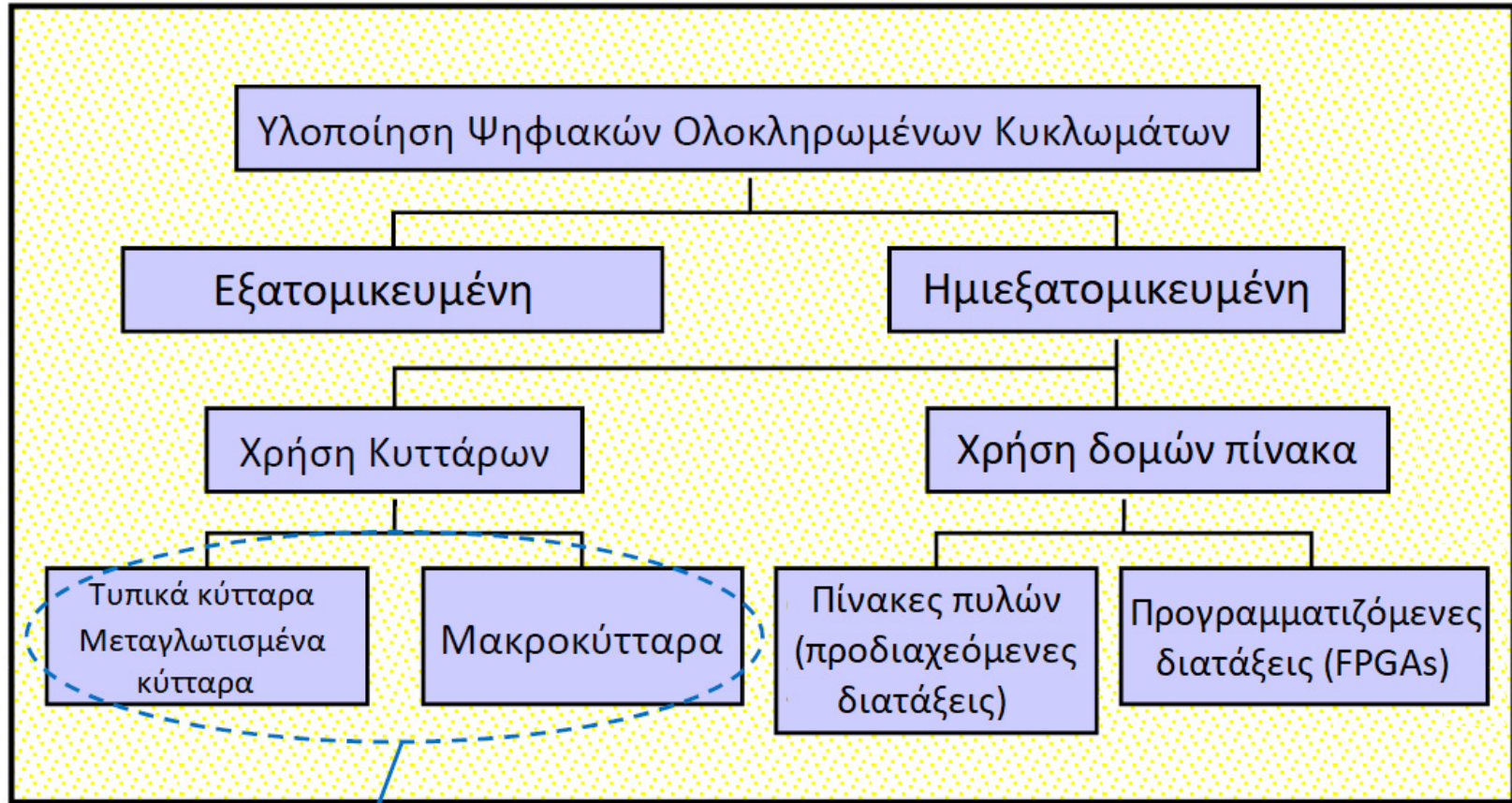
Επίπεδα ιεραρχίας σχεδιασμού



Επίπεδα ιεραρχίας σχεδιασμού



Μεθοδολογίες σχεδιασμού και υλοποίησης

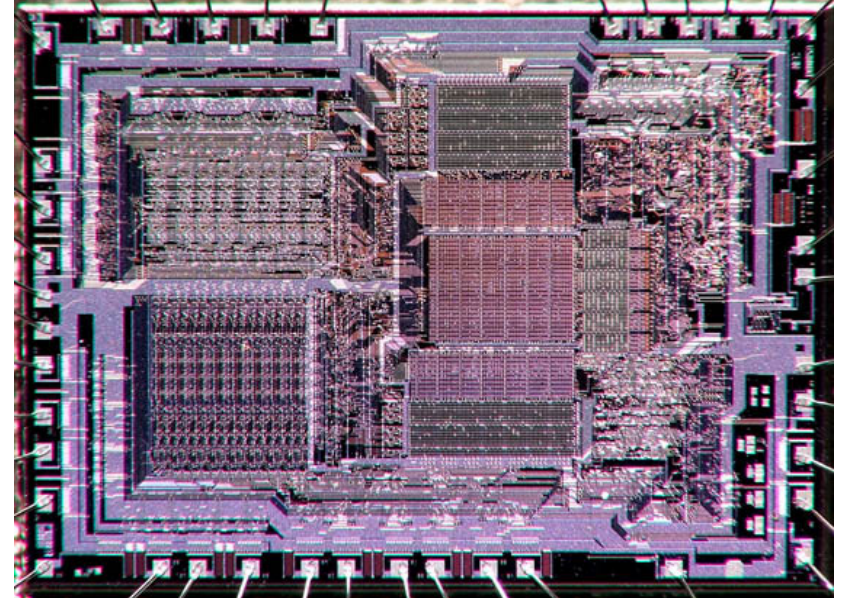
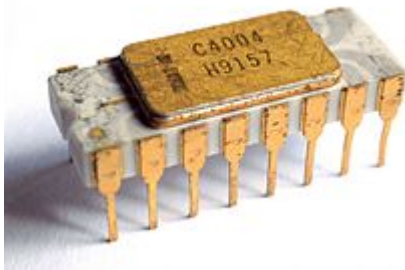
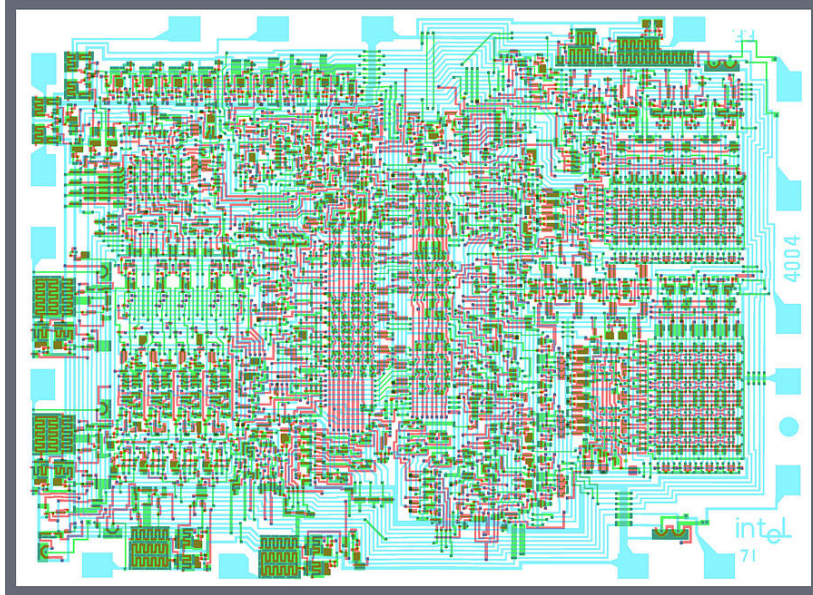


Σχεδίαση Ολοκληρωμένων Κυκλωμάτων Ειδικών Εφαρμογών
Application Specific Integrated Circuits (ASICs)

Πλήρως εξατομικευμένος σχεδιασμός

- Όταν υπάρχει ισχυρή απαίτηση για **υψηλή επίδοση** και **υψηλή πυκνότητα ολοκλήρωσης**, τότε ο πλήρως εξατομικευμένος σχεδιασμός (**χειρωνακτικός σχεδιασμός σε φυσικό επίπεδο**) είναι η προτιμότερη επιλογή.
- Η προσέγγιση αυτή ήταν η μόνη επιλογή τις πρώτες ημέρες της ψηφιακής μικροηλεκτρονικής (π.χ. μικροεπεξεργαστές Intel 4004, 8085).
- Η δυσκολία που παρουσιάζει ο πλήρως εξατομικευμένος σχεδιασμός (**full-custom design**) μεταφράζεται σε υψηλό κόστος και σε ένα μεγάλο χρόνο εισόδου του προϊόντος στην αγορά, με αποτέλεσμα η επιλογή αυτού του τρόπου σχεδιασμού να δικαιολογείται μόνο κάτω από τις ακόλουθες συνθήκες:
 - ✓ Το εξατομικευμένο κύκλωμα μπορεί να χρησιμοποιηθεί πολλές φορές (για παράδειγμα, ως ένα κύτταρο μίας βιβλιοθήκης τυπικών κυττάρων).
 - ✓ Το κόστος να μπορεί να αποσβεστεί μέσω ενός μεγάλου όγκου παραγωγής και πωλήσεων (π.χ. μικροεπεξεργαστές και ημιαγωγικές μνήμες).
 - ✓ Το κόστος να μην είναι το πρωταρχικό κριτήριο (π.χ. σχεδιασμός υπερυπολογιστών).
- Με τη συνεχή πρόοδο της αυτοματοποίησης της διαδικασίας του σχεδιασμού, το μερίδιο του εξατομικευμένου σχεδιασμού μειώνεται χρόνο με το χρόνο.

Πλήρως εξατομικευμένος σχεδιασμός



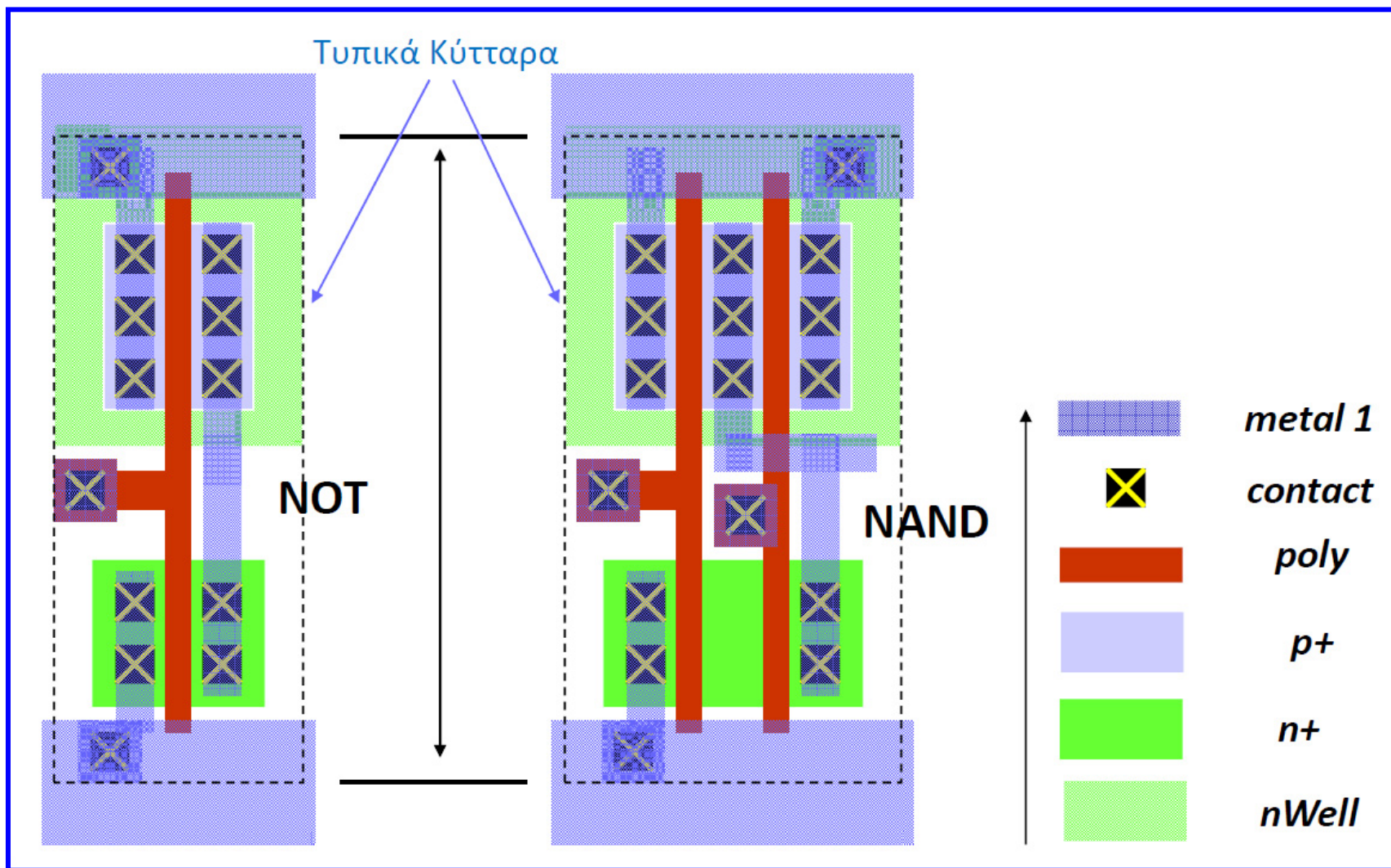
Πλήρως εξατομικευμένος σχεδιασμός

- Ξεκινώντας από μικροεπεξεργαστές υψηλών επιδόσεων (όπως ο Intel Pentium 4), όλες οι μονάδες σχεδιάζονται αυτόματα χρησιμοποιώντας **ημιεξατομικευμένες σχεδιαστικές προσεγγίσεις**.
- Μόνο οι πιο κρίσιμες ως προς την ταχύτητα μονάδες σχεδιάζονται χειρωνακτικά και σήμερα μόνο ο **σχεδιασμός τυπικών κυττάρων βιβλιοθήκης** είναι το μόνο πεδίο όπου χρησιμοποιείται ο πλήρως εξατομικευμένος σχεδιασμός.
- Αν και το ποσοστό αυτοματοποίησης στον εξατομικευμένο σχεδιασμό είναι πολύ μικρό, εν τούτοις μερικά εργαλεία σχεδιασμού είναι απαραίτητα, για:
 - ✓ την περιγραφή του φυσικού σχεδίου,
 - ✓ την επαλήθευση της σωστής λογικής λειτουργίας,
 - ✓ την χρονική προσομοίωση,
 - ✓ την μοντελοποίηση και εξαγωγή των παρασιτικών μεγεθών,
 - ✓ και τον έλεγχο των ηλεκτρικών και σχεδιαστικών κανόνων.

Ημιεξατομικευμένος σχεδιασμός

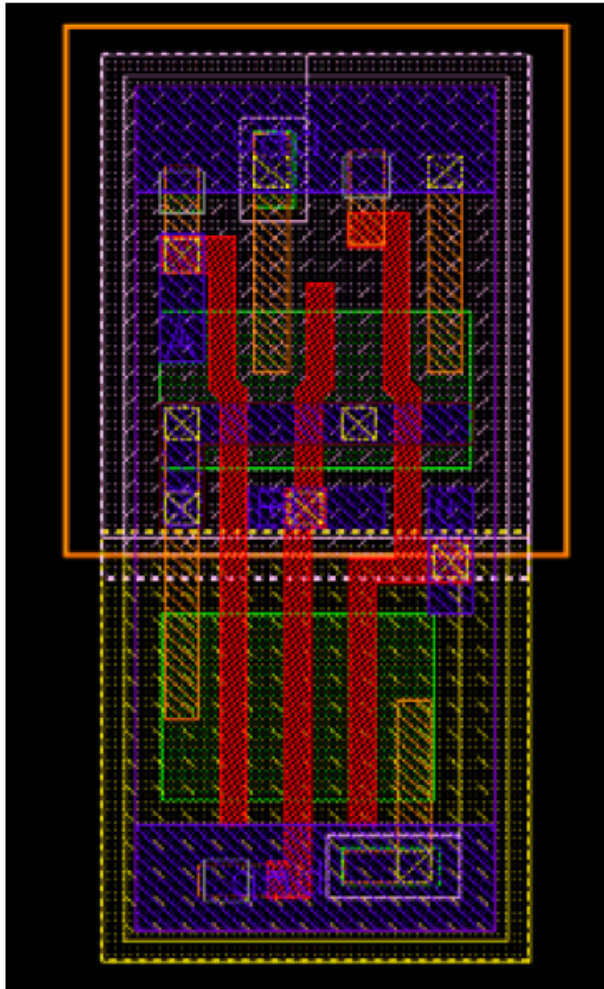
- Το κόστος του σχεδιασμού ενός ολοκληρωμένου κυκλώματος μπορεί να μειωθεί σημαντικά με τη χρησιμοποίηση προηγμένων τεχνικών αυτόματου σχεδιασμού, οι οποίες ελαχιστοποιούν το χρόνο ανάπτυξης.
- Η αυτοματοποίηση του σχεδιασμού κοστίζει όσον αφορά τη μείωση της πυκνότητας ολοκλήρωσης και της επίδοσης.
- Ο σχεδιασμός με **προσχεδιασμένα κύτταρα (cell-based design)** οδηγεί σε μείωση της προσπάθειας υλοποίησης με την επαναχρησιμοποίηση μίας βιβλιοθήκης που περιέχει τέτοιου είδους κύτταρα.
- Το πλεονέκτημα αυτής της προσέγγισης είναι ότι τα κύτταρα σχεδιάζονται και ελέγχονται μόνο μία φορά για μία δεδομένη τεχνολογία, ενώ μπορούν να επαναχρησιμοποιηθούν πολλές φορές, αποσβένοντας κατά συνέπεια το κόστος του σχεδιασμού.
- Το μειονέκτημα είναι ότι η περιορισμένη φύση της βιβλιοθήκης μειώνει τη δυνατότητα για την ανάπτυξη εξειδικευμένων κυκλωμάτων.
- Οι προσεγγίσεις που βασίζονται σε προσχεδιασμένα κύτταρα διακρίνονται σε κατηγορίες, ανάλογα με το είδος των κυττάρων της βιβλιοθήκης (**τυπικά κύτταρα, μεταγλωττισμένα κύτταρα, μακροκύτταρα**).
- Η χρήση **δομών πίνακα**, μειώνει περαιτέρω το χρόνο σχεδιασμού και το κόστος απαιτώντας μόνο την υλοποίηση ενός περιορισμένου αριθμού βημάτων της διεργασίας κατασκευής ή εξαλείφοντας εντελώς τα βήματα που αντιστοιχούν στην κατασκευή.

Σχεδιασμός τυπικών κυττάρων



Σχεδιασμός τυπικών κυττάρων

NAND 3-εισόδων



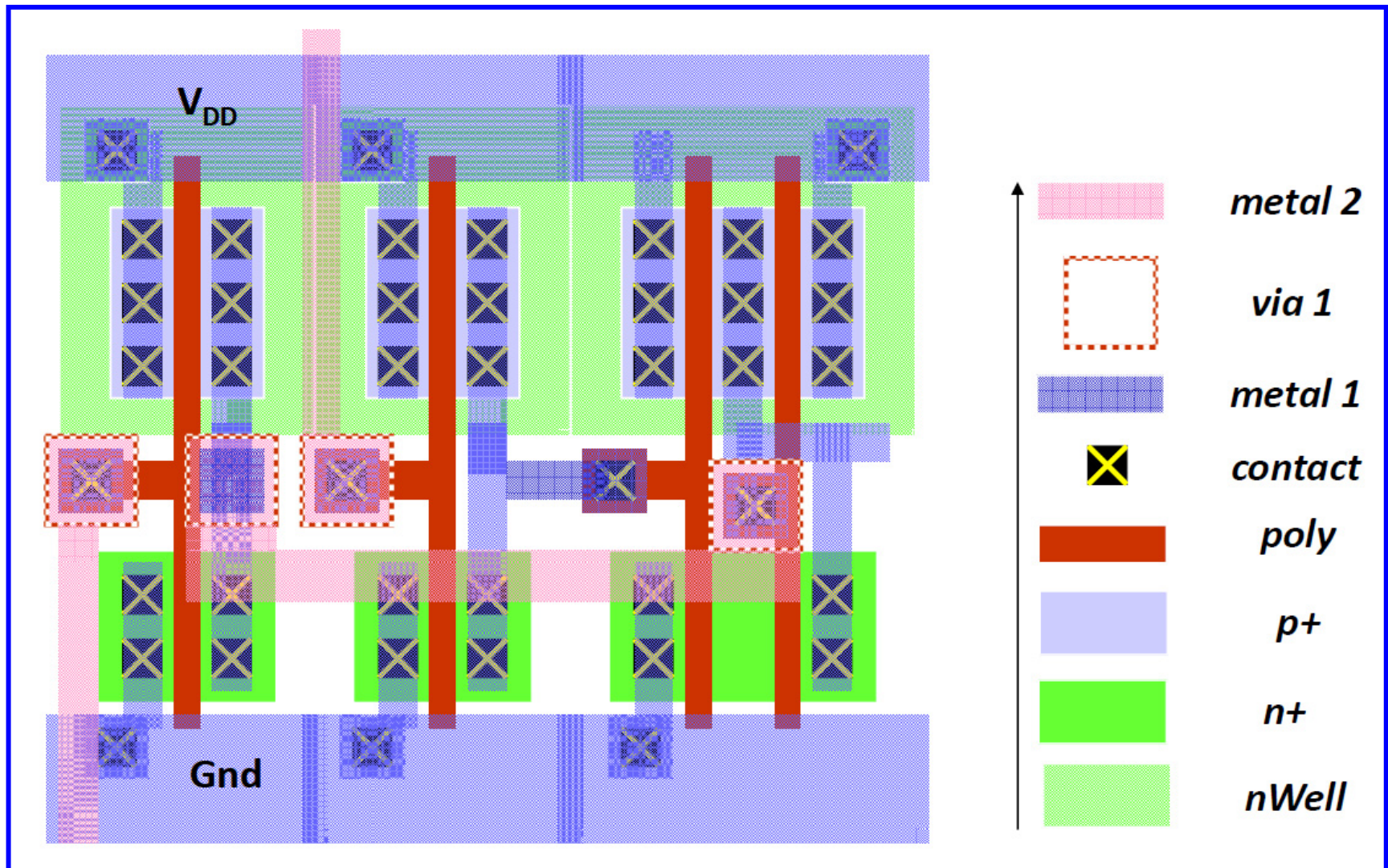
Χαρακτηριστικά Λειτουργίας

Path	1.2V - 125°C	1.6V - 40°C
$In1-t_{pLH}$	$0.073+7.98C+0.317T$	$0.020+2.73C+0.253T$
$In1-t_{pHL}$	$0.069+8.43C+0.364T$	$0.018+2.14C+0.292T$
$In2-t_{pLH}$	$0.101+7.97C+0.318T$	$0.026+2.38C+0.255T$
$In2-t_{pHL}$	$0.097+8.42C+0.325T$	$0.023+2.14C+0.269T$
$In3-t_{pLH}$	$0.120+8.00C+0.318T$	$0.031+2.37C+0.258T$
$In3-t_{pHL}$	$0.110+8.41C+0.280T$	$0.027+2.15C+0.223T$

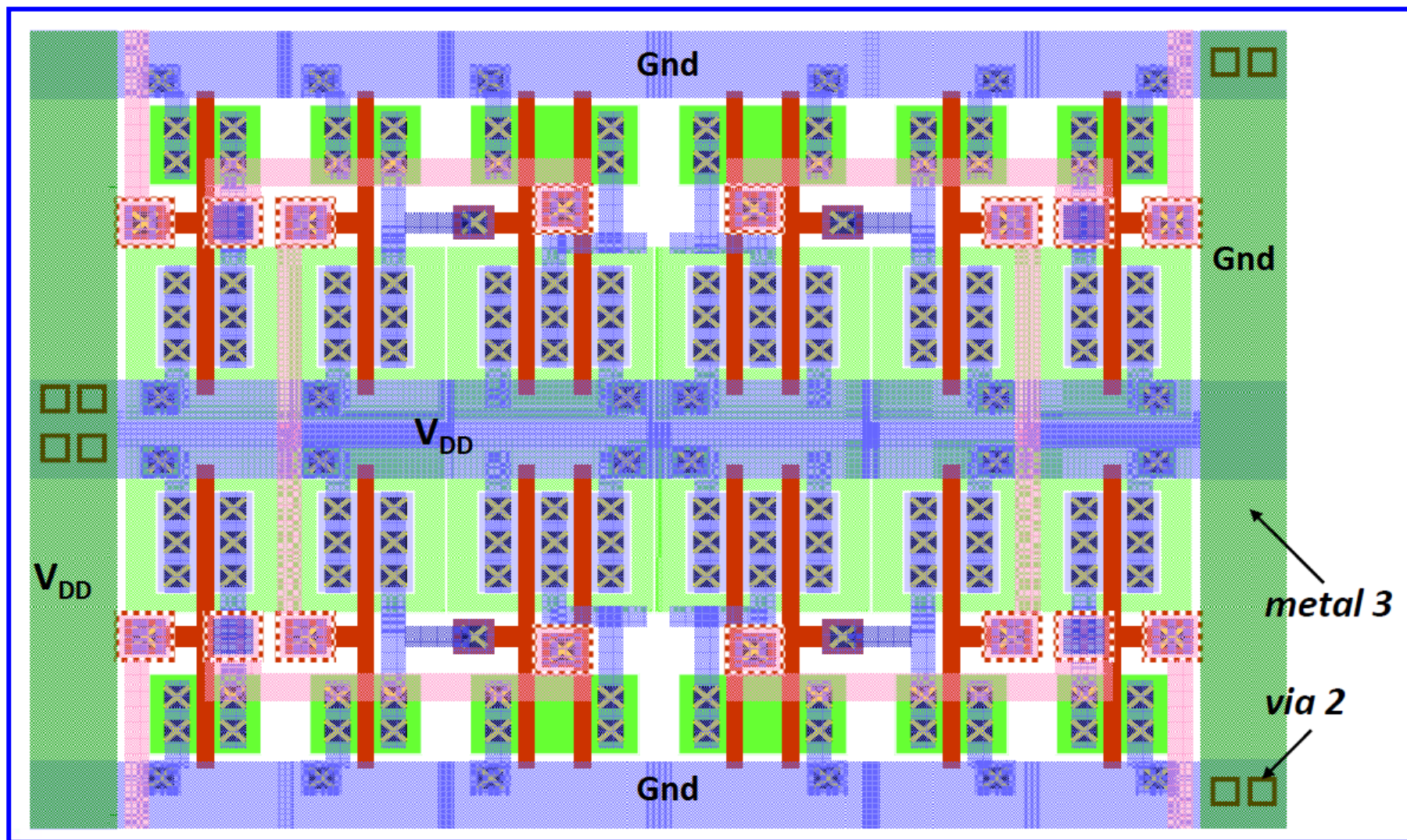
C = χωρητικότητα στην έξοδο

T = χρόνος ανόδου / καθόδου σήματος εισόδου

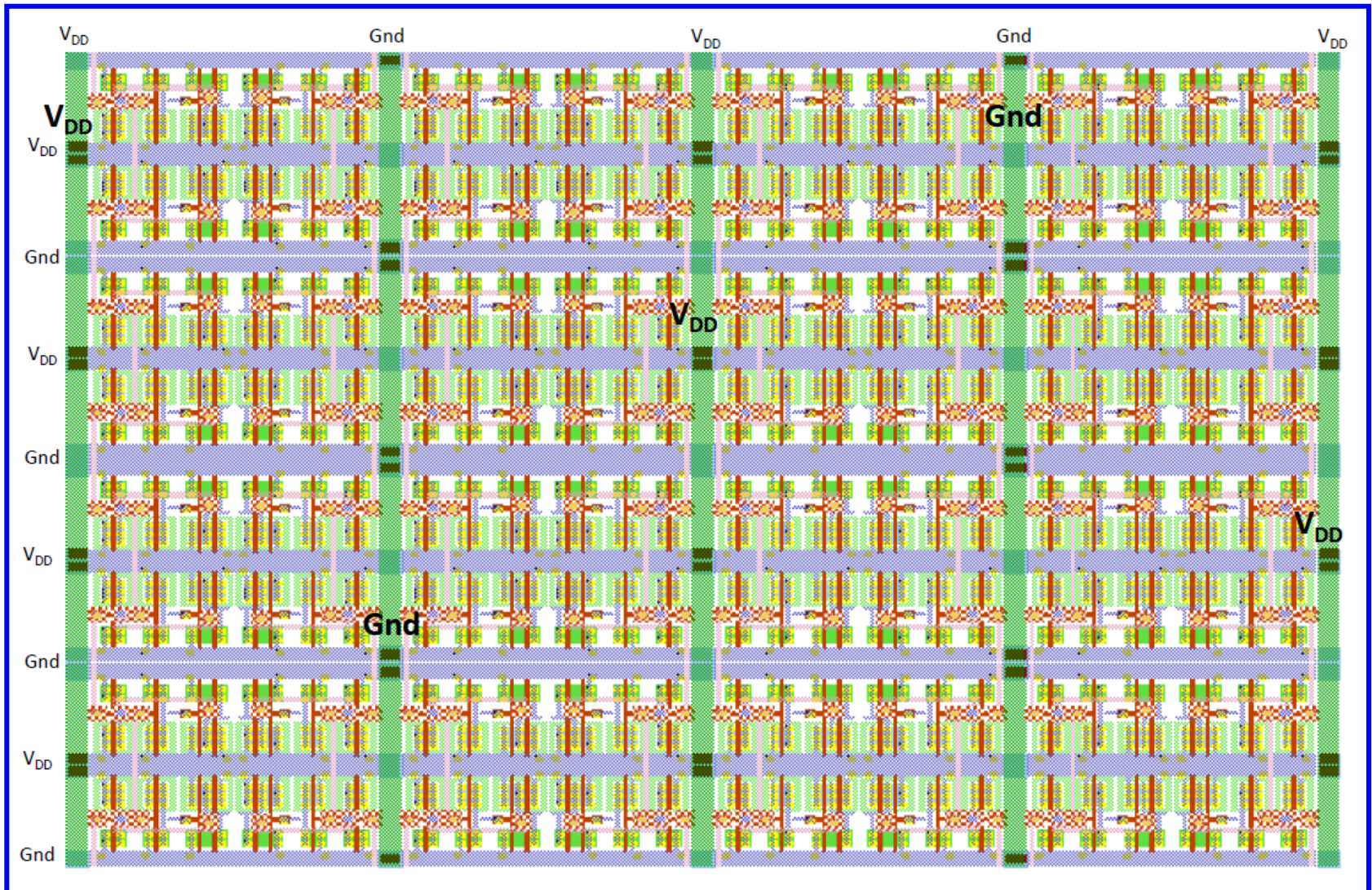
Σχεδιασμός κυκλωμάτων με τυπικά κύτταρα



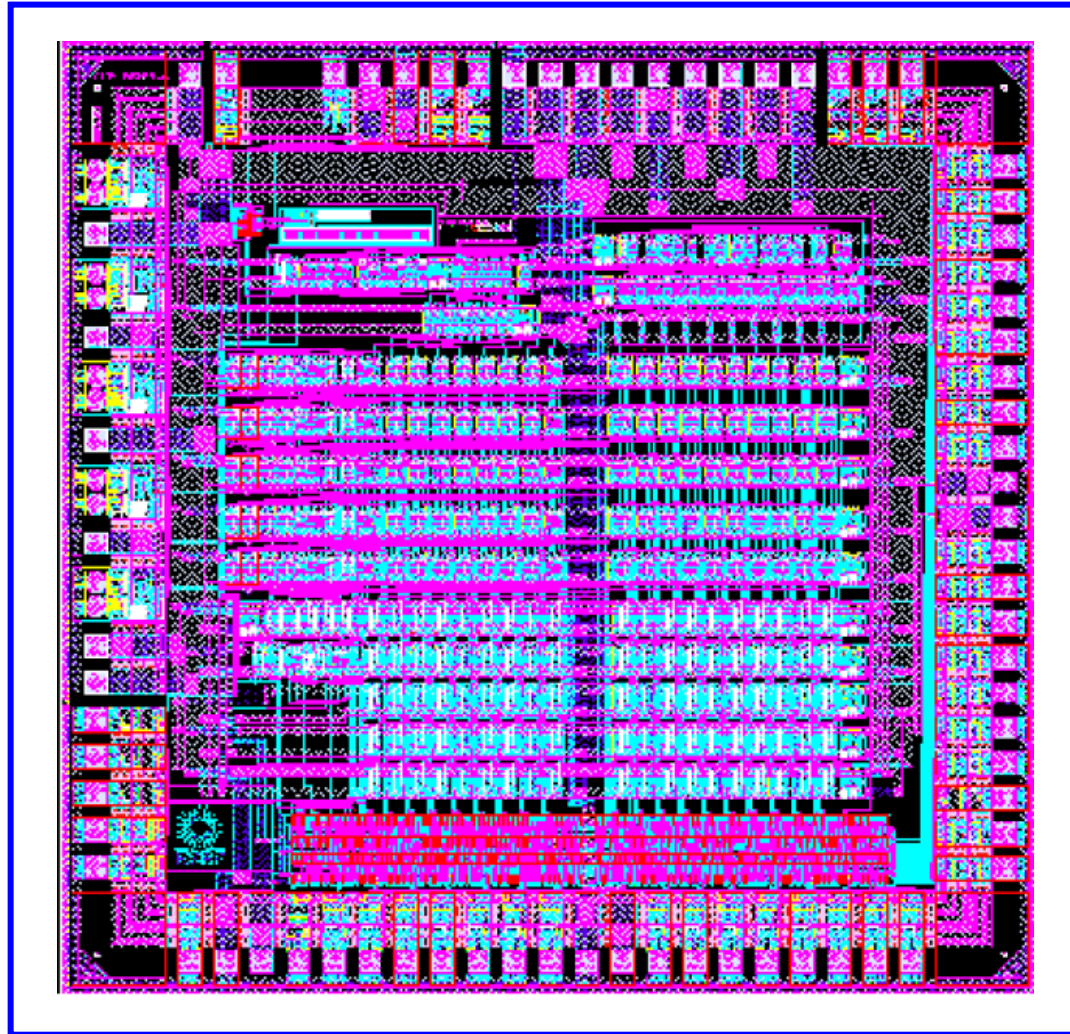
Σχεδιασμός κυκλωμάτων με τυπικά κύτταρα



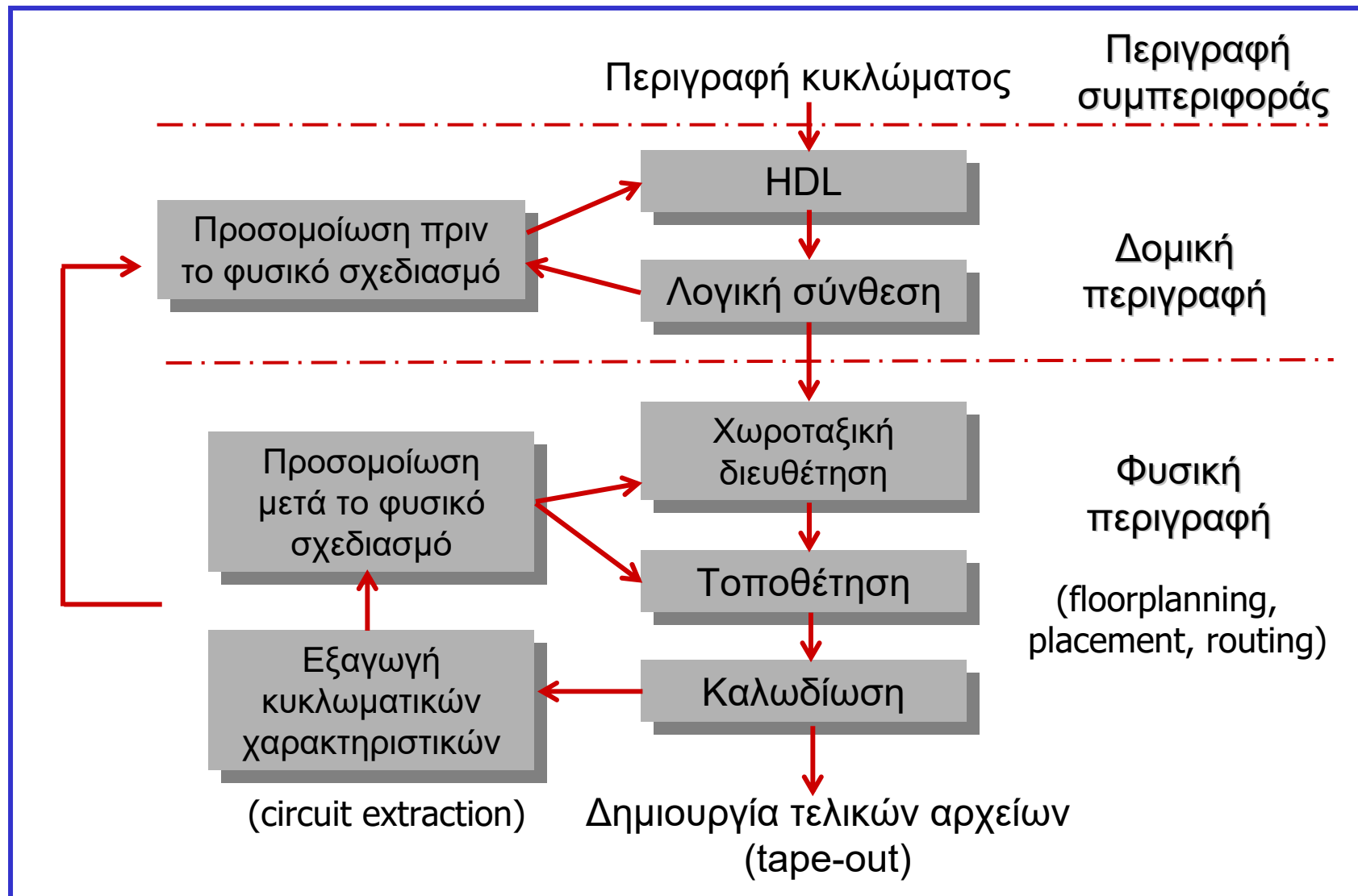
Σχεδιασμός κυκλωμάτων με τυπικά κύτταρα



Πλήρες ολοκληρωμένο κύκλωμα με τυπικά κύτταρα



Διαδικασίες σχεδιασμού με τυπικά κύτταρα



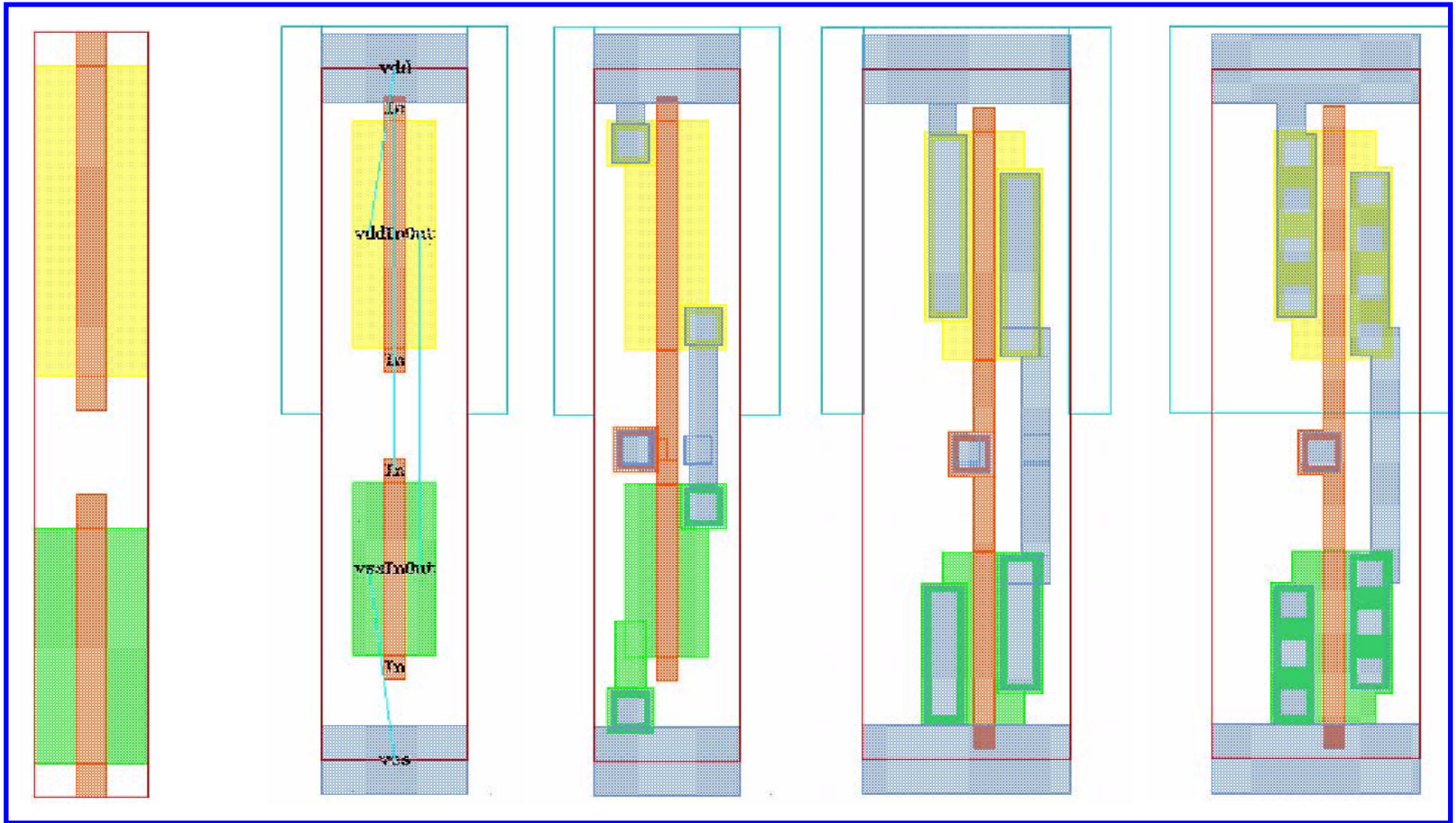
Διαδικασίες σχεδιασμού με τυπικά κύτταρα

- Η σχεδιαστική προσέγγιση που βασίζεται στη χρήση τυπικών κυττάρων είναι δημοφιλής και χρησιμοποιείται για την υλοποίηση όλων των λογικών μονάδων στα σημερινά ολοκληρωμένα κυκλώματα.
- Οι μόνες εξαιρέσεις είναι όταν απαιτούνται είτε εξαιρετικά υψηλές επιδόσεις ή χαμηλή κατανάλωση ενέργειας ή όταν η δομή της υπό σχεδιασμό συνάρτησης παρουσιάζει υψηλή κανονικότητα (όπως μία μνήμη ή ένας πολλαπλασιαστής).
- Αξιοσημείωτη είναι η αυξανόμενη ποιότητα των **αυτόματων εργαλείων τοποθέτησης και διασύνδεσης** των κυττάρων και η διαθεσιμότητα πολλαπλών επιπέδων για διασυνδέσεις.
- Αξιοσημείωτη είναι επίσης, η ανάπτυξη εργαλείων για **αυτόματη λογική σύνθεση (logic synthesis)** κυκλωμάτων.
- Η λογική σύνθεση επιτρέπει να ξεκινήσει ο σχεδιασμός από ένα υψηλό επίπεδο ιεραρχίας, όπου η λειτουργία του κυκλώματος περιγράφεται με χρήση λογικών εκφράσεων, μηχανών καταστάσεων ή γλώσσες περιγραφής υλικού (VHDL ή Verilog).
- Τα εργαλεία σύνθεσης μεταφράζουν αυτόματα την εκάστοτε περιγραφή σε μία λίστα διασυνδεδεμένων πυλών (netlist), που ελαχιστοποιεί μία συνάρτηση κόστους που μπορεί να περιλαμβάνει την επιφάνεια, την καθυστέρηση ή την κατανάλωση ενέργειας.
- Η αυτοματοποιημένη προσέγγιση σήμερα συναγωνίζεται το χειρωνακτικό σχεδιασμό για σύνθετα λογικά κυκλώματα.

Μεταγλωττιζόμενα κύτταρα

- Το κόστος σχεδιασμού και χαρακτηρισμού των τυπικών κυττάρων μίας βιβλιοθήκης είναι σημαντικό.
- Οι σημερινές βιβλιοθήκες περιέχουν από μερικές εκατοντάδες έως περισσότερα από 1000 κύτταρα, τα οποία πρέπει να σχεδιαστούν και να χαρακτηριστούν ξανά, κάθε φορά που γίνεται μετάβαση σε μία νέα τεχνολογία.
- Επιπλέον, ακόμη και μία εκτενής βιβλιοθήκη έχει το μειονέκτημα ότι τα κύτταρα είναι συγκεκριμένα και διακριτά, πράγμα που σημαίνει ότι ο αριθμός των σχεδιαστικών επιλογών είναι περιορισμένος.
- Όταν απαιτείται υψηλή επίδοση ή μειωμένη κατανάλωσης ενέργειας, καθώς και λόγω της αυξανόμενης επίδρασης του φορτίου των διασυνδέσεων, είναι πιο ελκυστικά τα προσαρμοζόμενα κύτταρα με βελτιστοποιημένα μεγέθη τρανζίστορ.
- Επομένως είναι χρήσιμη η **αυτοματοποιημένη (ή μεταγλωττισμένη) παραγωγή κυττάρων**.
- Αν και η αυτόματη παραγωγή φυσικών σχεδίων των κυττάρων σε πραγματικό χρόνο, δεν οδηγεί σε κύτταρα εφάμιλλης ποιότητας με εκείνη του εξατομικευμένου σχεδιασμού, έχει καταστεί σήμερα δυνατό να παραχθούν κύτταρα υψηλής πυκνότητας, καθώς και να αναπτυχθούν εργαλεία αυτόματης παραγωγής τέτοιων κυττάρων.

Μεταγλωττιζόμενα κύτταρα



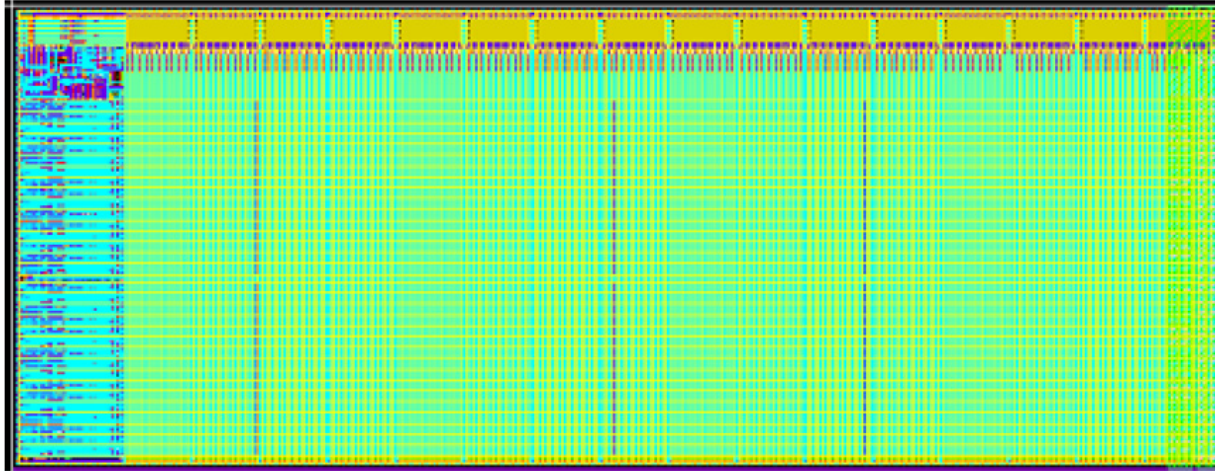
Μακροκύτταρα

- Ο σχεδιασμός σε επίπεδο λογικής πύλης ενδείκνυται για συναρτήσεις τυχαίας λογικής, αλλά είναι ανεπαρκής για πιο σύνθετες δομές όπως οι πολλαπλασιαστές, οι μνήμες, οι ενσωματωμένοι μικροεπεξεργαστές και οι επεξεργαστές ψηφιακού σήματος (DSPs).
- Αξιοποιώντας τη φύση των μονάδων αυτών, μπορούν να προκύψουν υλοποιήσεις που ξεπερνούν τις επιδόσεις της τυπικής διαδικασίας ημιαγωγιμικού σχεδιασμού.
- Τα κύτταρα με πολυπλοκότητα μεγαλύτερη από εκείνη των τυπικών κυττάρων βιβλιοθήκης αναφέρονται ως **μακροκύτταρα (macrocells)**.
- **Άκαμπτα μακροκύτταρα (hard macros)**: μονάδες με δεδομένη λειτουργικότητα και προκαθορισμένο φυσικό σχεδιασμό με σταθερή θέση των τρανζίστορ και των διασυνδέσεων στο εσωτερικό τους (πρόκειται για τον εξατομικευμένο σχεδιασμό κυκλώματος μίας συγκεκριμένης συνάρτησης).
- Μπορεί να είναι **παραμετρικά**, δηλαδή να διατίθενται ή να μπορούν να παραχθούν με διαφορετικές ιδιότητες (για παράδειγμα, άκαμπτο μακροκύτταρο πολλαπλασιαστή μπορεί να παράγει έναν 32x16 πολλαπλασιαστή αλλά και έναν 8x8 πολλαπλασιαστή) και παράγονται από ειδικές γεννήτριες (**μεταγλωττιστές μονάδων, module compilers**).
- **Πλεονεκτήματα**: υψηλή πυκνότητα, βελτιστοποιημένη και προβλέψιμη επίδοση και κατανάλωση ενέργειας, αντιστάθμιση κόστους σχεδιασμού λόγω πολλαπλής επαναχρησιμοποίησης.
- **Μειονεκτήματα**: δυσκολία μεταφοράς μεταξύ τεχνολογιών ή κατασκευαστών.

Μακροκύτταρα

- **Εύκαμπτα μακροκύτταρα (soft macros)**: μονάδες με δεδομένη λειτουργικότητα αλλά χωρίς συγκεκριμένη φυσική υλοποίηση.
- Η πληροφορία χρονισμού καθορίζεται μετά το πέρας των αρχικών βημάτων της λογικής σύνθεσης, τοποθέτησης και καλωδίωσης.
- Καθώς απομακρυνόμαστε από τα πλεονεκτήματα του εξατομικευμένου σχεδιασμού και στηριζόμαστε στον ημιεξατομικευμένο σχεδιασμό, τα εύκαμπτα μακροκύτταρα έχουν το **σημαντικό πλεονέκτημα** ότι μπορούν να χρησιμοποιηθούν σε ένα ευρύ φάσμα διαφορετικών τεχνολογιών και διεργασιών κατασκευής.
- Οι **γεννήτριες εύκαμπτών μακροκυττάρων**, λαμβάνοντας υπόψη την επιθυμητή λειτουργία και τις τιμές των ζητούμενων παραμέτρων, παράγουν μία **λίστα διασυνδέσεων κυττάρων και διασυνδέσεών τους (netlist)** και παρέχουν τους χρονικούς περιορισμούς που τα εργαλεία τοποθέτησης και καλωδίωσης θα πρέπει να ικανοποιήσουν.
- Η παραγωγή γρήγορων και μικρού μεγέθους πολλαπλασιαστών επιτελείται από μια ειδική γεννήτρια, η οποία ενσωματώνει **αυτόματο και παραμετρικό εργαλείο παραγωγής πολλαπλασιαστών**.

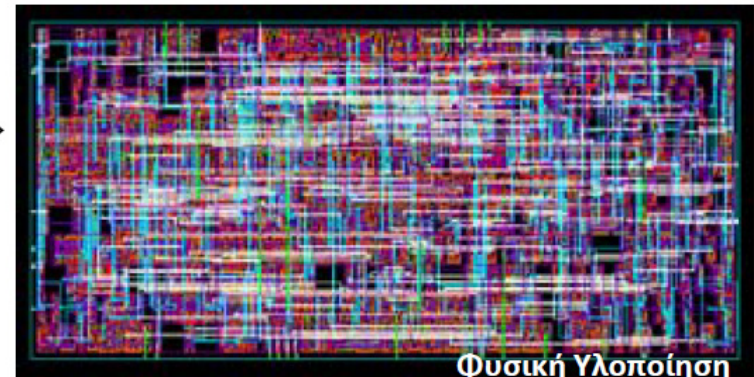
Μακροκύτταρα



Άκαμπτο (hard)
μακροκύτταρο
μνήμης

```
string mat = "booth";  
directive (multtype = mat);  
output signed [16] Z = A * B;  
HDL περιγραφή
```

Εύκαμπτο (soft)
μακροκύτταρο πολλαπλασιαστή



Φυσική Υλοποίηση
Χρήση τυπικών κυττάρων

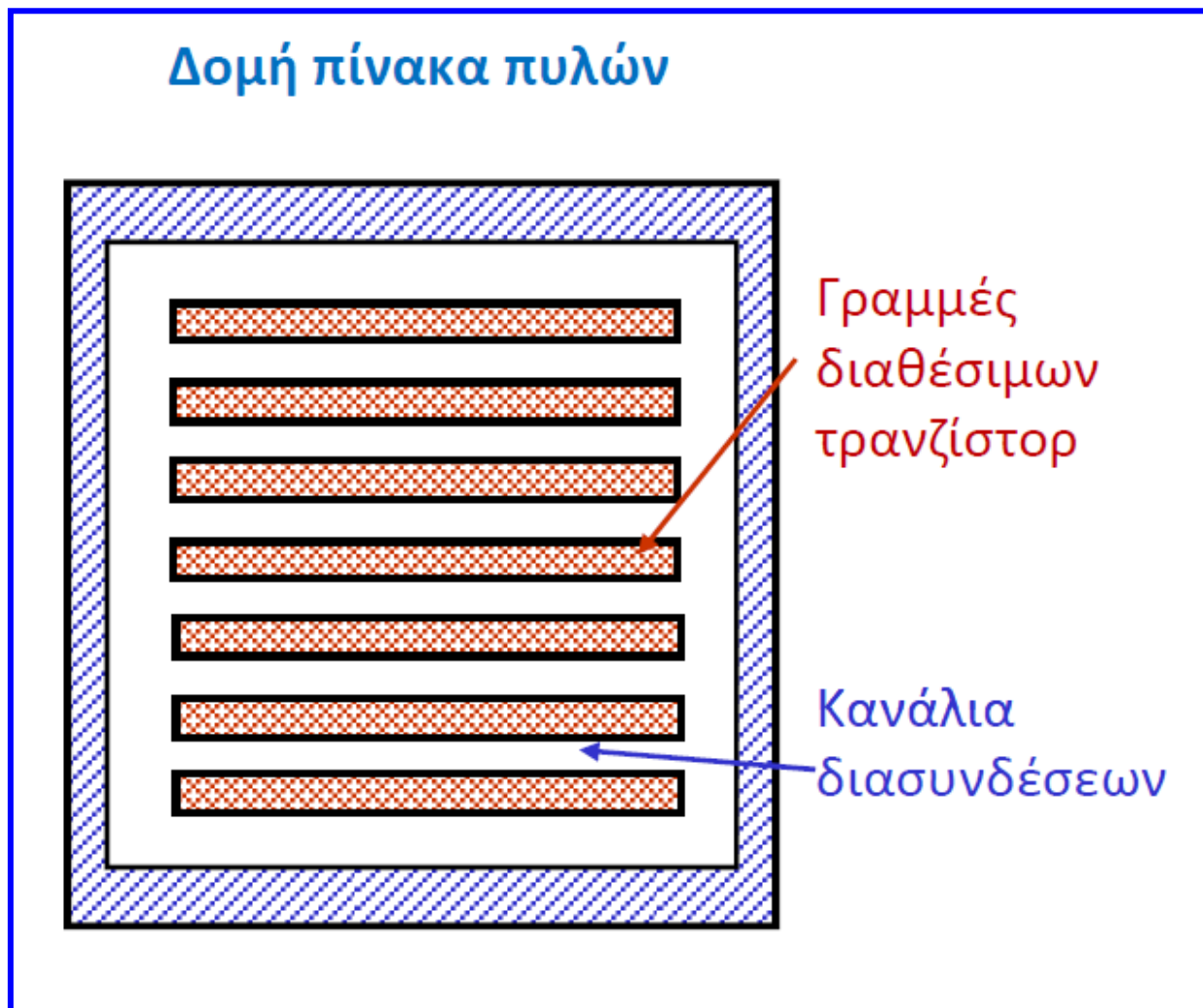
Σχεδιασμός και υλοποίηση με δομές πίνακα

- Ενώ η αυτοματοποίηση του σχεδιασμού μπορεί να βοηθήσει στο να μειωθεί ο χρόνος σχεδιασμού, δεν αντιμετωπίζει το πρόβλημα του χρόνου που απαιτείται για την κατασκευή του ολοκληρωμένου κυκλώματος.
- Όλες οι μεθοδολογίες σχεδιασμού που παρουσιάστηκαν μέχρι τώρα απαιτούν την εφαρμογή της πλήρους διαδικασίας κατασκευής.
- Η διαδικασία αυτή μπορεί να καθυστερήσει σημαντικά την εισαγωγή ενός προϊόντος στην αγορά.
- Επιπλέον, το κόστος κατασκευής μόνο για ένα συγκεκριμένο κύκλωμα είναι μεγάλο και συνεχώς αυξανόμενο.
- Έτσι, έχουν επινοηθεί εναλλακτικές προσεγγίσεις υλοποίησης που βασίζονται σε **χρήση δομών πίνακα**, οι οποίες **δεν απαιτούν την πλήρη εφαρμογή της διαδικασίας κατασκευής** ή ακόμη την αποφεύγουν εντελώς.
- Αυτές οι προσεγγίσεις έχουν το πλεονέκτημα του **χαμηλότερου επαναλαμβανόμενου κόστους (NRE cost)** και συνεπώς είναι ελκυστικότερες για μικρό όγκο παραγωγής.
- Αυτό όμως επιτυγχάνεται, με κόστος που αφορά την χαμηλότερη επίδοση, τη μικρότερη πυκνότητα ολοκλήρωσης και την υψηλότερη κατανάλωση ενέργειας.

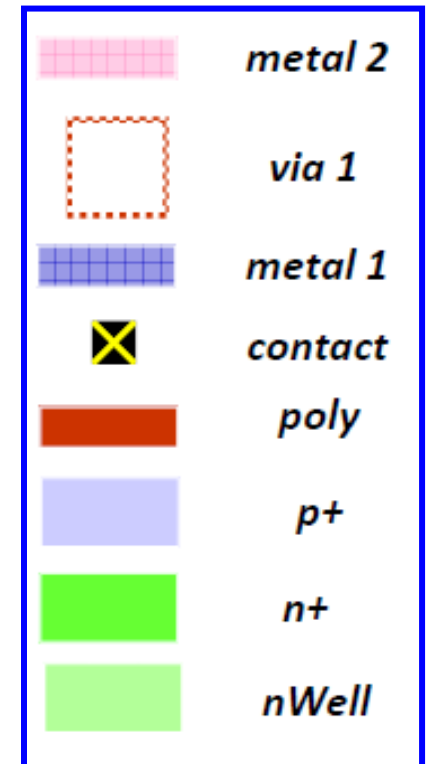
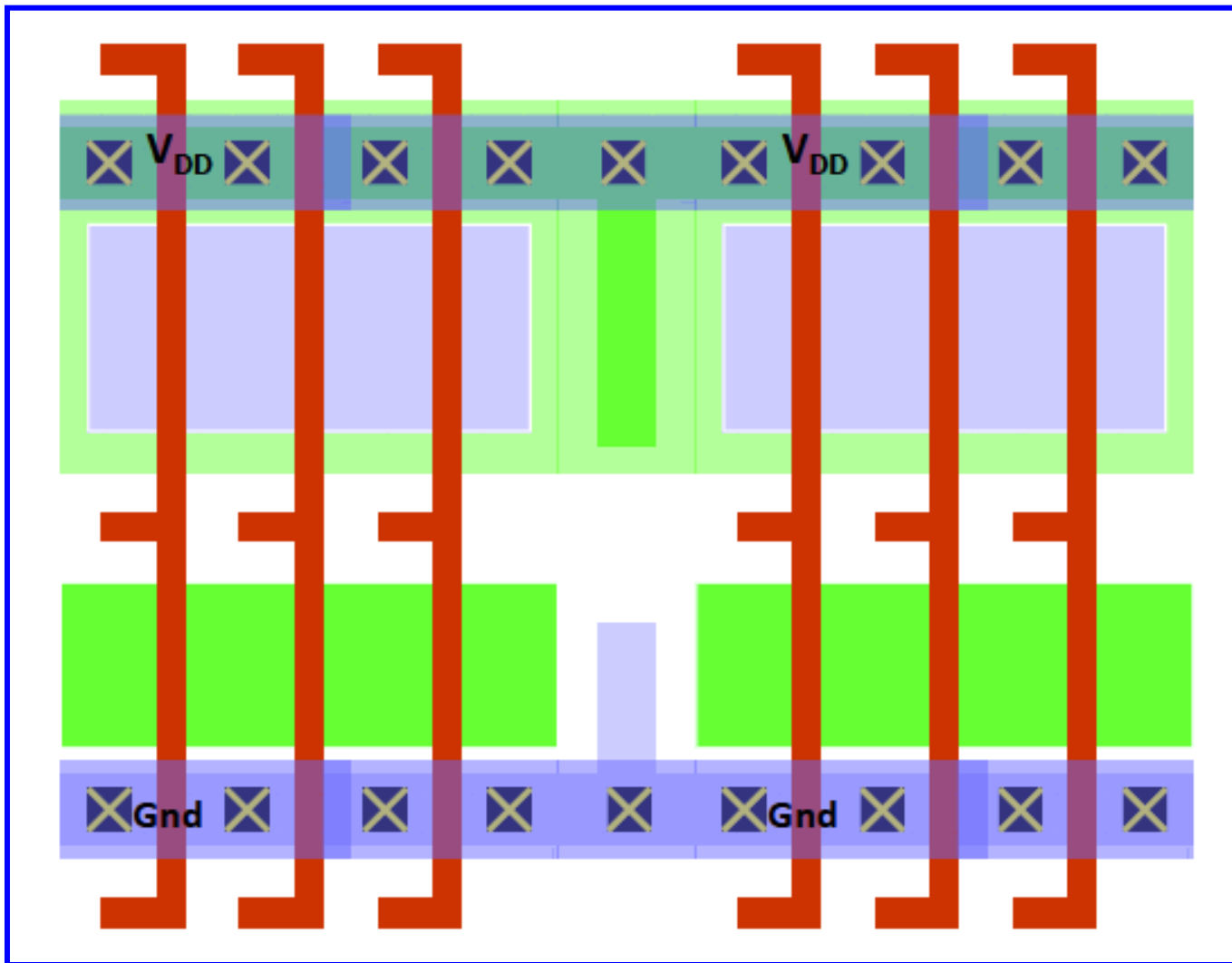
Προδιαγεόμενες δομές πίνακα

- Με την προσέγγιση των προδιαγεόμενων δομών πίνακα, υλοποιούνται δισκία πυριτίου που περιέχουν πρωτογενή κύτταρα ή τρανζίστορ οργανωμένα σε δομές πίνακα.
- Τα βήματα της διεργασίας για την κατασκευή των τρανζίστορ εκτελούνται χωρίς να λαμβάνουν υπόψη την τελική εφαρμογή για την οποία θα χρησιμοποιηθεί το δισκίο.
- Για να μετασχηματίσουν τα δισκία αυτά σε ένα πραγματικό κύκλωμα, απαιτείται να προστεθούν μόνο οι επιθυμητές διασυνδέσεις.
- Έτσι, με την εφαρμογή μόνο των βημάτων της κατασκευής των επίπεδων μετάλλου καθορίζεται η όλη λειτουργία του κυκλώματος.
- Αυτά τα επίπεδα μετάλλου μπορούν να σχεδιαστούν και να υλοποιηθούν πολύ πιο γρήγορα σε **προκατασκευασμένα δισκία μειώνοντας το χρόνο κατασκευής**.
- Οι προδιαγεόμενες δομές πίνακα αναφέρονται ως **δομές πίνακα πυλών (gate-array)** ή ως **πλειάδα από πύλες (sea-of-gates)**.

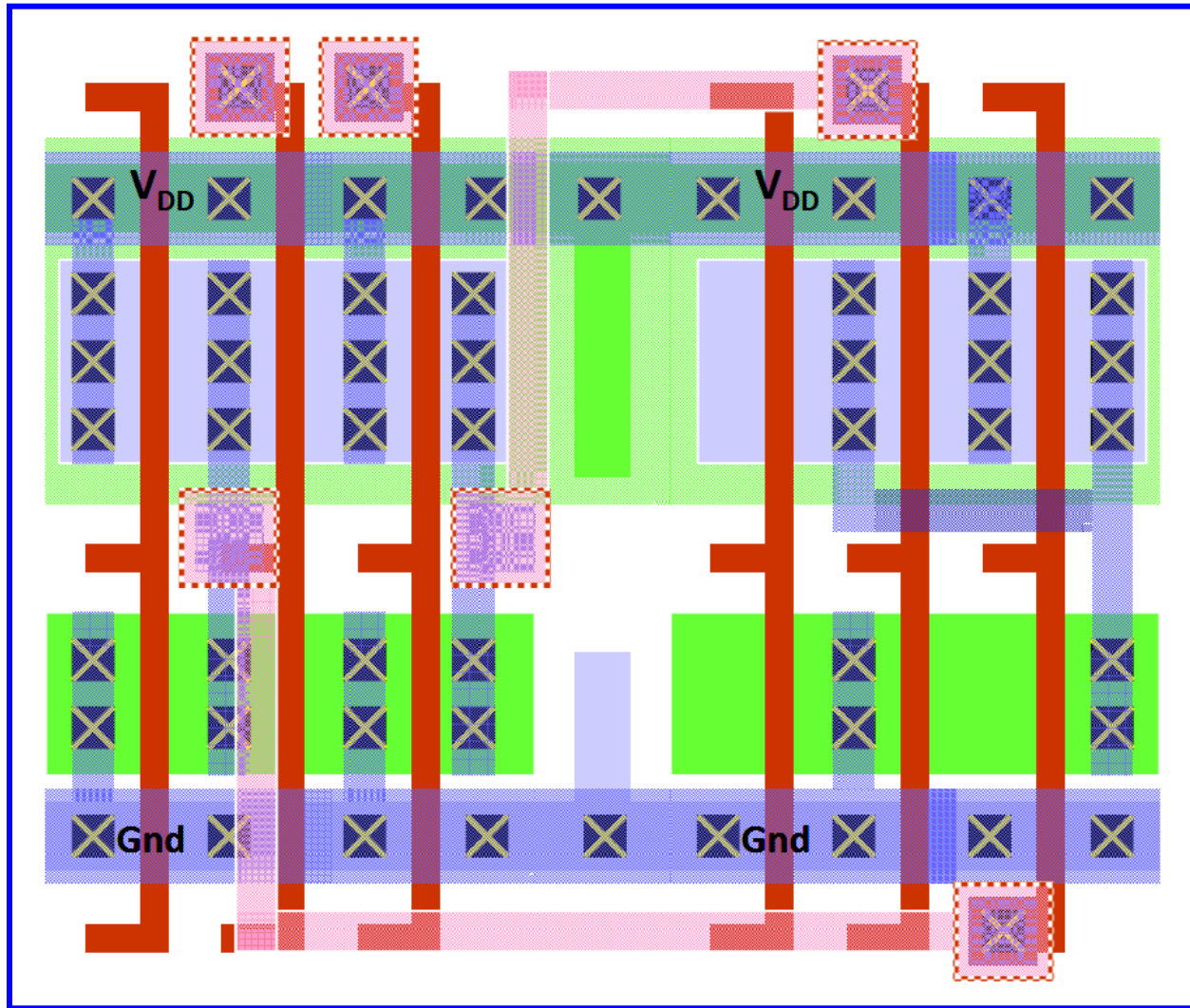
Προδιαγεόμενες δομές πίνακα

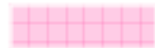






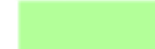


Προδιαγεόμενες δομές πίνακα

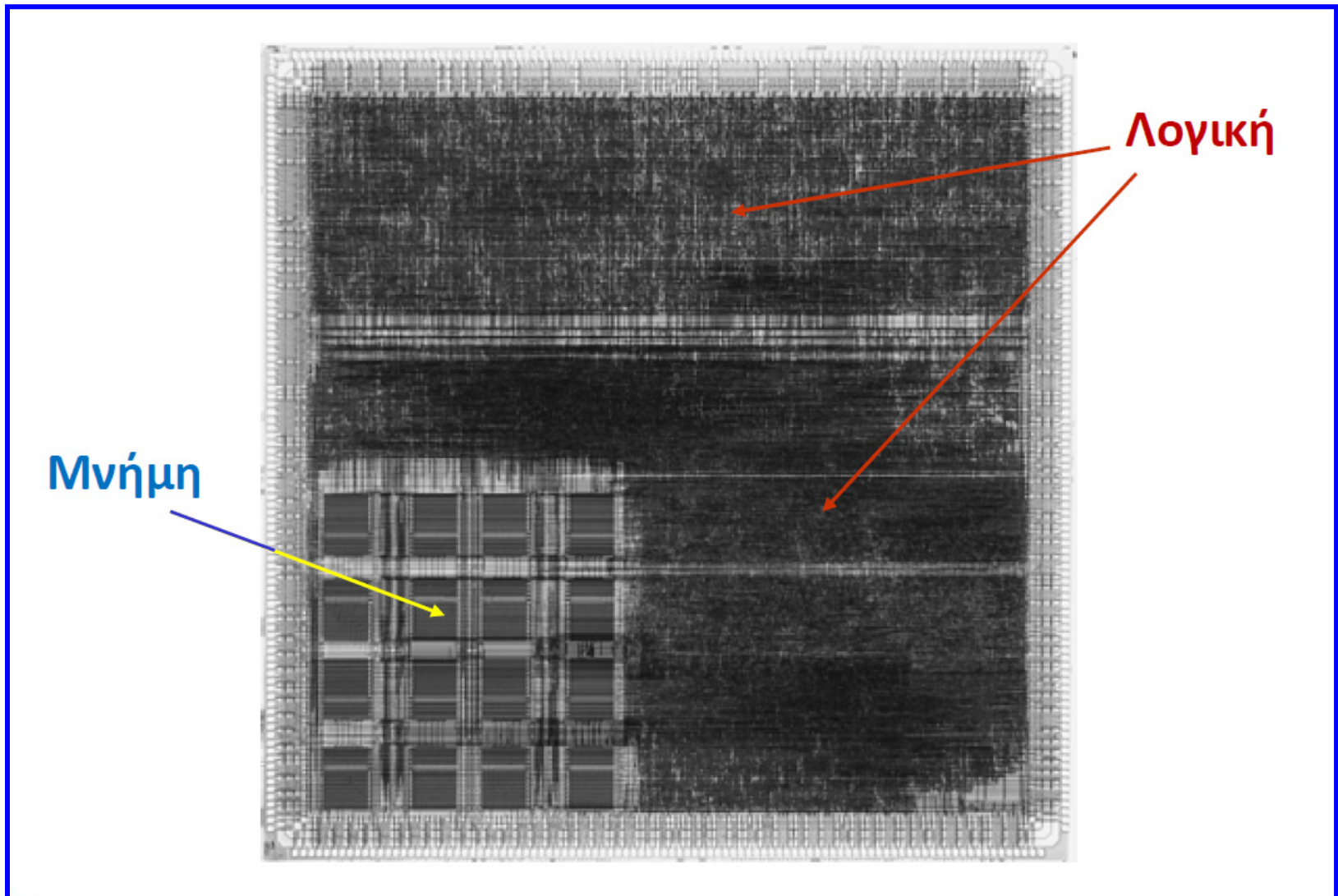


Προδιαγεόμενες δομές πίνακα



	<i>metal 2</i>
	<i>via 1</i>
	<i>metal 1</i>
	<i>contact</i>
	<i>poly</i>
	<i>p+</i>
	<i>n+</i>
	<i>nWell</i>

Ολοκληρωμένο κύκλωμα με πλειάδα πυλών



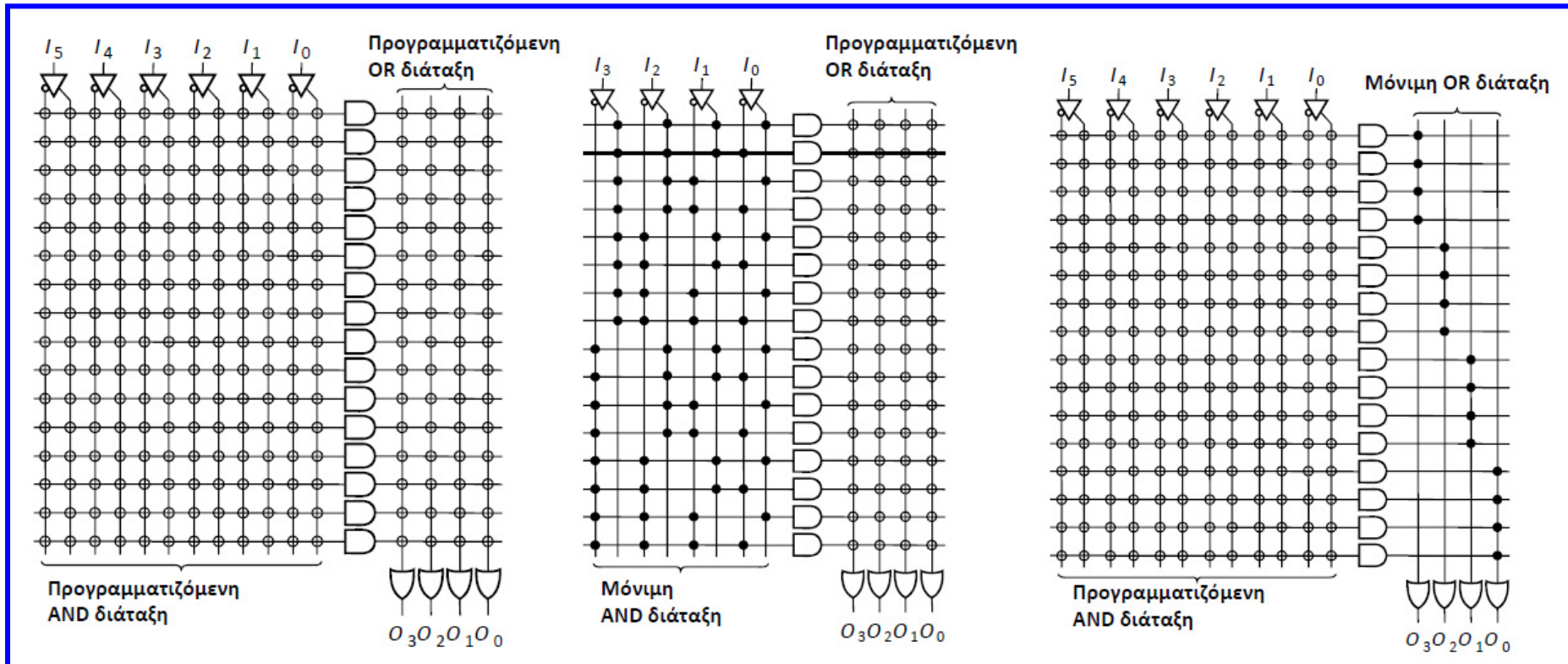
Προγραμματιζόμενες διατάξεις

- Ενώ οι προδιαγεόμενες δομές πίνακα παρέχουν μία γρήγορη υλοποίηση, θα ήταν ακόμα πιο αποδοτικό εάν μπορούσαν να αποφευχθούν εντελώς τα βήματα που αφορούν την κατασκευή.
- Η ιδέα αυτή οδηγεί στην έννοια της προεπεξεργασμένης ψηφίδας πυριτίου που μπορεί να προγραμματιστεί στο πεδίο χρήσης (δηλαδή εκτός του εργοστάσιο κατασκευής) για να υλοποιήσει ένα σύνολο συναρτήσεων.
- Ένας τέτοιος προγραμματιζόμενος, προ-καλωδιωμένος πίνακας κυττάρων καλείται **δομή πίνακα πυλών προγραμματιζόμενη στο πεδίο χρήσης (Field-Programmable Gate Array - FPGA)**.
- Το πλεονέκτημα αυτής της προσέγγισης είναι ότι η διαδικασία κατασκευής είναι εντελώς διαχωρισμένη από τη φάση της υλοποίησης του κυκλώματος και το κόστος της κατασκευής μπορεί να αποσβεστεί με μεγάλο πλήθος χρήσεων για διαφορετικούς σχεδιασμούς.
- Η υλοποίηση του κυκλώματος πραγματοποιείται από το σχεδιαστή σε πολύ μικρό χρόνο.
- Συγκρινόμενη με πιο εξατομικευμένες προσεγγίσεις, το σημαντικότερο μειονέκτημα αυτής της τεχνικής είναι ότι εμφανίζει μείωση της επίδοσης και της πυκνότητας ολοκλήρωσης, καθώς και αύξηση της κατανάλωσης ενέργειας.

Προγραμματιζόμενες διατάξεις

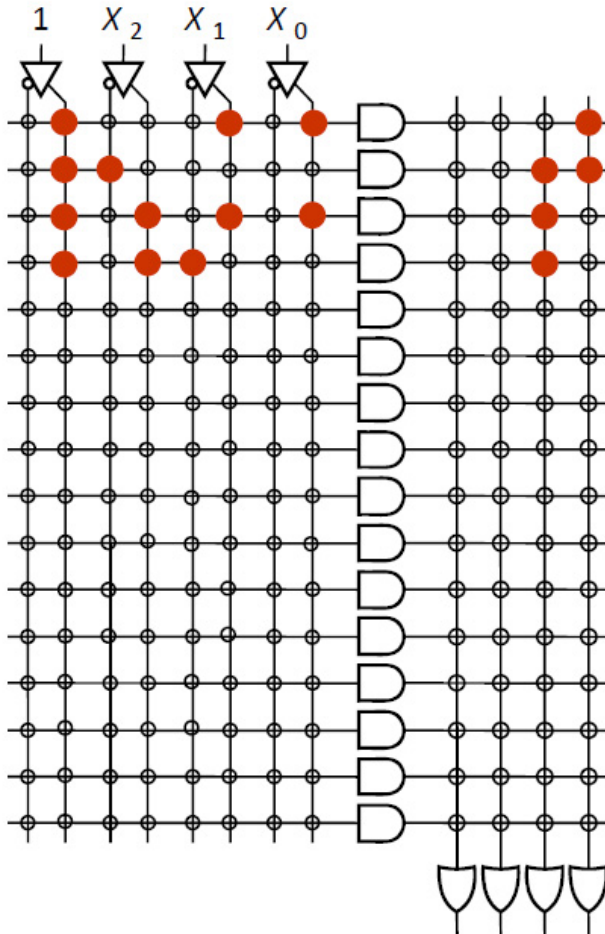
- Οι προγραμματιζόμενες διατάξεις, διακρίνονται με βάση την **τεχνική προγραμματισμού** που χρησιμοποιούν σε:
 - ✓ **άπαξ εγγραφόμενα FPGAs** που βασίζονται σε χρήση ασφαλειών (write-once, fuse-based),
 - ✓ **μη πτητικά FPGAs** (non-volatile) που χρησιμοποιούν **μνήμες EEPROM** (ηλεκτρικά προγραμματιζόμενες και διαγραφόμενες μνήμες μόνο ανάγνωσης, electrically erasable programmable read-only memories) για την αποθήκευση του προγράμματος και
 - ✓ **πτητικά FPGAs** (volatile) που βασίζονται σε **μνήμες RAM** (μνήμες τυχαίας προσπέλασης, random access memories) για την αποθήκευση του προγράμματος.
- Οι προγραμματιζόμενες διατάξεις, διακρίνονται με βάση την **προσέγγιση υλοποίησης της προγραμματιζόμενης λογικής** σε:
 - ✓ διατάξεις που βασίζονται σε **προγραμματιζόμενη λογική δομή πίνακα** (programmable logic array, PLA) και
 - ✓ διατάξεις που βασίζονται σε **προγραμματιζόμενη λογική προκαθορισμένων κυττάρων** (γεννήτριες συναρτήσεων με πολυπλέκτες ή διαμορφώσιμα λογικά κύτταρα που βασίζονται σε **πίνακες αναζήτησης, look-up tables, LUTs**)

Προγραμματιζόμενες λογικές δομές πίνακα (PLAs)



Οι παραπάνω δομές πίνακα επιτρέπουν την υλοποίηση λογικών συναρτήσεων μορφής αθροίσματος γινομένων σε δύο επίπεδα (AND-OR)

Προγραμματιζόμενες λογικές δομές πίνακα (PLAs)



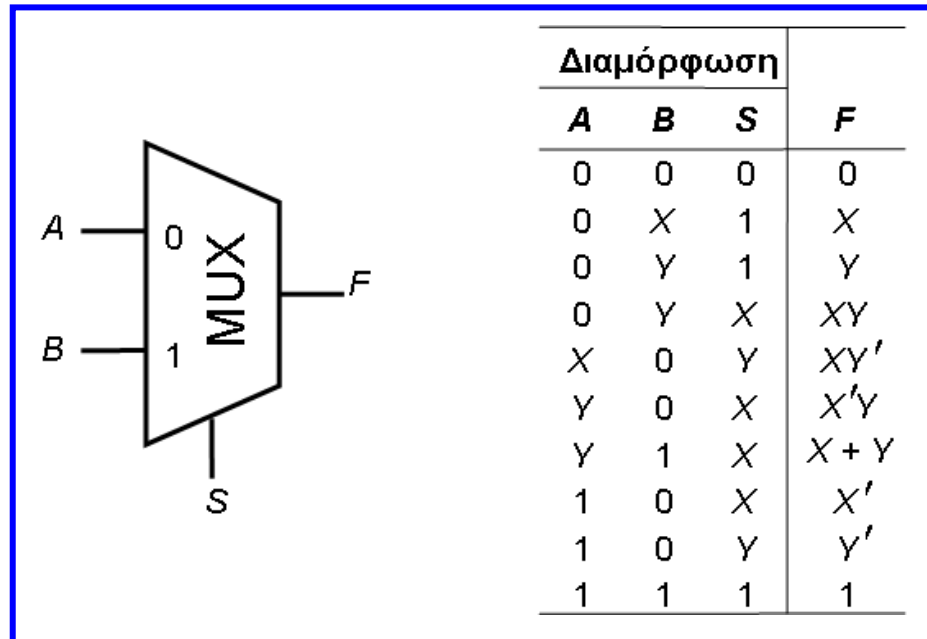
● : προγραμματισμένος κόμβος NA NA f₁ f₀

$$f_0 = x_0 x_1 + x_2'$$

$$f_1 = x_0 x_1 x_2 + x_2' + x_1' x_2$$

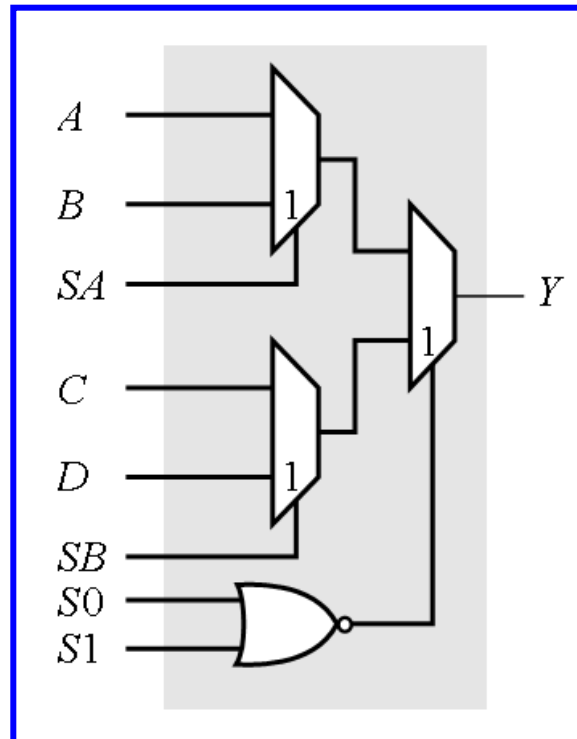
Προγραμματιζόμενη λογική προκαθορισμένων κυττάρων

- Η προσέγγιση του αθροίσματος γινομένων οδηγεί σε κανονικές δομές, και είναι πολύ αποτελεσματική για λογικές συναρτήσεις που έχουν μεγάλο φόρτο εισόδου.
- Δεν είναι όμως αποδοτική για την υλοποίηση λογικής που χαρακτηρίζεται από μεγάλο φόρτο εξόδου και υλοποιείται αποδοτικότερα σε πολλαπλά επίπεδα (όπως οι αριθμητικές συναρτήσεις πρόσθεσης και πολλαπλασιασμού).
- Ένας τρόπος για να σχεδιαστεί μία λογική μονάδα που να διαμορφώνεται έτσι ώστε να υλοποιεί ένα ευρύ φάσμα λογικών συναρτήσεων είναι η χρήση **πολυπλεκτών ως γεννήτριες συναρτήσεων**.



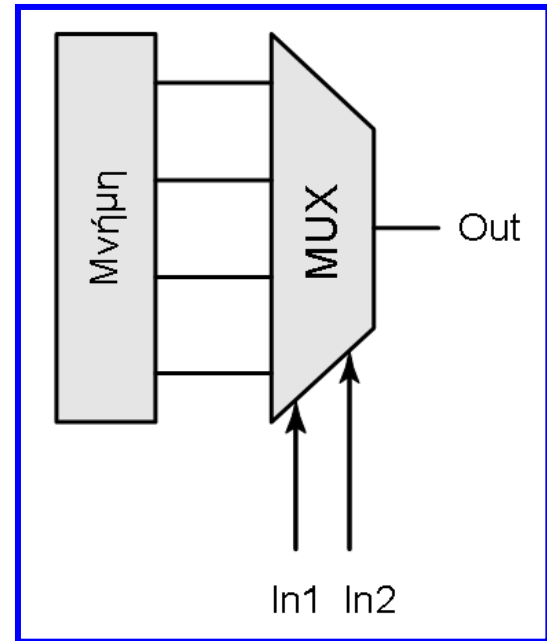
Προγραμματιζόμενη λογική προκαθορισμένων κυττάρων

- Περισσότεροι πολυπλέκτες μπορούν να συνδυαστούν για να υλοποιήσουν πιο σύνθετες λογικές πύλες.
- Για παράδειγμα, τρεις πολυπλέκτες των δύο εισόδων και μία πύλη NOR δύο εισόδων δημιουργούν κύτταρο που μπορεί να προγραμματιστεί ώστε να υλοποιεί οποιεσδήποτε λογικές συναρτήσεις δύο ή τριών εισόδων, μερικές συναρτήσεις Boole τεσσάρων εισόδων και ένα μανδαλωτή.

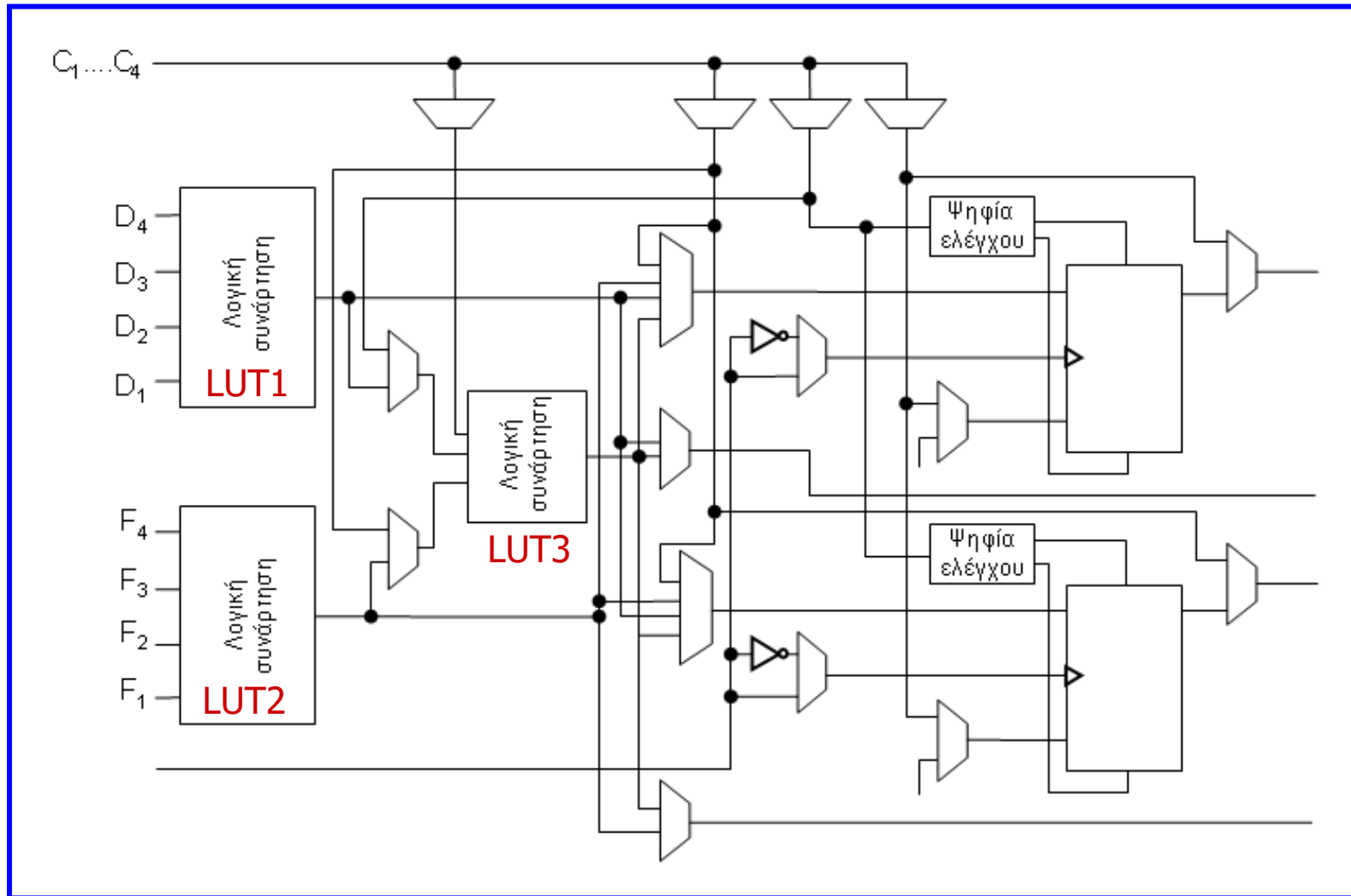


Προγραμματιζόμενη λογική προκαθορισμένων κυττάρων

- Η μέθοδος που χρησιμοποιεί διαμορφώσιμα λογικά κύτταρα που βασίζονται σε **πίνακες αναζήτησης, look-up tables, LUTs**) ακολουθεί διαφορετική στρατηγική.
- Για να διαμορφώσει μία πλήρως προγραμματιζόμενη μονάδα με φόρτο εισόδου i ώστε να υλοποιεί μία συγκεκριμένη συνάρτηση, μία **μνήμη** δύο ψηφίων, που καλείται **πίνακας αναζήτησης**, προγραμματίζεται κατάλληλα ώστε να περιέχει τον πίνακα αλήθειας της συνάρτησης.
- Οι μεταβλητές εισόδου χρησιμεύουν ως είσοδοι ελέγχου σε έναν πολυπλέκτη, ο οποίος επιλέγει την κατάλληλη τιμή από τη μνήμη.
- Για παράδειγμα, η συνάρτηση XOR υλοποιείται με φόρτωση της στήλης εξόδου του πίνακα αλήθειας της XOR, η οποία είναι 0 1 1 0 και για τιμή εισόδου 0 0, ο πολυπλέκτης επιλέγει την πρώτη τιμή στον πίνακα (0), κ.ο.κ.
- Με αυτήν την προσέγγιση, οποιαδήποτε λογική συνάρτηση δύο εισόδων μπορεί να υλοποιηθεί με έναν απλό επαναπρογραμματισμό της μνήμης.



Προγραμματιζόμενη λογική προκαθορισμένων κυττάρων



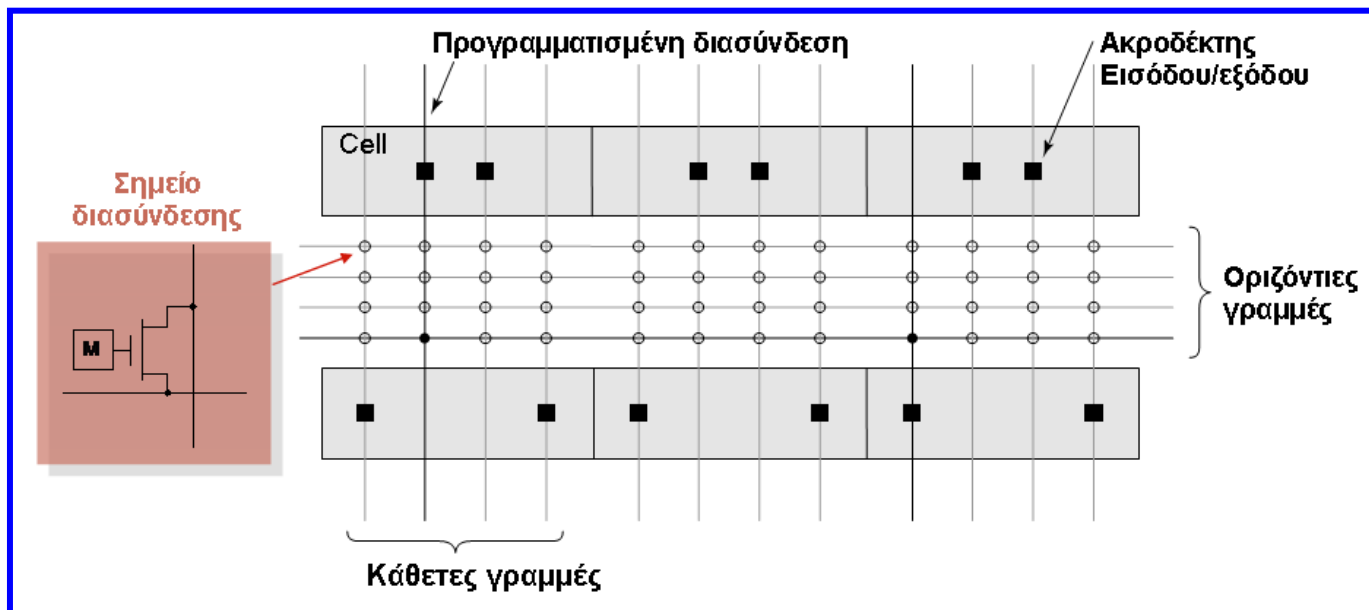
Κύτταρο προγραμματιζόμενης λογικής που βασίζεται σε LUT

Προγραμματιζόμενες διασυνδέσεις

- Διακρίνονται τρεις κατηγορίες προσεγγίσεων για τις προγραμματιζόμενες διασυνδέσεις:
 - ✓ την προγραμματιζόμενη με μάσκα,
 - ✓ την κατά μία φορά προγραμματιζόμενη και
 - ✓ την επαναπρογραμματιζόμενη.
- Σε ένα κύκλωμα που υλοποιείται σε προγραμματιζόμενη διάταξη, υπάρχουν οι τοπικές διασυνδέσεις από κύτταρο σε κύτταρο και οι διασυνδέσεις καθολικών σημάτων, όπως εκείνες των σημάτων ρολογιού που πρέπει να διανεμηθούν σε όλο το κύκλωμα με μικρή καθυστέρηση.
- Στην κατηγορία των τοπικών διασυνδέσεων, η προγραμματιζόμενη καλωδίωση μπορεί να υλοποιηθεί με δύο τρόπους: με δομή πίνακα και με δικτύου διασύνδεσης τύπου πλέγματος (mesh) που χρησιμοποιεί κουτιά διακοπών (switchboxes).

Διασυνδέσεις που βασίζονται σε δομή πίνακα

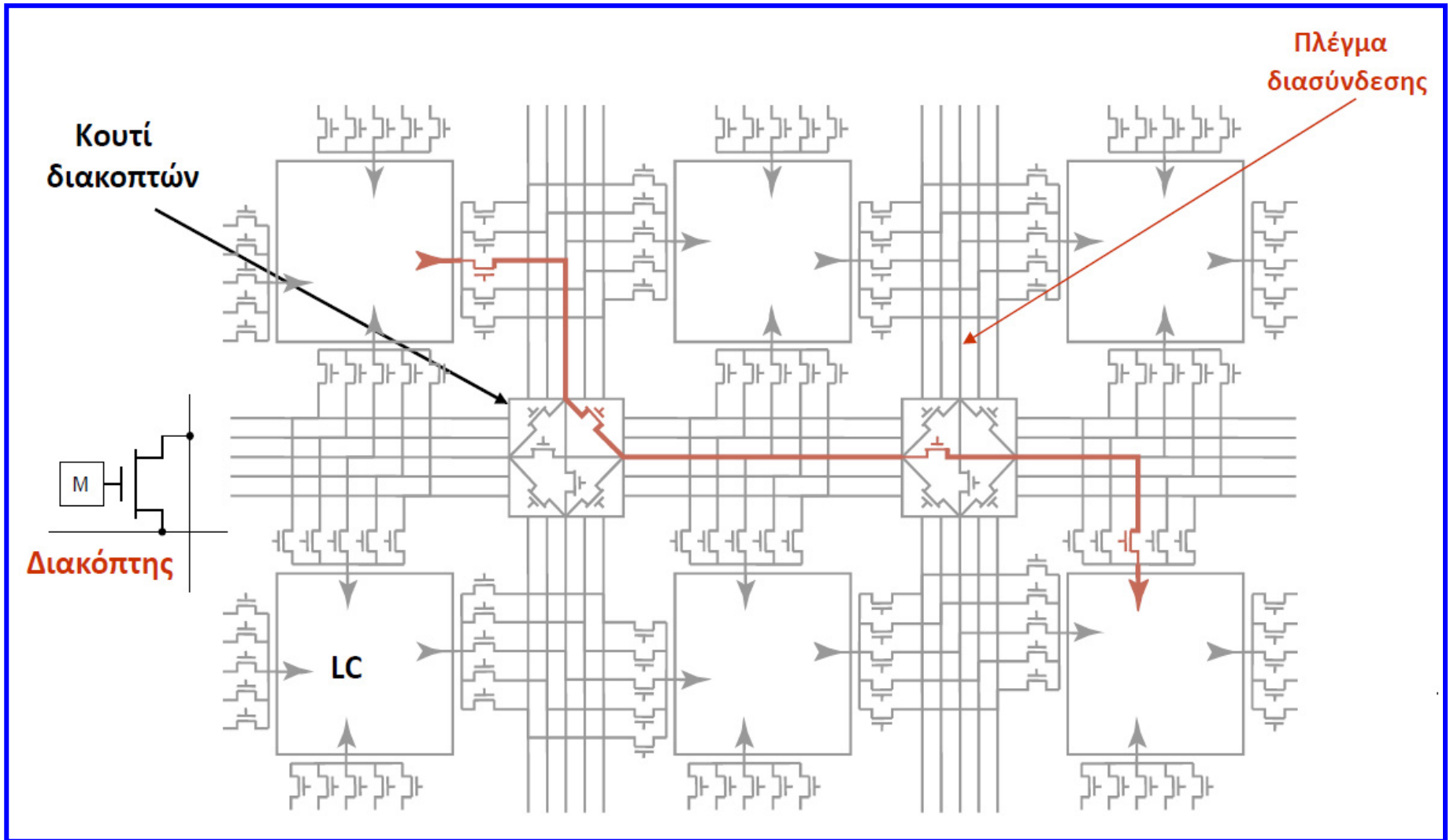
- Σε αυτήν την προσέγγιση, οι γραμμές διασυνδέσεων ομαδοποιούνται σε κανάλια, κάθε ένα από τα οποία περιέχει ένα πλήρες πλέγμα από οριζόντια και κάθετα καλώδια.
- Ένα καλώδιο διασύνδεσης μπορεί να προγραμματιστεί βραχυκυκλώνοντας μερικές από τις τομές μεταξύ των οριζόντιων και των κάθετων καλωδίων.
- Αυτό μπορεί να επιτευχθεί με την ύπαρξη ενός τρανζίστορ διέλευσης σε κάθε σημείο τομής.
- Το κλείσιμο της διασύνδεσης σημαίνει ότι το σήμα ελέγχου έρχεται σε υψηλή στάθμη προγραμματίζοντας ένα λογικό 1 στο συνδεδεμένο κύτταρο μνήμης M.



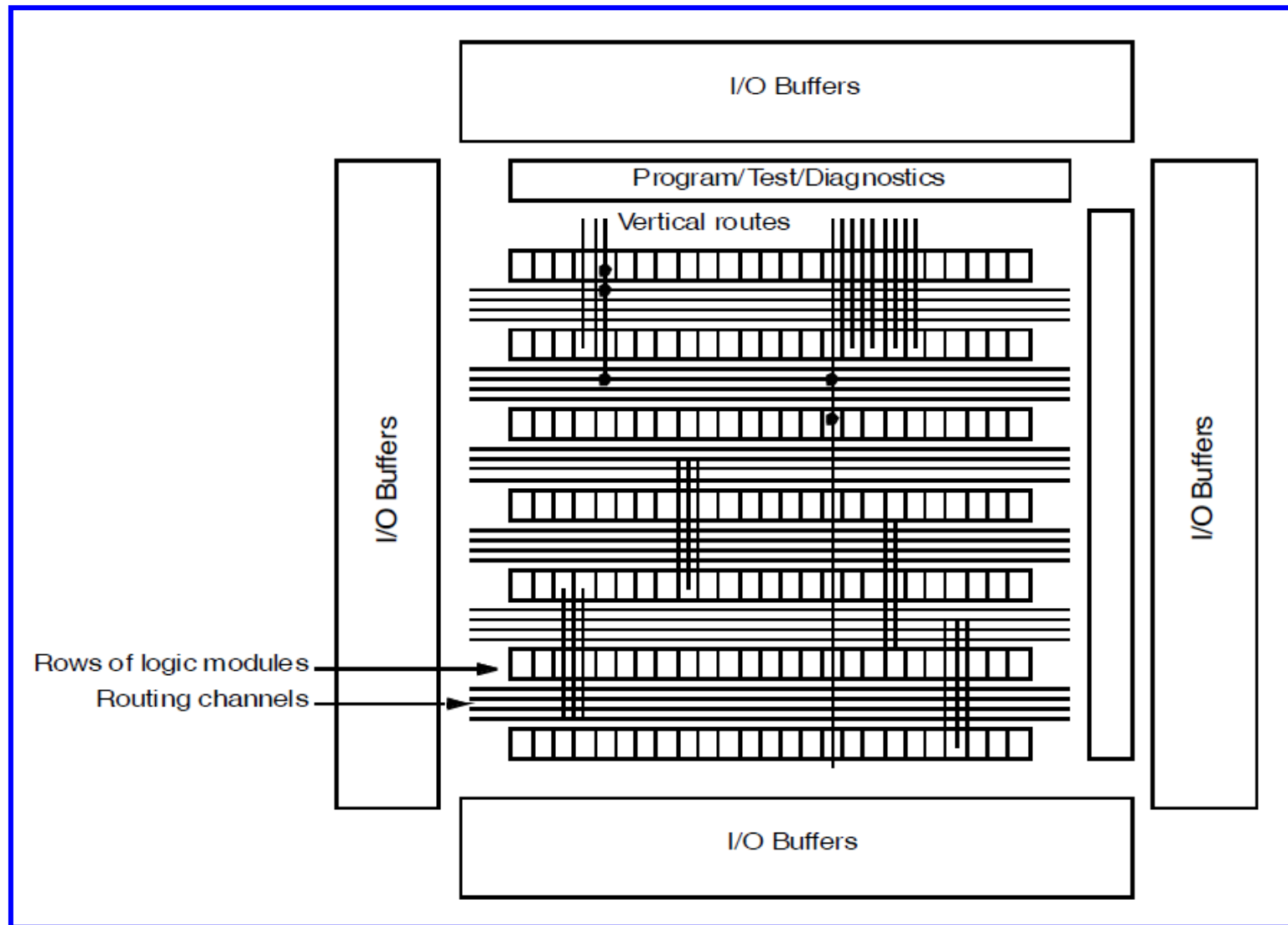
Διασυνδέσεις που βασίζονται σε πλέγμα

- Αποδοτικότερη προσέγγιση για την υλοποίηση της προγραμματιζόμενης καλωδίωσης επιτυγχάνεται με περιορισμό του αριθμού των πόρων για δρομολόγηση της καλωδίωσης και των σημείων διασύνδεσης.
- Ένας μεγάλος αριθμός τοπικών διασυνδέσεων μπορεί να υλοποιηθεί μέσω ενός **δικτύου διασύνδεσης τύπου πλέγματος (mesh)** μεταξύ των γειτονικών κυττάρων.
- Οι έξοδοι κάθε λογικού κυττάρου (logic cell, LC) μπορούν να διανεμηθούν με κατεύθυνση βορρά, νότο, ανατολή και δύση σε όλα τα γειτονικά κύτταρα.
- Για να επιτευχθούν οι διασυνδέσεις μεταξύ ξεχωριστών κυττάρων ή για να παρέχονται καθολικές διασυνδέσεις, τοποθετούνται κανάλια καλωδίωσης μεταξύ των λογικών κυττάρων που περιέχουν κάθετα και οριζόντια καλώδια δρομολόγησης.
- Στις συνδέσεις των οριζόντιων και κάθετων καλωδίων, υπάρχουν προγραμματιζόμενοι πίνακες από διακόπτες τύπου RAM (κουτί διακοπών) για να κατευθύνουν τη δρομολόγηση των δεδομένων.

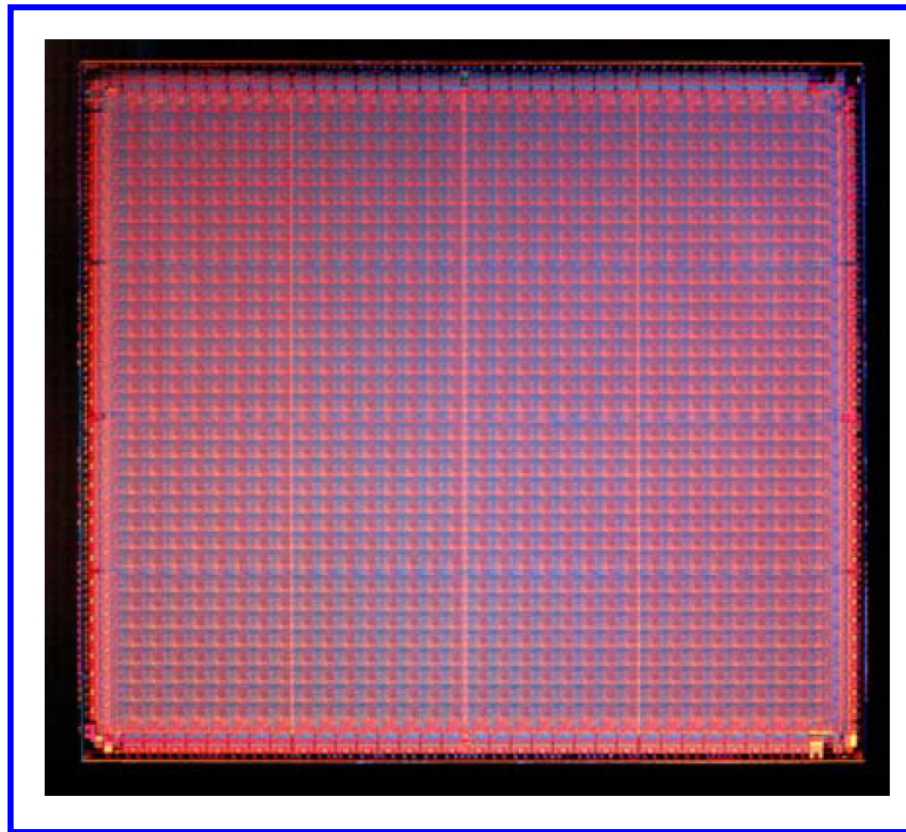
Διασυνδέσεις που βασίζονται σε πλέγμα



Χωροθέτηση FPGA



Παράδειγμα FPGA



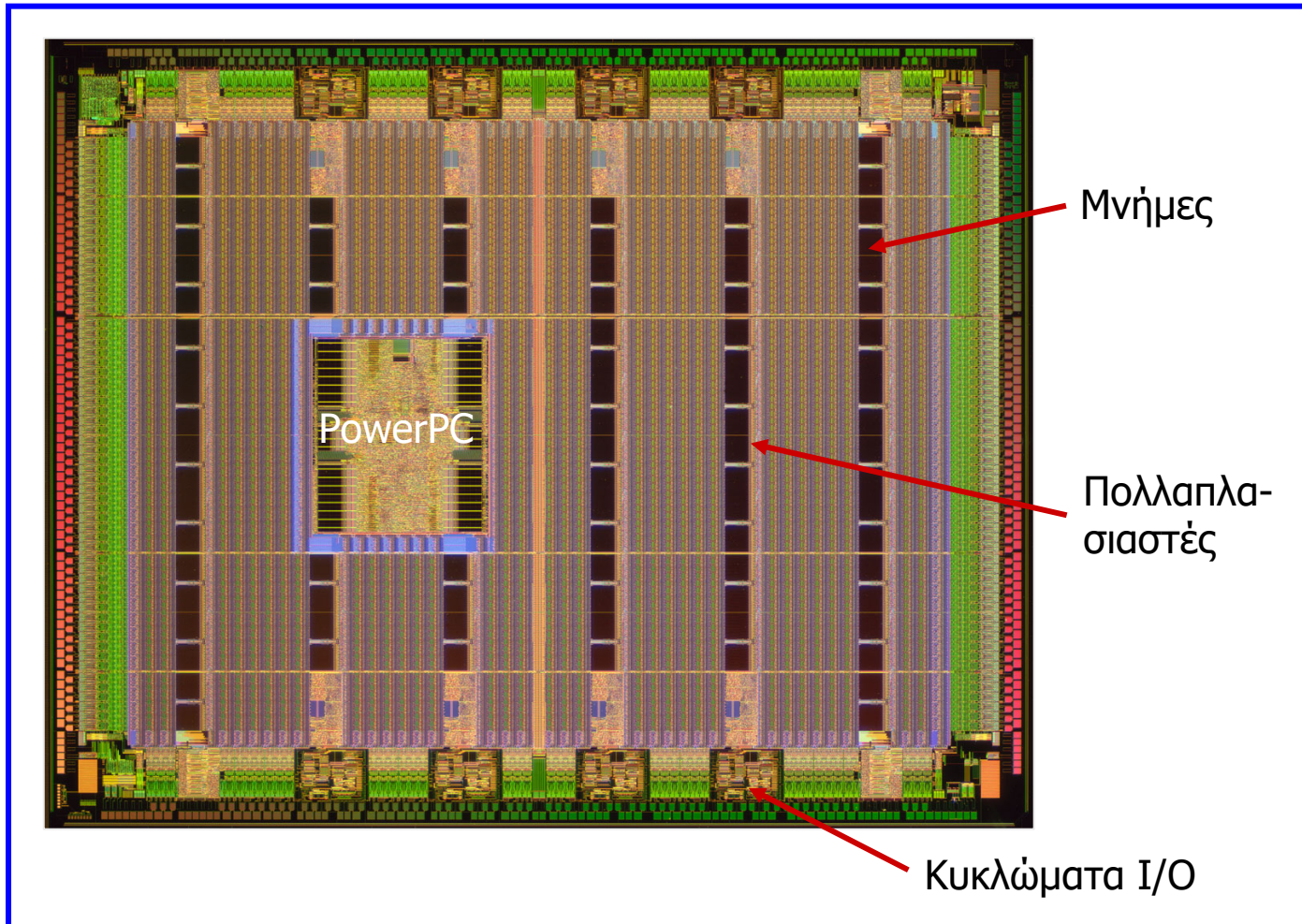
FPGA 4025 της Xilinx: 1024 CLBs (configurable logic blocks, διαμορφώσιμα λογικά κύτταρα) που οργανώνονται σε έναν πίνακα 32 x 32. Αυτό μεταφράζεται σε ένα μέγιστο ισοδύναμο αριθμό πυλών ίσο με 25.000. Περιέχει 422 Kbits RAM, που χρησιμοποιείται για τον προγραμματισμό του.

Χρήση και επιδόσεις των FPGAs

- Τα κυκλώματα που υλοποιούνται σε δομές πινάκων έχουν αποκτήσει σημαντικό μέρος της αγοράς των ψηφιακών κυκλωμάτων.
- Η άφιξή τους είχε ως αποτέλεσμα το τέλος της εποχής του σχεδιασμού με χρήση διακριτών στοιχείων.
- Η προσέγγιση αυτή, απαιτεί προηγμένα εργαλεία λογισμικού για την τοποθέτηση των κυττάρων, τη δρομολόγηση σημάτων και τη σύνθεση των λογικών κυκλωμάτων.
- Επίσης, δεν πρέπει να παραβλέπουμε το κόστος που συνοδεύει την ευελιξία, αφού τα κυκλώματα που υλοποιούνται σε προγραμματιζόμενη λογική είναι τουλάχιστον 10 φορές χειρότερα από άποψη κατανάλωσης ενέργειας και επίδοσης σε σχέση με τα κυκλώματα που υλοποιούνται με τεχνολογία ASIC (application specific integrated circuits, ολοκληρωμένα κυκλώματα ειδικών εφαρμογών).
- Το αρχικό πεδίο χρήσης των FPGAs ήταν η ανάπτυξη πρωτοτύπων και οι εφαρμογές με μικρό όγκο πωλήσεων.
- Ωστόσο, η ευελιξία και η επαναχρησιμοποίηση είναι ιδιαίτερα δελεαστικές ιδιότητες, με αποτέλεσμα την επέκταση της χρήσης τους σε διάφορες εφαρμογές και την συνύπαρξή τους σε ολοκληρωμένα κυκλώματα με προηγμένους μικροεπεξεργαστές.

Χρήση και επιδόσεις των FPGAs

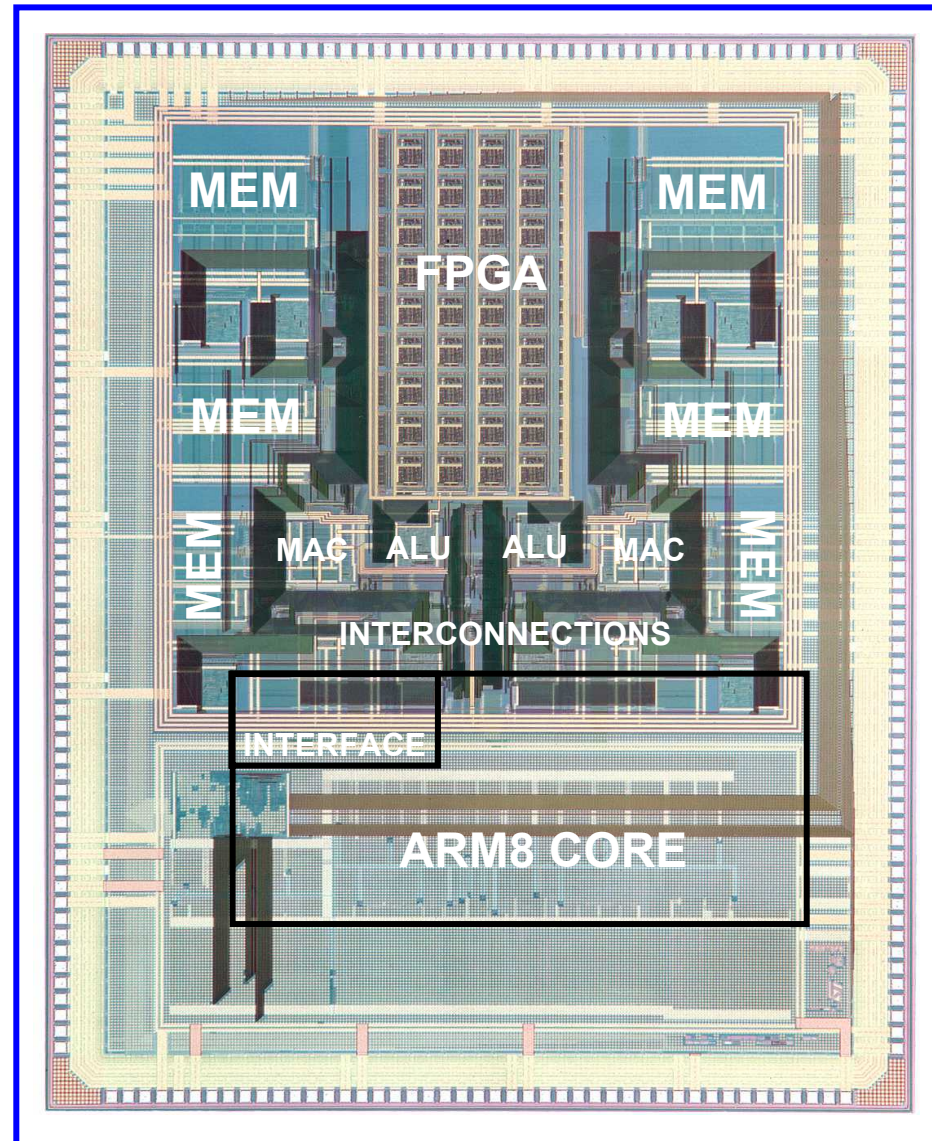
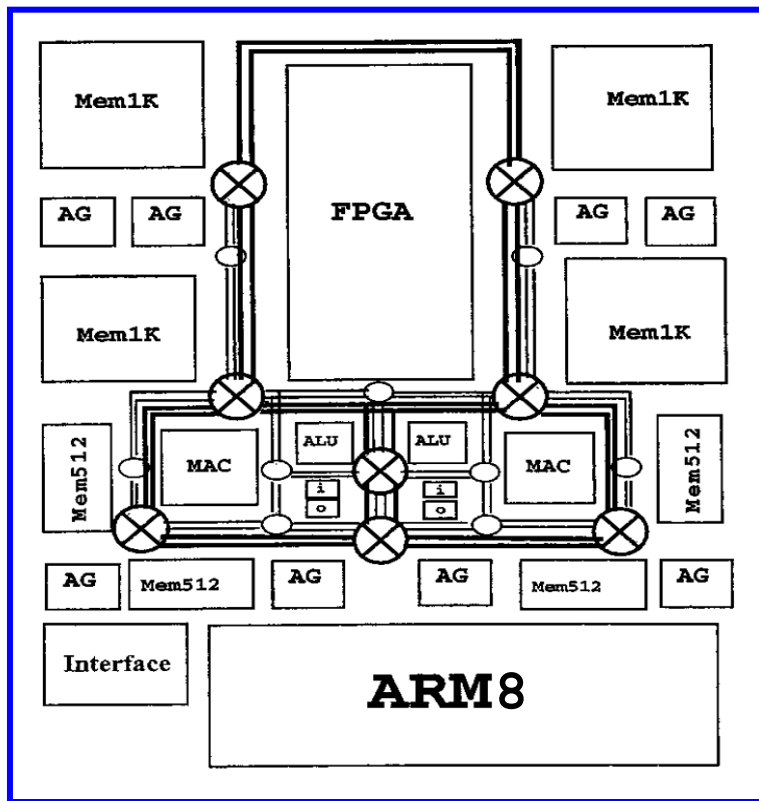
Ετερογενής προγραμματιζόμενη πλατφόρμα (Xilinx Vertex-II Pro): εκτός από δομή FPGA, ενσωματώνει επεξεργαστή PowerPC και κυκλώματα πολλαπλασιαστών και μνημών



Σύστημα σε ολοκληρωμένο κύκλωμα (system-on-chip)

- Η υλοποίηση ενός συστήματος σε ολοκληρωμένο κύκλωμα (SoC), συνδυάζει:
 - ✓ ενσωματωμένους μικροεπεξεργαστές,
 - ✓ υποσυστήματα μνήμης,
 - ✓ DSPs,
 - ✓ σταθερούς επιταχυντές υλικού τύπου ASIC,
 - ✓ παραμετρικές μονάδες (μακροκύτταρα) και
 - ✓ ευέλικτη λογική υλοποιούμενη σε FPGA.
- Σημαντικά θέματα που συναντώνται κατά το σχεδιασμό SoC:
 - ✓ διαχωρισμός υλικού-λογισμικού (hw-sw partitioning)
 - ✓ επιλογή και ανάπτυξη hard/soft μακροκυττάρων
 - ✓ χωροθέτηση (floorplanning)
 - ✓ διασύνδεση μερών
 - ✓ διαμοιρασμός σημάτων ρολογιού και τροφοδοσίας
 - ✓ επαλήθευση λειτουργίας (δυσκολίες λόγω ετερογένειας των μερών).

SoC για εφαρμογές ασύρματης επικοινωνίας



Technology	0.25 μm 6-level metal CMOS
Main Supply Voltage	1 V
Additional Voltages	0.4 V, 1.5 V
Die Size	5.2 mm x 6.7 mm
Transistor Count	1.2 Million transistors
Average Cycle Speed	40 MHz
Average Power Dissipation	1.5 - 2 mW

Συμπεράσματα

- Τις τελευταίες δεκαετίες έχουν προκύψει διάφορες μεθοδολογίες και τεχνικές σχεδιασμού και υλοποίησης ψηφιακών ολοκληρωμένων κυκλωμάτων, οι οποίες έχουν καταστήσει εφικτή την υλοποίηση προηγμένων επεξεργαστών και κυκλωμάτων ειδικών εφαρμογών.
- Ο πλήρως εξατομικευμένος σχεδιασμός οδηγεί σε βέλτιστες υλοποιήσεις όσον αφορά την ελαχιστοποίηση της επιφάνειας και τη μεγιστοποίηση των επιδόσεων.
- Ωστόσο, η προσέγγιση αυτή έχει καταστεί απαγορευτικά ακριβή και θα πρέπει να χρησιμοποιείται μόνο για το σχεδιασμό κρίσιμων μονάδων, στις οποίες απαιτείται μέγιστη ταχύτητα ή για το σχεδιασμό των συχνά επαναχρησιμοποιούμενων κυττάρων βιβλιοθηκών.
- Ο ημιεξατομικευμένος σχεδιασμός, που βασίζεται στη μεθοδολογία των τυπικών κυττάρων, πλεονεκτεί όσον αφορά τον υψηλό βαθμό αυτοματοποίησης.
- Για να αντιμετωπίσουν την αυξανόμενη πολυπλοκότητα των κυκλωμάτων, οι σχεδιαστές στηρίζονται όλο και περισσότερο στη διαθεσιμότητα μακροκυττάρων, όπως οι μνήμες, οι πολλαπλασιαστές και οι μικροεπεξεργαστές.
- Οι μονάδες αυτές παρέχονται συχνά από τρίτους προμηθευτές και έχουν δημιουργήσει μία νέα βιομηχανία που εστιάζεται στις μονάδες πνευματικής ιδιοκτησίας (IP blocks).
- Ο σχεδιασμός ενός κυκλώματος για την υλοποίηση μίας και μόνο εφαρμογής έχει υψηλό κόστος. Έτσι, ακολουθούνται ευέλικτες λύσεις που επιτρέπουν σε μία μονάδα να χρησιμοποιείται για μία ποικιλία εφαρμογών, μέσω αναδιαμόρφωσης της λογική του υλικού της.
- Ωστόσο, όσο περισσότερη ευελιξία παρέχεται, τόσο μεγαλύτερος είναι ο αντίκτυπος στην επίδοση και την κατανάλωση ενέργειας.



Τέλος 7^{ης} ενότητας