

ΨΗΦΙΑΚΑ ΣΥΣΤΗΜΑΤΑ I

Λύσεις Θεμάτων Β' Εξεταστικής Περιόδου Χειμ. Εξαμήνου 2009 – 10 (Ομάδα A)

ΘΕΜΑ 1° (30%)

Να δείξετε και να εξηγήσετε πώς μπορούμε να μετατρέψουμε έναν πλήρη αθροιστή σε πλήρη αθροιστή-αφαιρέτη.

Λύση

Η αφαίρεση δύο δυαδικών αριθμών μπορεί να γίνει με πρόσθεση στο μειωτέο, του συμπλήρωμας ως προς 2 του αφαιρετέου.

Το συμπλήρωμα ως προς 2 ενός δυαδικού αριθμού ισούται με το συμπλήρωμά του ως προς 1, συν 1.

Το συμπλήρωμα ως προς 1 ενός δυαδικού αριθμού προκύπτει με την απλή αντικατάσταση των 1 με 0 και των 0 με 1.

Επομένως η αφαίρεση $A - B$ μπορεί να γίνει ως εξής:

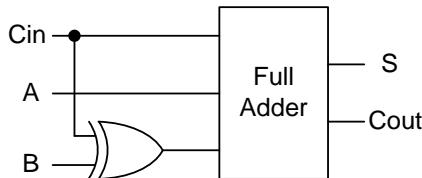
$$A - B = A + (\text{Συμπλήρωμα ως προς } 1 \text{ του } B) + 1 = A + B' + 1$$

Ο Πίνακας αλήθειας της λογικής πράξης XOR είναι ο ακόλουθος:

X	Y	Z = X XOR Y
0	0	0
0	1	1
1	0	1
1	1	0

Βλέπουμε ότι όταν $X = 0$, $Z = Y$ και όταν $X = 1$, $Z = X'$.

Επομένως ένας πλήρης αθροιστής μπορεί να μετατραπεί σε πλήρη αθροιστή - αφαιρέτη που υλοποιεί την πρόσθεση $A + B$ ή/και την αφαίρεση $A - B$ ως ακολούθως:



Στο κύκλωμα αυτό όταν $Cin = 0$ η έξοδος της πύλης XOR είναι B , ενώ όταν $Cin = 1$ η έξοδος της πύλης XOR είναι B' .

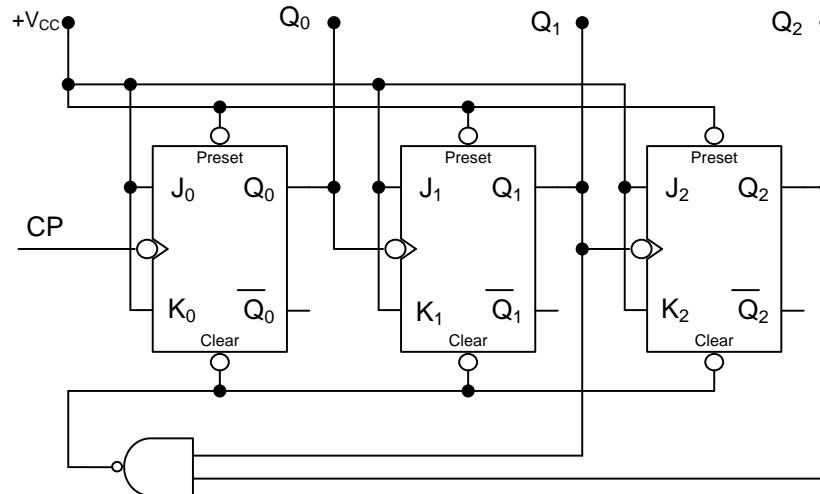
Άρα η έξοδος S του κυκλώματος, ανάλογα με την τιμή που δίνουμε στο Cin , είναι:

για $Cin = 0$, $S = A + B + 0 = A + B$

για $Cin = 1$, $S = A + B' + 1 = A - B$

ΘΕΜΑ 2° (30%)

Να αναλύσετε το λογικό κύκλωμα του σχήματος και να προσδιορίσετε τη λειτουργία του.



Λύση

Έχουμε ένα ασύγχρονο ακολουθιακό κύκλωμα.

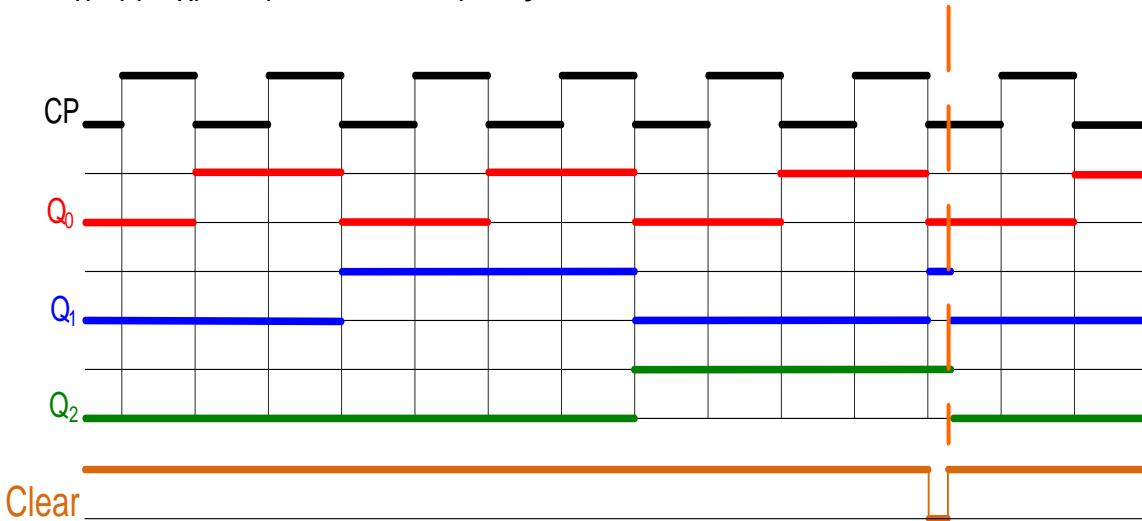
Τα flip-flops έχουν βραχυκυκλωμένες εισόδους JK που συνδέονται στο +Vcc (άρα λειτουργούν ως T flip-flop, με $T = 1$) και ενεργοποίηση στο κατερχόμενο μέτωπο των παλμών του ρολογιού.. Επομένως σε κάθε κατερχόμενο μέτωπο του σήματος που εισέρχεται στην είσοδο του ρολογιού τους θα αλλάζουν κατάσταση.

Το J_0K_0 flip-flop δέχεται στην είσοδο του ρολογιού του το σήμα του εξωτερικού ρολογιού CP.

Το J_1K_1 flip-flop δέχεται στην είσοδο του ρολογιού του το σήμα Q_0 .
Το J_2K_2 flip-flop δέχεται στην είσοδο του ρολογιού του το σήμα Q_1 .

Η πύλη NAND δέχεται στην είσοδό της τα σήματα Q_1 και Q_2 . Η έξοδός της είναι '1' όσο $Q_2 = Q_1 = 0$ ή $Q_1 = 1$ και $Q_2 = 0$ ή $Q_1 = 0$ και $Q_2 = 1$, και θα γίνει '0' όταν τα $Q_1 = Q_2 = 1$. Τότε ενεργοποιείται η ασύγχρονη είσοδος Clear των flip-flops και οι έξοδοι όλων των flip-flops μηδενίζονται, δηλ. $Q_0 = Q_1 = Q_2 = 0$, οπότε και η έξοδος της πύλης NAND επανέρχεται στο '1'.

Το διάγραμμα χρονισμού του κυκλώματος είναι το ακόλουθο:



Από την παραπάνω ανάλυση προκύπτει ότι το κύκλωμα είναι ένας ασύγχρονος μετρητής MOD(6) με μέγιστο σημαντικό ψηφίο το Q_2 και ελάχιστο σημαντικό ψηφίο το Q_0 .

Απαριθμεί πλήρως τις καταστάσεις 000 – 001 – 010 – 011 – 100 – 101 και μηδενίζει μόλις εισέλθει στην κατάσταση $Q_2Q_1Q_0 = 110$.

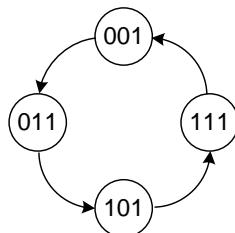
ΘΕΜΑ 3° (40%)

α. Να σχεδιάσετε με JK flip-flop ΣΥΓΧΡΟΝΟ μετρητή που απαριθμεί την ακολουθία μέτρησης: 1 – 3 – 5 – 7 – 1.

β. Αν ο μετρητής βρεθεί στην κατάσταση 2 να προσδιορίσετε σε ποια κατάσταση θα μεταβεί μετά από δύο παλμούς του ρολογιού.

Λύση

α. Διάγραμμα καταστάσεων:



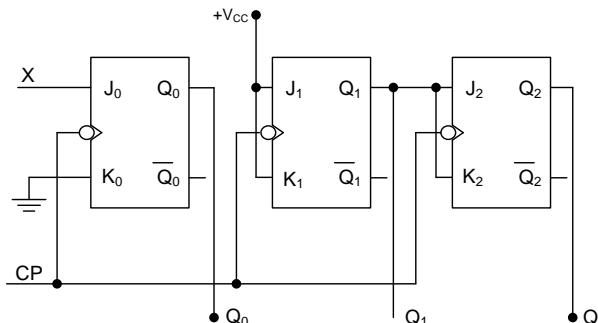
Πίνακας Καταστάσεων:

Παρούσα Κατάσταση			Επόμενη Κατάσταση			Είσοδοι Flip-Flop					
Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+	J_2	K_2	J_1	K_1	J_0	K_0
0	0	1	0	1	1	0	X	1	X	X	0
0	1	1	1	0	1	1	X	X	1	X	0
1	0	1	1	1	1	X	0	1	X	X	0
1	1	1	0	0	1	X	1	X	1	X	0

Προσδιορισμός εισόδων flip-flop:

$$J_0 = X \quad K_0 = 0 \quad J_1 = 1 \quad K_1 = 1 \quad J_2 = Q_1 \quad K_2 = Q_1$$

Κύκλωμα:



β. Επειδή $J_0 = X$ θα πρέπει να εξετάσουμε τις μεταβάσεις για $X = 0$ και για $X = 1$.

Παρούσα Κατάσταση			Είσοδοι Flip-Flop						Επόμενη Κατάσταση		
Q_2	Q_1	Q_0	$J_2=Q_1$	$K_2=Q_1$	$J_1=1$	$K_1=1$	$J_0=X$	$K_0=0$	Q_2^+	Q_1^+	Q_0^+
Για $X = 0$ ($J_0 = 0$):											
0	1	0	1	1	1	1	0	0	1	0	0
1	0	0	0	0	1	1	0	0	1	1	0
Για $X = 1$ ($J_0 = 1$):											
0	1	0	1	1	1	1	1	0	1	0	1
1	0	1	0	0	1	1	1	0	1	1	1

Επομένως:

για $J_0 = 0$ το σύστημα μεταβαίνει από το 2 στο 4 και από το 4 στο 6 (μη αυτοδιορθούμενο)

για $J_0 = 1$ το σύστημα μεταβαίνει από το 2 στο 5 και από το 5 στο 7 (αυτοδιορθούμενο)