

ΨΗΦΙΑΚΑ ΣΥΣΤΗΜΑΤΑ

Λύσεις Θεμάτων

Α' Εξεταστικής Περιόδου Εαρινού Εξαμήνου 2008-09 (Ομάδα Β)

ΘΕΜΑ 1^ο (25%)

Δίνεται η λογική συνάρτηση : $F(x, y, z) = yz + y'z' + xyz'$

Να εκφράσετε τη λογική συνάρτηση σε μορφή αθροίσματος ελαχιστόρων και να συμπληρωθεί ο πίνακας αλήθειας της λογικής συνάρτησης.

1. Να απλοποιηθεί η λογική συνάρτηση με άλγεβρα Boole και με πίνακα Karnaugh.
2. Να δείξετε πώς μπορεί να υλοποιηθεί η λογική συνάρτηση (είτε στην αρχική, είτε στην απλοποιημένη μορφή της) μόνο με πύλες NAND.
3. Να υλοποιηθεί το κύκλωμα της λογικής συνάρτησης με ένα κατάλληλο αποκωδικοποιητή και πύλες OR.

Λύση

$$\begin{aligned}
 1. \quad F(x, y, z) &= (x + x')yz + (x + x')y'z' + xyz' + xyz + x'yz + xy'z' + x'y'z' + xyz' = \\
 &= x'y'z' + x'yz + xy'z' + xyz' + xyz = m_0 + m_3 + m_4 + m_6 + m_7 = \\
 &= \Sigma(0, 3, 4, 6, 7)
 \end{aligned}$$

x	y	z	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

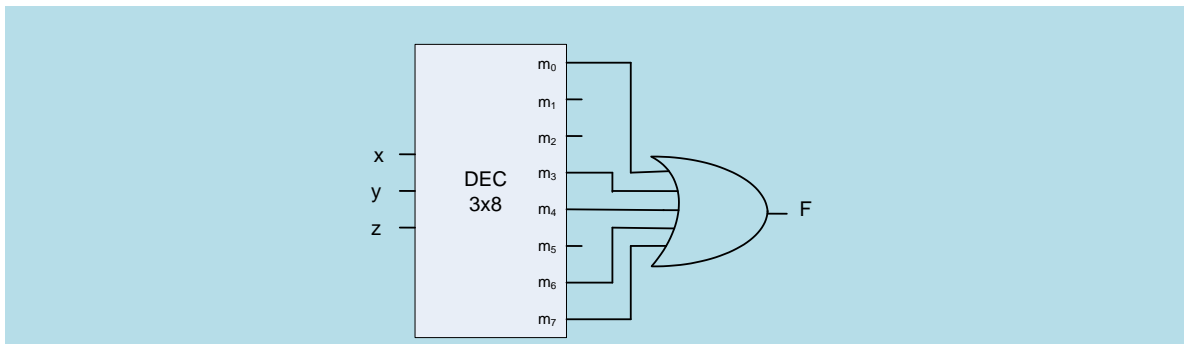
$$\begin{aligned}
 2. \quad F(x, y, z) &= x'y'z' + x'yz + xy'z' + xyz' + xyz = x'y'z' + x'yz + xy'z' + xyz' + xyz + xyz = \\
 &= (x'y'z' + xy'z') + (x'yz + xyz) + (xyz' + xyz) = (x'+x)y'z' + (x' + x)yz + xy(z' + z) = \\
 &= y'z' + yz + xy
 \end{aligned}$$

		y			
		00	01	11	10
x	0	1	0	1	0
	1	1	0	1	1

$$F(x, y, z) = y'z' + yz + xy$$

$$3. \quad F(x, y, z) = F''(x, y, z) = (y'z' + yz + xy)'' = [(y'z')' \cdot (yz)' \cdot (xy)']'$$

4. Επειδή έχουμε τρεις εισόδους, που παράγουν οκτώ ελαχιστόρους, χρειαζόμαστε έναν αποκωδικοποιητή 3 - σε - 8.



ΘΕΜΑ 2° (10%)

Να δείξετε πώς μπορεί μια πύλη XOR τριών εισόδων να υλοποιηθεί με έναν πολυπλέκτη 4-σε-1 και βασικές πύλες και να σχεδιάσετε το κύκλωμα.

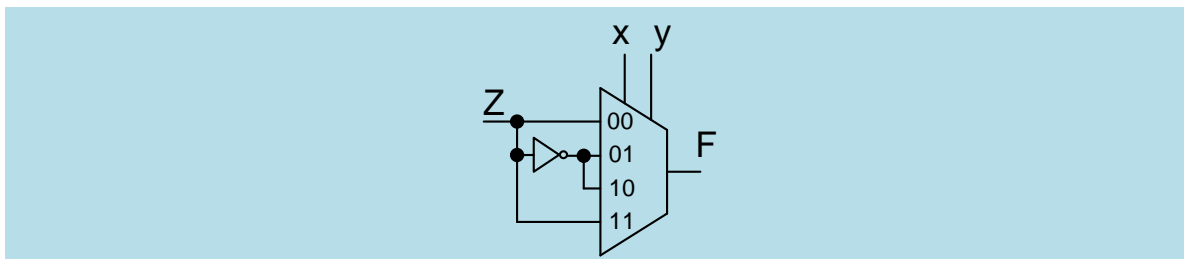
Λύση

Πίνακας αλήθειας της πύλης XOR τριών εισόδων:

x	y	z	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$F = z$
 $F = z'$
 $F = z'$
 $F = z$

Επιλέγοντας ως εισόδους ελέγχου του πολυπλέκτη 4-σε-1 τις μεταβλητές x και y, το ισοδύναμο κύκλωμα είναι το ακόλουθο:



ΘΕΜΑ 3° (30%)

Να σχεδιάσετε ΣΥΓΧΡΟΝΟ μετρητή MOD(5) φθίνουσας μέτρησης με T flip-flop.

Λύση

Αφού ο μετρητής είναι MOD(5) και φθίνουσας μέτρησης θα απαριθμεί συνολικά πέντε καταστάσεις, δηλαδή:

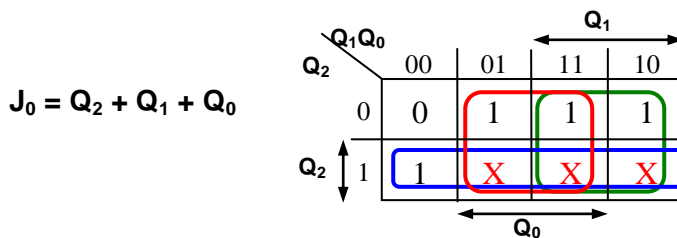
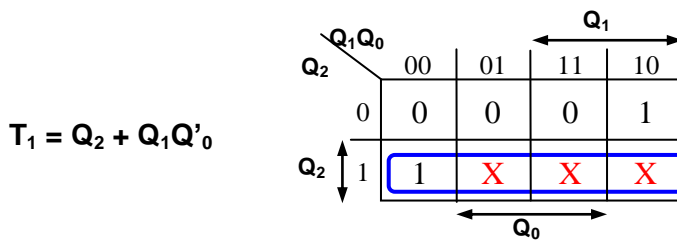
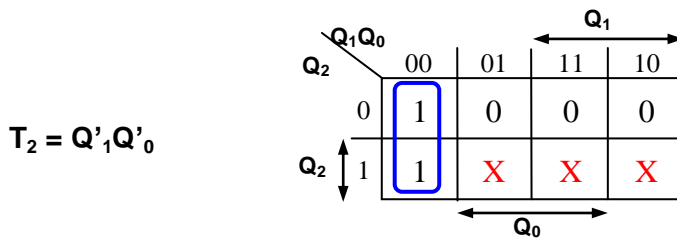
$$4 - 3 - 2 - 1 - 0 - 4$$

Ο πίνακας (μετάβασης) καταστάσεων θα είναι ο ακόλουθος:

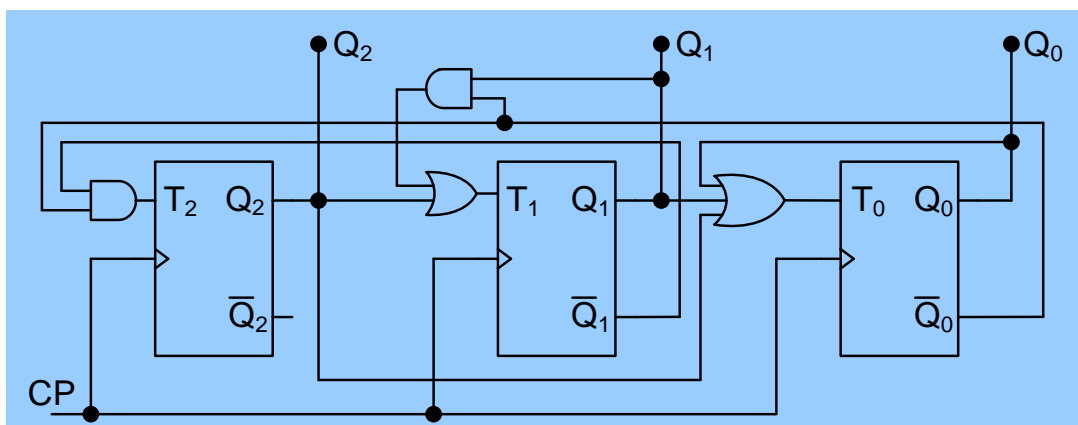
Παρούσα Κατάσταση	Επόμενη Κατάσταση	Είσοδοι FF				
		$Q_2Q_1Q_0$	$Q_2^+Q_1^+Q_0^+$	T_2	T_1	T_0
1 0 0	0 1 1			1	1	1
0 1 1	0 1 0			0	0	1
0 1 0	0 0 1			0	1	1
0 0 1	0 0 0			0	0	1
0 0 0	1 0 0			1	0	0

Οι μη χρησιμοποιούμενες καταστάσεις (101, 110, 111) είναι αδιάφορες καταστάσεις (X).

Για τις εισόδους των άλλων Flip-Flop προσδιορίζουμε τις απλοποιημένες συναρτήσεις τους με τη χρήση πινάκων Karnaugh:



Το κύκλωμα του μετρητή είναι το ακόλουθο:

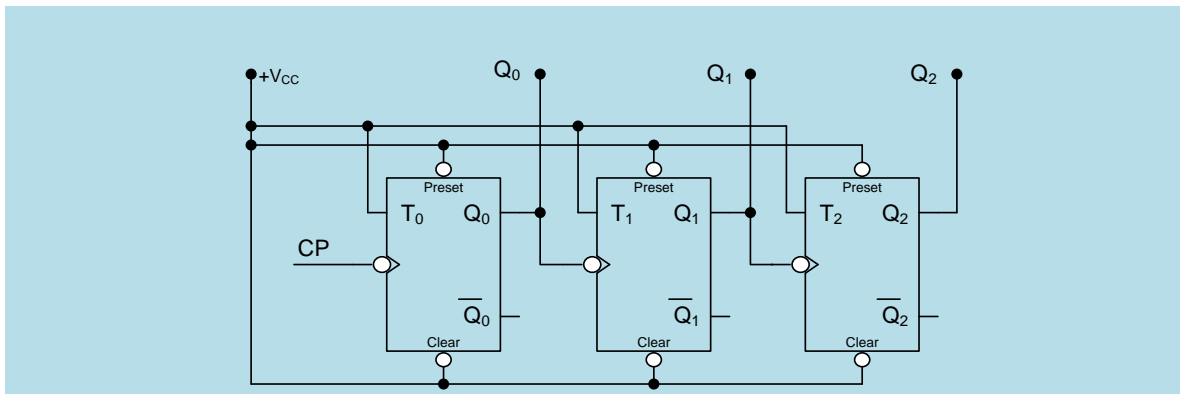
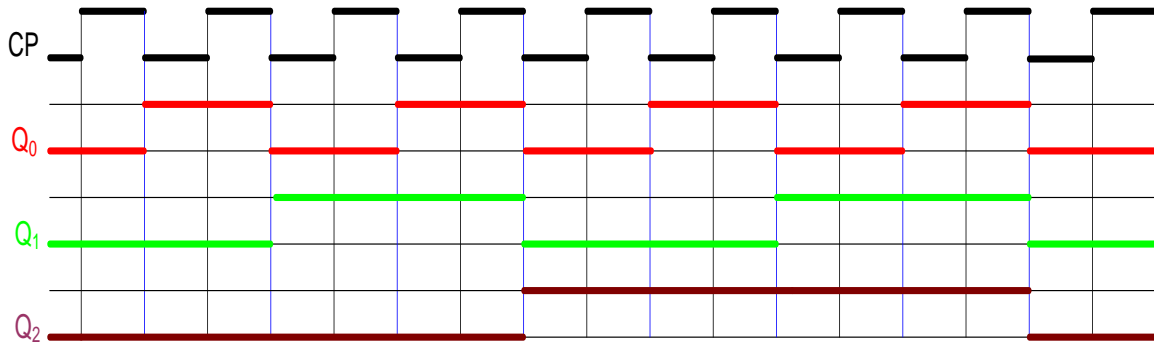


ΘΕΜΑ 4^ο (35%)

1. Να σχεδιάσετε ΑΣΥΓΧΡΟΝΟ μετρητή 3-bit αύξουσας μέτρησης με T flip-flop και ενεργοποίηση στο κατερχόμενο μέτωπο του παλμού του ρολογιού. Να συμπληρώσετε το διάγραμμα χρονισμού (Σχ. 1) και να σχεδιάσετε το κύκλωμα.
2. Αν στο Preset τη χρονική στιγμή t_1 και στο Clear τη χρονική στιγμή t_2 δοθούν τα σήματα που φαίνονται στο Σχήμα 2, να συμπληρώσετε το διάγραμμα χρονισμού του μετρητή.

Λύση

1.



2.

